

# CMOS 疑似ビリヤード制御回路の一検討

山田 海貴<sup>†</sup> 福原 雅朗<sup>†</sup>

<sup>†</sup> 東海大学大学院情報通信学研究所

## 1. はじめに

疑似ビリヤード(Pseudo billiard)とは、特定の領域内を一定速度で移動する信号が、その境界に達した瞬間即座に移動する向きを切り替えるダイナミクスである。疑似ビリヤードの活用例としてカオスポルツマンマシン(Chaotic Boltzmann Machines: CBM)が挙げられる[1]。CBM ユニットの内部に下限境界値  $\theta_{min}$  と上限境界値  $\theta_{max}$  の間を発振するアナログ信号  $x_i$  を持っており、 $x_i$  の傾きの正負に応じて”0”または”1”のバイナリ信号  $S_i$  を出力する。CBM ユニットのハードウェア化は文献[2]で報告されているが、発振を制御するための回路が不明瞭であった。本論文では、差動対コンパレータを使用した CMOS 疑似ビリヤード制御回路の構成を明確に提示し、提案回路が正常に発振することを HSPICE シミュレーションにより検証する。

## 2. カオスポルツマンマシンの理論

CBM は、カオス性をボルツマンマシンに導入することで、確率論的ではなく決定論的にボルツマンマシンを動作させることを実現した[1]。CBM ユニット内にはアナログ信号  $x_i \in [0,1]$  が存在し、その傾きは式(1)により定義される。

$$\frac{dx_i}{dt} = (1 - 2S_i) \left\{ 1 + \exp \frac{(1-2S_i)z_i}{T} \right\} \quad (1)$$

ここで  $z_i$  は  $i$  番目の CBM ユニットの持つエネルギー、 $T$  はネットワークの温度である。 $S_i$  は  $i$  番目の CBM ユニットの出力値であり、”0”または”1”の値をとり、式(2)のように  $x_i$  が  $\theta_{max}$  または  $\theta_{min}$  に到達したときに  $S_i$  の状態が更新される。

$$\begin{aligned} S_i &\leftarrow 1 && \text{when } x_i = \theta_{max} \\ S_i &\leftarrow 0 && \text{when } x_i = \theta_{min} \end{aligned} \quad (2)$$

文献[2]では式(1), (2)を実現するアナログ CMOS 回路が示されているが、本文ではより具体的に式(1), (2)を満たす CMOS 疑似ビリヤード制御回路の構成と動作を検討する。

## 3. 提案回路の構成と動作

図1に示す提案回路は、スイッチ電流源、参照電圧設定回路、差動対コンパレータで構成される。ここで、

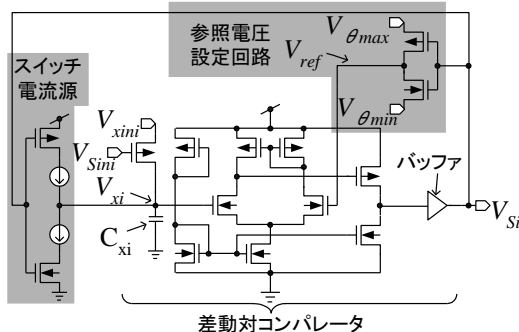


図1. 提案回路

”0”を 0[V], ”1”を  $V_{DD}$  と定義する。スイッチ電流源は、出力電圧  $V_{Si}$  ( $S_i$  に相当する電圧)が”0”のときコンデンサ  $C_{xi}$  を充電し、 $V_{Si}$  が”1”のとき  $C_{xi}$  を放電することで、アナログ電圧  $V_{xi}$  (信号  $x_i$  に相当する電圧)を式(1)で定義される傾きで変化させる。なお、 $V_{xini}$  と  $V_{sini}$  は  $V_{xi}$  の初期値を設定する信号である。参照電圧設定回路では、予め任意に設定する  $V_{\theta_{max}}$  ( $\theta_{max}$  に相当する電圧)及び  $V_{\theta_{min}}$  ( $\theta_{min}$  に相当する電圧)により、 $V_{Si}$  に応じて参照電圧  $V_{ref}$  の値を  $V_{\theta_{max}}$  または  $V_{\theta_{min}}$  に設定する。差動対コンパレータでは、 $V_{xi}$  と  $V_{ref}$  を即座に比較することで、式(2)を満たすような  $V_{Si}$  の値を得る。なお、差動対コンパレータに付属するバッファは  $V_{Si}$  を”0”または”1”に増幅するための波形調整を行う。

## 4. HSPICE シミュレーション結果とむすび

提案回路は、Rohm0.18 $\mu$ m ルールに基づき設計した。HSPICE シミュレーション結果を図2に示す。なお、電源電圧( $V_{DD}$ )を 3.3V、 $V_{\theta_{max}}$  を 2.8V、 $V_{\theta_{min}}$  を 0.6V、 $V_{xini}$  を 1.7V とした。 $V_{Sini}$  が”1”のとき  $V_{xi}$  が  $V_{xini}$  となり、 $V_{Sini}$  が”0”となると  $V_{xi}$  の発振動作が開始される。このときの  $V_{xi}$  及び  $V_{Si}$  の波形をみると、式(1)のように  $V_{xi}$  が上昇または下降し、さらに式(2)を満たすように  $V_{Si}$  の状態が更新されており、提案回路が正常に発振していることがわかる。しかしながら、 $V_{xi}$  の上限値付近では応答に遅延(delay time)が生じている。今後はこの遅延の要因を追求し、提案回路を活用した新しいシステムの構築を目指す。

## 5. 謝辞

本研究は東京大学大学院工学系研究科附属システムデザイン研究センター基盤設計研究部門を通じシノプシス株式会社、日本ケイデンス株式会社及びローム株式会社の協力のもと行われた。

## 参考文献

- [1] H. Suzuki et al., Sci. Rep., vol. 3, pp. 1610, 2013
- [2] M. Yamaguchi et al., ICONIP, Part I, LNCS 9947, pp. 248-255,

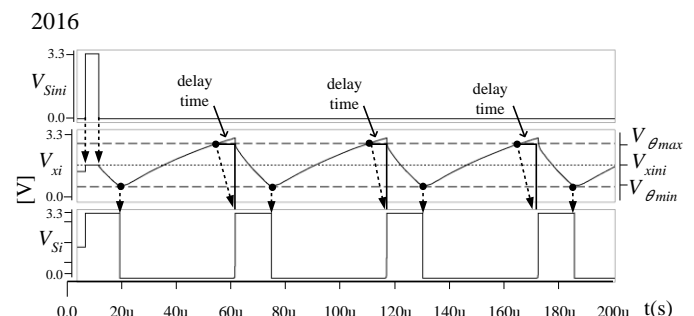


図2. HSPICE シミュレーション結果