

3次元 NAND 型フラッシュメモリにおけるニューラルネットワークを用いた高信頼化手法

阿部 真輝[†] 中村 俊貴^{††} 竹内 健^{†,††}

[†] 中央大学理工学部電気電子情報通信工学科

^{††} 中央大学大学院理工学研究科電気電子情報通信工学専攻

1. はじめに

本研究では 3 次元 NAND 型フラッシュメモリにおけるニューラルネットワークを用いた高信頼化手法を検討する。NAND 型フラッシュメモリはメモリセルを 3 次元に積層し[1]、1 つのメモリセルに複数のビットを記憶する多値化技術によって大容量化を実現している[2]。図 1 のように 1 つのメモリセルに 3 ビットの情報を記憶する NAND 型フラッシュメモリを TLC NAND 型フラッシュメモリと呼ぶ。TLC NAND 型フラッシュメモリは大容量であるが、信頼性は低下するため、誤り訂正符号(ECC)で信頼性を向上させている。しかし、ECC の訂正能力を超えるエラーが発生すると、訂正が不可能になる。本研究では NAND 型フラッシュメモリのエラー特性をパラメータとしてニューラルネットワークに入力することでメモリの信頼性を評価する高信頼化手法を検討した。

2. 3次元 NAND 型フラッシュメモリの信頼性

3 次元 NAND 型フラッシュメモリは様々な原因でエラーが生じる。3 次元 NAND 型フラッシュメモリのエラー現象とメモリセルアレイを図 2 に示す。NAND 型フラッシュメモリは電荷トラップ層に電子を注入し、メモリセルのしきい値電圧を変化させることでデータを記憶している。しかし、電子が抜け落ちる現象によってしきい値電圧が低下し、エラーが生じる。しきい値電圧が高いほど注入される電子が多く、抜け落ちやすいため、各しきい値電圧分布(V_{TH} -state)ごとにエラーの傾向が異なる。さらに、データを記憶しているワード線の番号によってもエラーの傾向が異なる[3]。また、データの書き換え回数が多い、データ保持時間が長いなどのメモリの使用状況も信頼性に影響を与える。この様に複雑な要因が NAND 型フラッシュメモリの信頼性に影響している。

3. ニューラルネットワークを用いた高信頼化手法

本研究では、NAND 型フラッシュメモリの複雑なエラー特性を考慮するためにニューラルネットワークを用いた。NAND 型フラッシュメモリから読み出したデータを使用して、 V_{TH} -state、ワード線の番号、書き換え回数などのエラー特性をパラメータとしてニューラルネットワークに入力し、メモリの信頼性を評価する(図 3)。評価結果を用いて NAND 型

フラッシュメモリの高信頼化を検討した。

4. まとめ

NAND 型フラッシュメモリのエラー特性をパラメータとしてニューラルネットワークに入力し、信頼性を評価した。この結果を用いて 3 次元 NAND 型フラッシュメモリの高信頼化が可能であることを明らかにした。

謝辞

本研究の一部は、JST、CREST の支援(Grant 番号 JPMJCR1532)を受けたものである。

参考文献

- [1] H. Tanaka et al., *VLSI Tech.*, Jun. 2007, pp. 14–15.
- [2] C. Lee et al., *IEDM*, Dec. 2010, pp. 5.1.1–5.1.4.
- [3] K. Mizoguchi et al., *IMW*, May 2017, pp. 119–122.

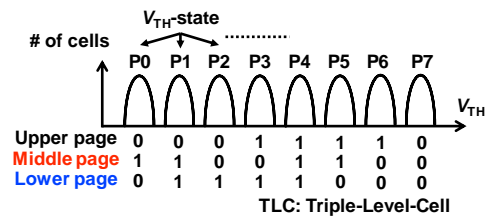


図 1 TLC NAND 型フラッシュメモリのしきい値電圧分布

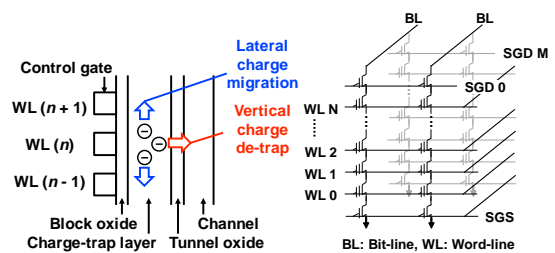


図 2 3次元 NAND 型フラッシュメモリのエラー現象とメモリセルアレイ

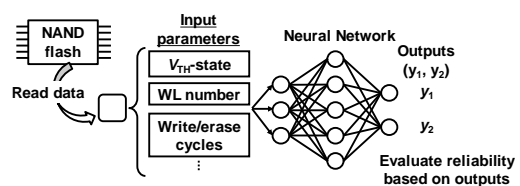


図 3 ニューラルネットワークを用いた高信頼化手法