

# 28nm FD-SOI プロセスの MOSFET の実測と低雑音増幅器の低消費電力化

福田 裕希<sup>†</sup> 関根 かをり<sup>††</sup> 和田 和千<sup>††</sup> 笠松 章史<sup>†††</sup> 渡邊 一世<sup>†††</sup> 原 紳介<sup>†††</sup>

<sup>†</sup> 明治大学理工学研究科電気工学専攻 <sup>††</sup> 明治大学理工学部電気電子生命学科 <sup>†††</sup> 情報通信研究機構

## 1. はじめに

無線通信回路に用いられている低雑音増幅器 (Low Noise Amplifier: LNA) は常に動作するため、順方向基板バイアスによる低消費電力化が有効である [1]。本稿では、28nm FD-SOI (Fully-Depleted SOI) プロセスに着目し、MOS 単体の実測とモデリングを行い、LNA を設計しシミュレーション評価を行った。

## 2. 28nm FD-SOI プロセスのモデリング

試作した 28nm FD-SOI プロセスの LVT NMOS を実測し、シミュレーション結果と比較した。形状比は  $(W/L) = (24[\mu\text{m}]/30[\text{nm}])$  である。遮断周波数  $f_T$  と S パラメータの  $S_{21}$  において、図 1 に示す寄生素子を含む LVT NMOS トランジスタモデルにフィッティングした結果、 $C_{gs} = 36$  [fF]、 $R_g = 1.29$  [k $\Omega$ ] となった。

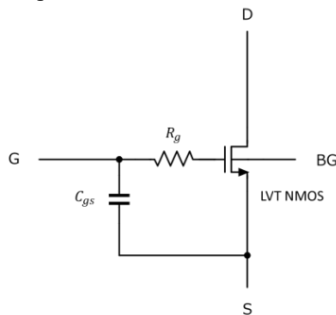


図 1. 寄生素子を含む LVT NMOS トランジスタモデル

## 3. 低雑音増幅器の低消費電力化手法

低消費電力での動作を実現する際、トランジスタの RF 特性と消費電力はトレードオフの関係にあるので、性能指標として式 (1) に示す FOM [2] が用いられる。

$$FOM = \frac{g_m \cdot f_T}{I_d} \quad (1)$$

ここで、 $g_m$ 、 $f_T$ 、 $I_d$  はそれぞれ、トランジスタの伝達コンダクタンス、遮断周波数、ドレイン電流である。また、 $g_m$  は次式で与えられる。

$$g_m = \frac{\partial I_D}{\partial V_{gs}} = \mu_n C_{ox} \frac{W}{L} (V_{gs} - V_t) \quad (2)$$

ここで、 $\mu_n$  は電子の移動度、 $C_{ox}$  は単位面積当たりのゲート酸化膜容量、 $L$  はチャネル長、 $W$  はチャネル幅、 $V_{gs}$  はゲートソース間電圧、 $V_t$  はしきい電圧である。

式 (2) より、基板に順方向バイアスを印加することで  $V_t$  を低くして  $g_m$  を増加することが可能となることがわかる。FD-SOI プロセスでは、順方向バイアス印加時に、リーク電流ゼロでしきい電圧を減少できる。

## 4. シミュレーション結果

図 2 に示す抵抗帰還型 LNA 回路の低消費電力化を検討した。チップ上にインダクタを用いずに設計できるため小面積化となる。メインアンプの LVT NMOS には図 1 のモデルを用いて、2.4GHz 帯での入力整合を行った。また、シミュレーションによる各条件の評価値を表 1 に示す。表 1 より、基板バイアス制御を行うことで消費電力を約 50% 低減した。

図 2. 図 1 のモデルを用いた抵抗帰還型 LNA

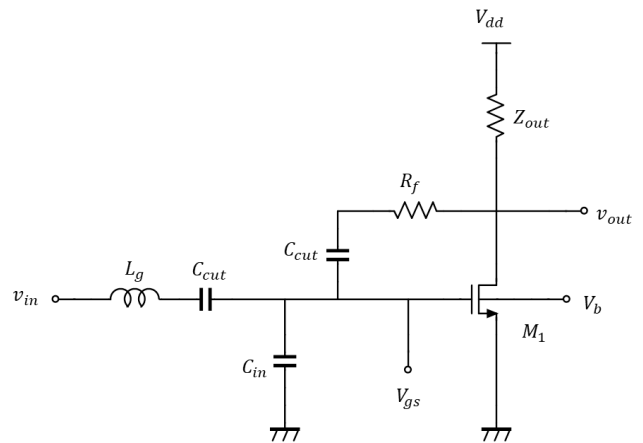


表 1. 2.4GHz における評価値

	$f_T$ [GHz]	$S_{21}$ [dB]	NF [dB]	$P_{dc}$ [ $\mu$ W]
条件A-1	31.7	24.6	1.2	592
条件B-1	25.1	23.1	1.2	278
条件A-2	11.4	14.9	3.4	592
条件B-2	9.8	12.9	3.4	278

$V_{dd} = 1V, V_b = 0V, V_{gs} = 0.4V$  (条件 A-1, モデリング前)

$V_{dd} = 0.6V, V_b = 0.2V, V_{gs} = 0.4V$  (条件 B-1, モデリング前)

$V_{dd} = 1V, V_b = 0V, V_{gs} = 0.4V$  (条件 A-2, モデリング後)

$V_{dd} = 0.6V, V_b = 0.2V, V_{gs} = 0.4V$  (条件 B-2, モデリング後)

## 5. 今後の課題

4 つある S パラメータのうち、残り 3 つ ( $S_{11}, S_{12}, S_{22}$ ) のフィッティングも引き続き行うことで、より正確なモデリングを行っていく必要がある。

## 参考文献

- [1] 三屋伸明 「28nm FD-SOI プロセスにおける基板バイアスを用いた低雑音増幅器の低消費電力化」
- [2] T. Taris, JB. Begueret, and Y. Deval, "A 60  $\mu$ W LNA for 2.4 GHz Wireless Sensors Network Applications" 2011 IEEE Radio Frequency Integrated Circuits Symposium, pp.1-4, June 2011.