

変形擬3進M系列を用いるCSKのための遅延ロックループの検討

A-9 A study of Delay Lock Loop for CSK with Modified Pseud-ternary M-sequence

長堀 佑哉
Yuya Nagahori

羽瀨 裕真
Hiromasa Habuchi

茨城大学工学部情報工学科
Department of Computer and Information Sciences, College of Engineering, Ibaraki University

1 まえがき

M 個の疑似雑音 (PN) 符号を用いる符号多値変調 (CSK) 方式は、良好なビット誤り率特性を示すが、同期タイミングの獲得と保持が困難である。この問題に対し、CSK の同期追従法として、各 PN 符号に対応する遅延ロックループ (DLL) を設置する方式があるが、システムの複雑化を招いてしまう [1]。これに対し、変形擬3進M系列を用いることで、1つのDLLで同期タイミング保持が可能な方式が提案されている [2]。しかし、DLL のアーム利得の不均衡や二乗検波による雑音項の増大などにより、大きな性能劣化が生じてしまう。アーム利得の不均衡により望ましくない dc オフセットが発生し、追跡性能が劣化してしまう。

本稿では、DLL におけるアーム利得の不均衡問題に対応する変形擬3進M系列を用いた新たな同期追跡システムを提案する。

2 システム構成

図1に、変形擬3進M系列を用いるCSKのためのシステムモデル図を示す。送信側では、2M個の変形擬3進M系列からデータにより1つを選択し、中心周波数 f_c のキャリアを乗算し送信する。受信側は復調部と同期部に分けられ、復調部では $\{-1, 1\}$ -M系列を用いて相関検波し、最尤復号が行われる。同期部では、参照信号として $\{-1, 1\}$ -M系列を $T_c/2$ [chip] 早めた信号 $E(t)$ と遅くした信号 $L(t)$ の和及び差を用いる。

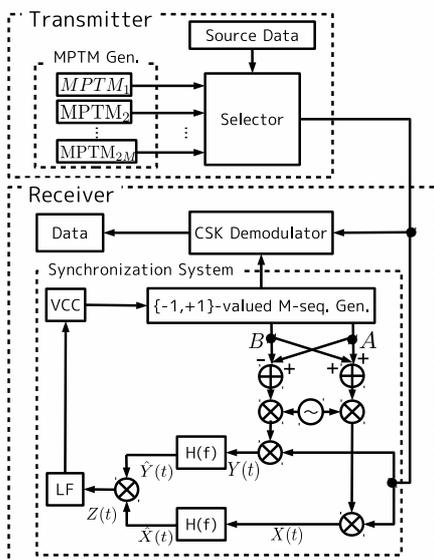


図1 提案同期追跡システム

利得を考慮した場合の参照信号をそれぞれ $K_1(E(t) + L(t))$ 、 $K_2(E(t) - L(t))$ とすると、 $Z(t)$ は次式となる。

$$Z(t) = r^2(t) * K_1 K_2 \{E(t)^2 - L(t)^2\} \quad (1)$$

3 性能解析

変形擬3進M系列を利用したDLLにおける追跡誤差性能 (ジッタ) は以下の式で表される。

$$\left(\frac{\sigma}{\Delta}\right)^2 = 2 \left(\frac{P}{N_0 B_L}\right)^{-1} \left\{ 1 + 8 \left(\frac{P}{N_0 B}\right)^{-1} \right\} \quad (2)$$

ただし、 P は信号電力、 B は BPF の帯域幅であり、 B_L はループ伝達関数である。 $N_0/2$ は白色ガウス雑音のパワースペクトル密度である。図2にジッタ性能を示す。

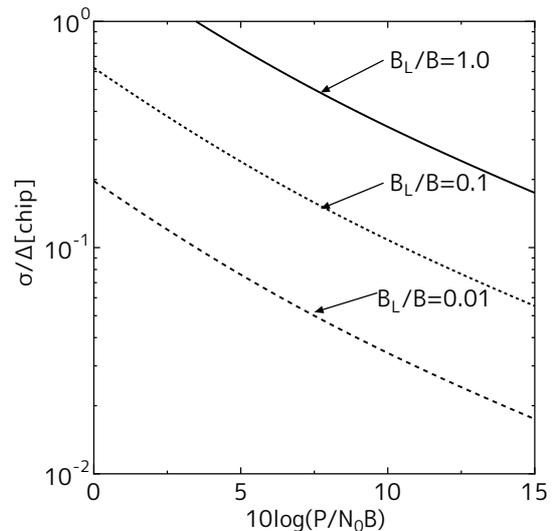


図2 提案同期追跡システムのジッタ特性

4 むすび

本稿では、変形擬3進M系列を用いるCSKに着目し、アーム利得の不均衡問題を解決する遅延ロックループを検討した。さらに、同期追跡DLLのジッタ理論式を導出し、評価した。

参考文献

- [1] 平松, 前田: "M-ary/SS方式における相関器出力加算方式による同期追跡", 信学論A, Vol.87, No.11, pp.1434-1441, (2004-11)
- [2] 山形, 羽瀨: "変形擬3進M系列DLLのジッタ解析", 信学技報WBS2012-85, (2013-02)