

K-056

実践的 e ラーニングシステムを活用した組込みシステム設計教育 The Education of Embedded System Design Using Practical e-Learning System

○佐々木 正明[†]
Masaaki Sasaki

與那嶺 尚弘[†]
Takahiro Yonamine

千葉 慎二[†]
Shinji Chiba

菅原 浩弥[†]
Kohya Sugawara

鹿股 昭雄[†]
Akio Kanomata

1. はじめに

組込みシステムが大規模・複雑化し、開発技術者が需要に対して大きく不足しており、設計・開発技術者の育成が強く望まれている。仙台電波高専では、ハードウェア・ソフトウェア統合設計によるディジタルシステム開発に対する教育を長年行ってきた[1]。その教育コンテンツを e ラーニング教材として整備し、校内はもとより社会人の人材育成へも活用している。

本 e ラーニングシステムの大きな特徴は、通常の学習支援に加えて、学習者が設計した内容を実践的に評価する機能を新たに加えているところにある。従来、プログラミングやハードウェア記述言語（以下、HDL: Hardware Description Language）の e ラーニングにおける演習やオンラインテストは、ソースコードの穴埋め問題が多かった[2]。しかしながら、プログラミングや HDL 記述では書式やキーワードの習得が本質ではなく、動作仕様を満たすアルゴリズムや回路を記述できる能力が重要である。本論文では、より実践的な HDL によるディジタル回路設計手法を体得させるために、学習者が設計した回路記述を e ラーニングサーバー上で論理シミュレーションして、要求仕様を満足したかを自動的に判断する回路記述自動回答システムをについて述べる。

2. 組込みシステム教育環境

2.1 組込み教育フロー

仙台電波高専における組込みシステム教育フローを図 1 に示す。本校の組込みシステム教育カリキュラムは、ハードウェア・ソフトウェアの統合設計によるディジタルシステム開発が特徴である。現在、組込みシステム構築について多くの機関が教育を行っているが、その大半はマイクロコントローラを利用した、「制御側」の組込みシステムプログラミングである。それに対し、本校のカリキュラムでは、組込みシステム設計初学者にとって、「制御側」と「制御対象」の両面からディジタルシステムを概観することで、ハードウェア・ソフトウェア間のデータ授受や通信プロトコルまで広い知識が得られ、組込みソフトウェア技術者にとっては、高速・リアルタイム性が求められるディジタルシステム設計で、特定機能をハードウェア化して、従来よりも容易に仕様を満足するシステムの提案が可能となる。

ハードウェア設計は HDL で記述したディジタル回路を、FPGA (Field Programmable Gate Array) や CPLD (Complex Programmable Gate Array) などのプログラマブルなゲートアレイをターゲットデバイスとして回路を構築出来ることを目標としている。講義は、①Verilog HDL の書式、②論理

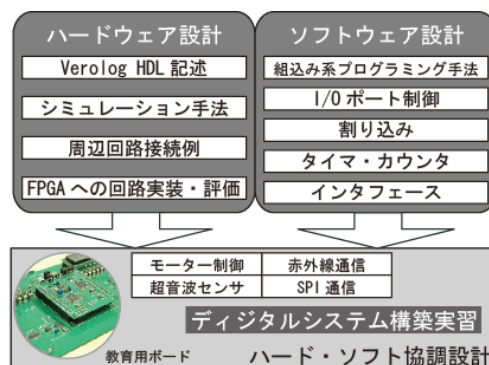


図 1. 組込みシステム教育フロー

シミュレーション、③機能回路記述、④FPGA への回路実装・動作確認から構成される。

一方、ソフトウェア設計は、組込みシステムに特化した C 言語によるプログラミング手法を学習する。講義は①組込み系プログラミング手法、②I/O ポート、③割り込み、④タイマ/カウンタ、⑤インタフェースから構成される。ハードウェア設計・ソフトウェア設計ともに、本校とエグゼキューションシステム（株）の共同で開発した教育用ボードである、カメレオン AVR ボードを用いて実機で演習し、動作を確認する。カメレオン AVR ボードには MPU として Atmel 社の AVR64 が、CPLD として Altera 社の MAX II シリーズのデバイスが搭載されている。

最終目標として、ハードウェア・ソフトウェアを統合してディジタルシステムを構築する演習を実施する。教育用ボード上には 7 セグメント LED と液晶キャラクタディスプレイの表示装置やトグルスイッチ、超音波センサ、赤外線通信ポートが搭載され、またモーターを接続でき、これらの装置を利用し、かつ MPU・CPLD 間で通信するディジタルシステム設計が実習課題となる。

2.2 実践的 e ラーニングシステム

組込みシステム学習では、設計手法の理解だけでなくターゲットシステムに、設計回路とプログラムを実装し、動作確認とデバッグを反復して実践することで習熟度が増す。本校で運用中の e ラーニングシステムでは、実践的な組込みシステム設計学習のために、遠隔実習システムと回路記述自動回答システムが稼働している。

遠隔実習システムは、開発したプログラムや回路接続情報をネットワーク経由で教育用実習ボードにダウンロードでき、ブラウザ上から実機のスイッチ操作や映像による実動作確認ができる[3]。回路記述自動回答システムは、演習やオンラインテストの回答である HDL による回路記述が動作仕様を満たすかどうかを動作レベルで検証して、正解／不正解を表示するシステムである。以下、後者の回路記述自動回答システムについて詳細を述べる。

[†] 仙台電波工業高等専門学校 Sendai National College of Technology

3. ソースコード実行による回路記述自動回答システム

前述したように、C 言語や HDL によるシステム設計の学習においては、書式やキーワードの習得が本質ではなく、動作仕様を満たすアルゴリズムや回路を正しく記述できる能力が重要である。設計されたソフトウェアやハードウェアの記述が、一言一句同じであることは少なく、学習者ごとに異なるのが一般的である。

そのような観点から、e ラーニングにおける演習やオンラインテストにおいて、単に、ソースコードの穴埋めによる学習ではなく、学習者へ設計課題を出題し、関数やモジュールを記述させたうえで、シミュレーションにより検証することが必要だと考える。しかしながら、初学者はシミュレータの出力を参照して、設問の仕様を満足するかどうかを自ら判断するのが難しい。

HDL では単純な動作の回路記述であれば、モジュール名、入出力ポート、信号の入出力タイミングを詳細に指定することで入出力関係が唯一となる設問ができるため、HDL の回路記述を e ラーニングサーバー上でシミュレーションして正解の回路記述とのシミュレーション結果と比較することにより、動作レベルで正解か否かを検証して即座に回答する、自動回答システムを実装した。

本校の e ラーニングシステムは、オープンソースソフトの学習過程管理システムの Moodle (<http://moodle.org/>) を採用している。これは、PHP で書かれており、容易に機能追加や修正が可能である。本回路記述自動回答システムは、Moodle のオンラインテストの一種である記述問題の回答欄に回路記述を入力してもらい、回答の送信と同時に PHP からフリーウェアの Verilog HDL シミュレータの Icarus Verilog Simulator (<http://www.icarus.com/eda/verilog/>) が実行されるよう、機能追加したものである。図 2 に実装した回路記述自動回答システムの動作フローを示す。回答送信ボタンが押された後、以下の手続きが実行される。

- ① 受信した回答記述から、シミュレーションに不要な文字列を削除し、シミュレーション用にフォーマット変換。
- ② 正答回路記述とテストベンチでシミュレーションを行い、結果を正答一時ファイルに格納。
- ③ 解答回路記述とテストベンチでシミュレーションを行い、結果を解答一時ファイルに格納。
- ④ シミュレーション結果からヘッダファイルなどの不要な文字列を削除し、テキスト比較。
- ⑤ シミュレーション結果を学習者へ返信し表示

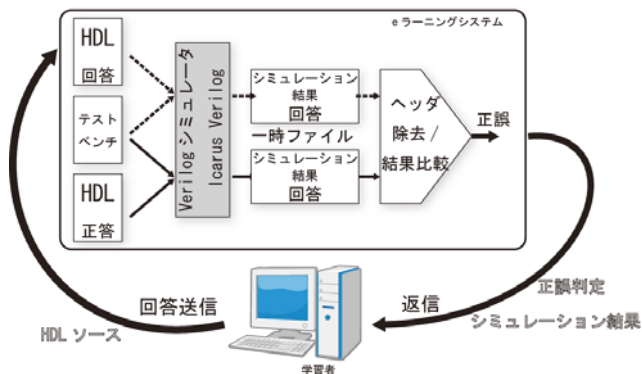


図 2. 回路記述自動回答システム

また、不正解の場合に再考の補助となるよう、両シミュレーション結果を表示できる機能を追加した。図 3 に設問例として、10 進アップカウンタの仕様を記述したテスト問題を示す。本テストに対して、誤って 9 進カウンタの回路記述を回答した場合の結果画面を図 4 に示す。回答入力フィールドの右下に×印が表示され、不正解であることを示している。シミュレーション結果の表示は選択可能だが、ここでは表示したときの画面を示した。左側が回答、右側が回答のシミュレーション結果である。1 行あたり、4 ビットと 1 ビットの結果が表示されており、それぞれカウンタの値とキャリー信号である。

モジュール仕様

00 ~ 9 までをカウントする 10 進アップカウンタ: モジュール名 bcd_cnt
 ○カウントイネーブル (計数可能) 信号 cnt_en が 1 のとき、クロック信号の立ち上がりでカウントアップ
 ○カウンタの値が 9 かつ信号 cnt_en が 1 ならばキャリー信号 ca を 1 とする (非同期信号)
 ○リセット信号 n_res が 0 ならばカウントを非同期でリセット

モジュールスケルトン

```

module bcd_cnt(bcd4b, ca, cnt_en, ck, n_res);
input ck, n_res, cnt_en;
output[3:0] bcd4b; //BCD 出力
output ca; // キャリー信号

// 動作記述

endmodule
  
```

図 3. 設問例 (BCD アップカウンタ)

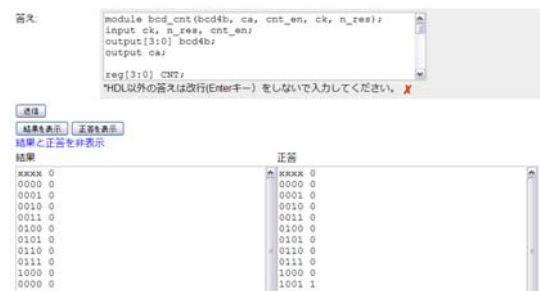


図 4. 実行画面

4. まとめ

本論文では、仙台電波高専におけるハードウェア・ソフトウェア統合組込みシステム設計の e ラーニングシステムについて述べた。特に、本 e ラーニングシステムの特徴である、回路記述自動回答システムの詳細を示した。設問で詳細な動作仕様を示す必要があるものの、自動回答システムにより、回答された回路記述を即座に動作レベルで評価することで、自由度が高く、より実践的な HDL 記述演習が可能となることを示した。今後、C 言語でプログラミングされた組込みソフトウェアを、動作レベルで検証出来る自動回答システムの開発が課題となる。

参考文献

- [1] 千葉慎二, 鹿股昭雄, 佐達幹也, “MPU/CPLD 協調ボード “カメレオン” の開発とデジタルシステム設計教育への応用”, 第 3 回システム LSI 琵琶湖ワークショップ, pp. 195-197(1999).
- [2] 小林優ほか著, “HDL 独習ソフトで学ぶ CQ Endeavor Verilog HDL”, CQ 出版社(2009).
- [3] 千葉慎二, “組込みシステム設計教育のための遠隔実習システムの開発と運用評価”, 平成 20 年度情報教育研究会講演論文集, pp. 339-342 (2008).