

多段動き探索における探索精度と画質の評価

Evaluation of Matching Precision and Image Quality in Multi-Step Motion Estimation

山田 徹† 青木啓史†
Toru Yamada Hirofumi Aoki

池川将夫† 黒田 一朗†
Masao Ikekawa Ichiro Kuroda

1. はじめに

TV を PC 上で視聴/録画/再生するシステムは TVinPC と呼ばれその市場は成長が著しい。TVinPC システムでは PC に MPEG2 コーデックを搭載し、TV 放送をリアルタイムで MPEG2 エンコードし HDD に記録してそれを再生する。PC に搭載する MPEG2 コーデックはコスト面で考えるとソフトウェアコーデックが有利となるが、この場合リアルタイムエンコードを CPU でおこなうことになるので高速なソフトウェア実装が要求される。

MPEG2 エンコーダでは動き探索が計算量の大半を占めている。そのため、多段探索に代表される様々な動き探索高速化手法が提案されている[1]。多段探索は初めに広範囲で粗い探索をおこない、次にその探索結果となった点を中心に狭範囲で細かい探索をおこなう方法であり広く用いられている。しかしこのような高速化手法を用いても動き探索は負荷の高い処理であり、ソフトウェア MPEG2 エンコーダにとってその高速化は重要である。動き探索の高速化手法はアルゴリズムレベルの高速化と実装レベルの高速化とに分類される。アルゴリズムレベルの高速化には探索点数の削減やマッチング演算の削減などがあり、実装レベルの高速化には最近のマイクロプロセッサでは一般的な 1 命令で複数のデータを並列処理できる SIMD 型命令の利用などがあげられる。そこでこれら二通りの高速化手法を同時に適用するため、本稿では SIMD 型命令の使用を前提として探索点数の削減の効果について評価する。

2. 多段探索法と探索精度

2.1 一般的な多段探索法

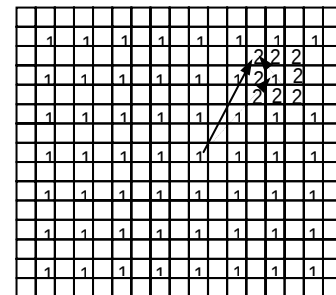
単純に探索範囲のすべての点を探索するフルサーチ法は計算量が非常に多くなるため通常は使用されない。多段探索は、探索回数を減らすことで計算量を削減する方法であり、例えば以下のように探索をおこなう。まず図 1 において番号 1 の画素位置の探索をおこなう。これを 2 画素精度の 1 段目探索と呼ぶ。1 段目探索は画像を縦横半分に縮小し、解像度を下げて探索をおこなうことで実現される[2]。次に、1 段目探索の探索結果となった点とその周囲の画素を探索する(図 1 の番号 2 の画素)。これを 2 段目探索と呼ぶ。2 段目探索では本来の解像度で 1 画素精度の探索をおこなう。さらに 2 段目探索の結果を元に半画素精度探索もおこなう。

2.2 多段探索における探索精度

1 段目探索において縮小画像の解像度を変えることにより、探索精度を変えることができる。フレームの一辺を 4 分の 1 に縮小すれば 4 画素精度探索に、8 分の 1 に縮小すれば 8 画素精度探索となる。

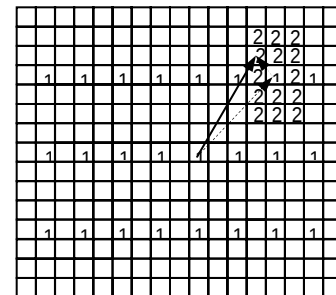
図 1 のように 1 段目探索が 2 画素精度探索の場合、縦横

半分に解像度を下げて探索をおこなうので 1 マクロブロックのサイズが 8×8 画素となる。この場合、8 画素分の処理を並列に実行できる SIMD 型命令を備えた CPU では 1 ライン分のマッチング演算が 1 度に実行できる。したがって横方向の解像度をさらに下げ、探索精度を下げてエンコード速度の向上には寄与しない。そこで本稿では縦方向の探索精度のみを段階的に変えて評価をおこなった。単純に 1 段目探索の精度を下げるだけでは画質低下が無視できなくなるので 1 段目の探索精度を下げた分、2 段目探索の縦方向探索範囲を広げることで精度低下を補うようにした。1 段目探索で縦方向探索を 4 画素精度にした場合、2 段目探索の縦方向探索範囲は ± 2 画素となる(図 2)。



1: 1 段目探索 2: 2 段目探索

図 1 多段探索による探索例 (2 画素精度探索)



1: 1 段目探索 2: 2 段目探索

図 2 縦方向 4 画素精度の多段探索例

1 段目探索では、縮小率に応じて探索点数の数が減少するので計算量が削減できる。一方 2 段目探索では、探索範囲が広がるので計算量は増加してしまう。1 段目探索の精度を下げたことによる計算量削減が 2 段目探索での計算量増加を上回る場合、動き探索処理全体としての計算量が削減され、より高速なエンコードが可能となる。

本稿では縦方向の探索精度を 2 画素精度、4 画素精度、8 画素精度、16 画素精度に変えて実験をおこない、計算量と画質の両面で最適となる探索精度を検証した。

3. 計算量と画質の検証

ソフトウェア MPEG2 エンコーダに多段探索を実装し、探索精度を変えて実験をおこなった。使用した MPEG2 エ

† 日本電気(株) マルチメディア研究所

ンコードは、Pentium4 プロセッサ向けに最適化してある。隣接フレームでの探索範囲は縦横ともに ± 31 画素で、隣接していないフレームの探索範囲はフレーム間距離に応じてスケールアップしてある。計算中の予測誤差がその時点までの最小予測誤差を超えた場合はマッチング演算を打ち切るようにして高速化をはかっている。また半画素精度予測については探索をおこなわず、[3] で提案されている整数画素精度の探索結果から推定する高速手法を導入している。

3.1 エンコード計算量の検証

720×480 画素 150 フレームの ITU-T 標準動画 bus を 4Mbps でエンコードしたときの探索精度と 1 段階目探索におけるマッチング演算回数の関係を調査した。前述のとおり使用したエンコーダでは 8 画素分のマッチング演算を 1 つの SIMD 型命令で並列処理している。図 3 に 1 秒あたりのマッチング演算実行回数を示す。探索精度を 1 段階粗くすると探索する画像の解像度が下がるため探索範囲が半分になる。さらに 1 マクロブロックあたりのマッチング演算回数が半減するので全体のマッチング演算回数は 4 分の 1 になるはずである。しかし実際には探索打ち切り制御が働くのでこの通りにはなっていない。

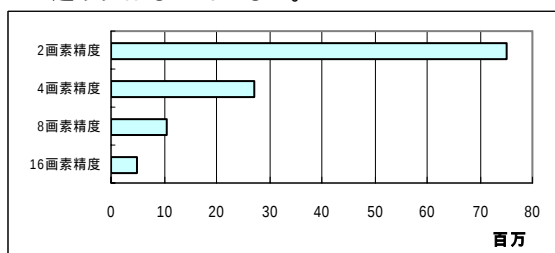


図 3 1 段階目探索の 1 秒あたりのマッチング演算回数

次に同じ画像データを使用して動き探索に要する計算量 (CPU サイクル数) を測定した。測定は Pentium4 2GHz の PC 上で実施した。動き探索以外の処理はすべて同じ条件にしてある。図 4 に 1 秒あたりの動き探索処理に要したサイクル数の平均値を示す。

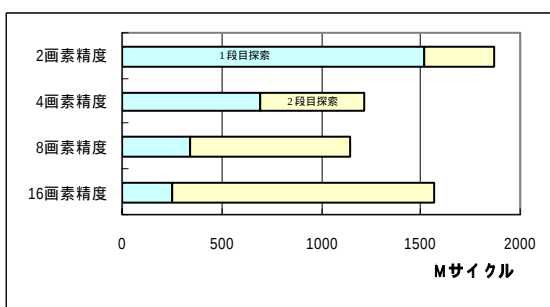


図 4 探索精度と計算量の関係

図 4 から、探索精度を下げると 1 段階目探索の計算量が減少し、2 段階目探索の計算量が増加することがわかる。探索精度が 16 画素精度の場合は 1 段階目探索の計算量減少より 2 段階目探索の計算量増加が大きくなってしまい、計算量が改善されないことがわかった。計算量の側面から考えると 4 画素精度、8 画素精度探索が有利であることがわかる。この場合、動き探索に要する計算量が約 27%削減できる。また図 3 に示した 1 段階目探索の探索回数と図 4 に示した 1 段階

目探索の計算量は比例していない。これは 1 段階目探索処理で、探索範囲の内部であるかどうかの判定など探索処理以外の処理があるためである。しかし、探索精度を下げることで 1 段階目探索の計算量が大幅に削減できることがわかる。

3.2 画質の検証

次に探索精度を下げることによる画質への影響について検証した。1 段階目探索の探索精度を下げることにより画質低下が生じるが、2 段階目探索の探索範囲を広げることである程度防ぐことができると考えられる。

前述の MPEG2 エンコーダを使用して 4 種類の標準動画 bus、cheer、flower、mobile を各探索精度でエンコードし、PSNR を測定した。画像サイズは 720×480×30fps、フレーム数は 150 である。4Mbps、6Mbps、8Mbps、10Mbps でエンコードしたときの平均 PSNR を図 5 に示す。

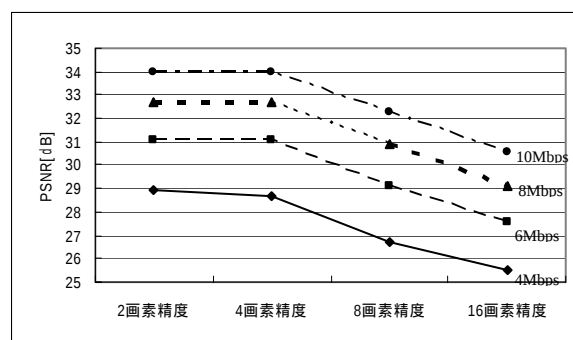


図 5 探索精度と PSNR の関係

図 5 から、8 画素、16 画素精度の探索では PSNR 低下が大きいことがわかる。主観評価でも画質低下は明らかであった。一方、4 画素精度の探索では PSNR 低下はほとんどない。主観評価でも画質低下は認められなかった。

以上のことから計算量と画質の両面を考慮すると、4 画素精度探索が最適であるということがわかる。

4 おわりに

本稿では動き探索の高速化を目的として、多段階探索の探索点数削減の効果について評価した。1 段階目探索の探索精度を大きく下げた場合、画質低下を補うための 2 段階目探索の計算量増加も大きくなり、エンコード速度面での効果が小さくなることがわかった。またこの場合、画質低下も顕著になる。本稿で実施した評価では 1 段階目の縦方向探索を 4 画素精度にした場合に、計算量と画質の両面において良好な結果が得られることがわかった。4 画素精度探索にすることにより、一般的な多段階探索より計算量が約 27%削減できる。

参考文献

- [1] T. Koga, et al., "Motion Compensated Interframe Coding for Video Conferencing", Proc. National Telecommun. Conf., pp. G5.3.1-5.3.5, 1981
- [2] N. Hayashi, et al., "A Bidirectional Motion Compensation LSI with a Compact Motion Estimator", IEICE Trans. on Electron., Vol. E78-C, No.12, pp.1682-1690, Dec. 1995.
- [3] 仙田, "半画素精度動きベクトル探索の簡略化方式", 1994 信学春全大, D-339 (1994)