

ハードウェア構成に適した HOG 特徴量計算手法と回路構成 HOG Feature Calculation Method and Circuit Configuration for Hardware Design

露木 明宣[†] 富岡 洋一[†] 北澤 仁志[†]
Akinobu Tsuyuki Yoichi Tomioka Hitoshi Kitazawa

1. はじめに

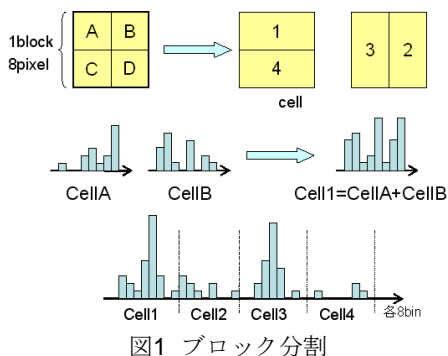
移動カメラ画像中の移動物体を追跡する手法として、フレーム間でブロックの対応を求める方法がある。ブロックの特徴量には様々な表現があるが、任意の領域から簡便に計算できることから、HSV, HOG が適している。また、HSV は色や明るさに関係し、HOG はテクスチャに関係して計算できることから、相補的に用いることで単独よりも適切な類似度が得られることが期待できる。本稿ではハード化に適した HOG の計算法及び、HOG 生成回路について述べる。

2. ハードウェアに適した HOG

一般的な HOG では 1セルを 5×5 ピクセルとし、 3×3 セルからなる各ブロックの特徴量を計算する。本研究では、HSV ヒストグラム計算領域と一致した 8×8 ピクセルをひとつのブロックとした。一般的な HOG での輝度勾配は 9 方向に分類されるが、本研究では 2 進数で扱いやすい 8 方向とした。

2.1 ブロック分割

図 1 のようにブロックを 4 セルに分割すると、移動物体が右に半ブロック動いたときには、セル A に投票されていた輝度勾配はセル B に投票され、ブロックのヒストグラムは移動前後で対応しなくなる。一方、 8×8 ピクセルを 1セルとすると、ビン数が 8 となり一般的な HOG に対して情報が大幅に減少する。そこで、ブロックを上と左右で 2 分割ずつにした領域を 1つのセルとした。ブロック内部でオーバーラップされた形となるため、半ブロック分の移動に頑強になる。1セル 8 ビンであるから特徴量は 4セル合わせて 32 次元となる。



2.2 輝度勾配方向と強度

輝度勾配の方向 θ と強度 m は、注目画素の隣接 4 ピクセルの輝度値 Y の x, y 方向の差分 f_x, f_y から式(1)~(3)

によって求められる。

$$\begin{cases} f_x = Y(x+1, y) - Y(x-1, y) \\ f_y = Y(x, y+1) - Y(x, y-1) \end{cases} \quad (1)$$

$$m = \sqrt{f_x^2 + f_y^2} \quad (2)$$

$$\theta = \tan^{-1} \left(\frac{f_y}{f_x} \right) \quad (3)$$

8 方向へ分類する角度の境界値とそのときの $\tan \theta_n$ の値は表 1 となる。このときの f_x と f_y の関係は式(5)となり、定数乗算だけでビンを決めることができる。また、 $0^\circ \sim 90^\circ$ と $90^\circ \sim 180^\circ$ は対称であり、 f_x と f_y の符号によって判断する事ができるため、必要な比較は $22.5^\circ, 45^\circ, 67.5^\circ$ の 3 つとなる。

表1 勾配方向境界条件

角度 θ ($^\circ$)	22.5	45	67.5	90	112.5	134	157.5
境界値 $\tan \theta_n$	$\sqrt{2}-1$	1	$\sqrt{2}+1$	$\pm\infty$	$-\sqrt{2}-1$	-1	$-\sqrt{2}+1$

$$m = |f_x| + |f_y| \quad (4)$$

$$f_y = f_x \times \tan \theta_n \quad (5)$$

勾配強度は式(4)の L1-Norm を用いる。このときの勾配強度ごとのヒストグラムへの加算量を多くのデータから求めた結果を図 2 に示す。勾配強度が 256 以上の加算量は少なく、勾配強度は 255 に制限しても支障が無い。

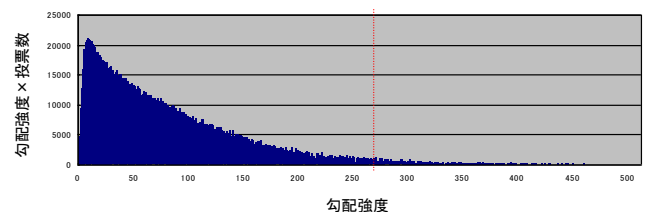


図2 勾配強度に対する加算量分布

2.3 正規化処理

HOG のヒストグラムを L1-Norm に基づき正規化する。一般的に HOG は、ひとつのビンの上限が全体の 20% になるように制限がかけられるため、ハードウェアでは正規化後のサイズを 1024、ビンの上限を 255 とした。また、模様ほとんどないブロックでは、小さなゆらぎでヒストグラムが大きく変動する。そこで、輝度勾配の合計が下限値より小さいブロックでは、正規化後のサイズを Norm に比例して小さくする。

3 HOG と HSV ヒストグラムの混合

提案手法での HOG と HSV ヒストグラムの適切な混合比率を検証した結果を図 3 に示す。評価基準には排他的ブロックマッチング[1]によるトラッキングを行い、フレー

[†] 東京農工大学 Tokyo University of Agriculture and Technology

ム間のフロー当たりの交差数を用いた。なめらかな動きでは通常はフローが交差することはない。したがって交差部分は誤対応と考えられる。HSV ヒストグラムは簡略化された手法[2]を用いて、それぞれの類似していないと判別する閾値が一致するように正規化後の大きさを調整し、 $32+32=64$ 次元のヒストグラムとした。検証には合成画像 (CGBox), 駐車場 (Parking), 研究室内 (Swing, Cross), PETS 2006 の中から駅 (Station) を用いて比較を行った。図 3 より, HOG と HSV の適切な混合比率は 60% となった。しかし, 50% と大差が無いことから, ハード化しやすい 50% とする。

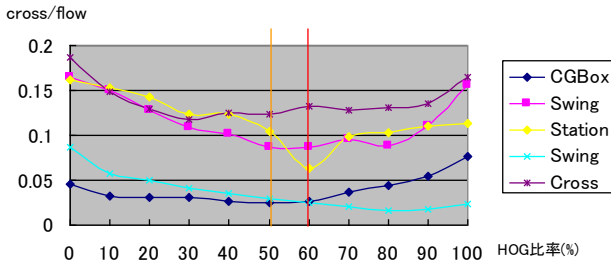


図3 HSV ヒストグラムとHOG の混合

4 一般手法との比較

一般的な HOG を HSV ヒストグラムと併せた特徴量を用いた場合と提案手法との比較を行った結果を図 4 に示す。一般的な HOG では, 5×5 ピクセル と 8×8 ピクセルの 2 種類のセルサイズを使用し, 1 ブロック 3×3 セル, 正規化や類似度計算にユークリッド距離を用いて, HSV ヒストグラムのみの場合と併せて比較した。提案手法は簡略化したにも関わらず, 一般的な HOG と同程度の判別力を持っている。

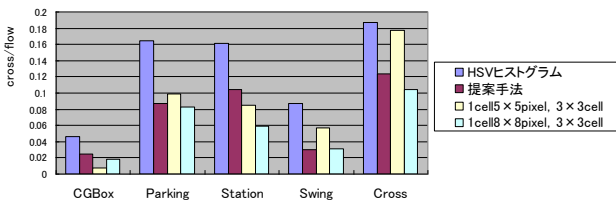


図4 提案手法との比較

5 ハードウェアの構成

トラッキングハードウェアを図 5 に示す。特徴量生成回路 (HistGen) は 4 並列で計算を行うことで, フルレートで撮影された画像をリアルタイムに処理することができる。生成された特徴量は BlockModule へ送られ, 類似度計算とブロックの対応を求める。

特徴量生成回路の構成を図 6 に示す。ctrl 信号により動作は制御され, RGBY_Buffer に保持された画素値から HSV ヒストグラムと HOG を並列に生成する。RGB は HSV 変換回路 (HSVConverter) で HSV に変換され, HSV ヒストグラム生成回路 (HSVHistGen) で HS と V のヒストグラムに投票される。その後, 平滑化回路 (Gaussian) でガウシアンフィルタを適用しメモリに保存する。輝度値 Y は輝度勾配計算回路 (Gradient) で勾配方向と勾配強度の計算に用いられ, HOG ヒストグラム加算回路 (HOGHistGen) で勾

配方向別に勾配強度を加算していく。生成された HSV ヒストグラムと HOG は, 共通の正規化回路 (Normalization) を用いて順に正規化され, BlockModule へ出力される。

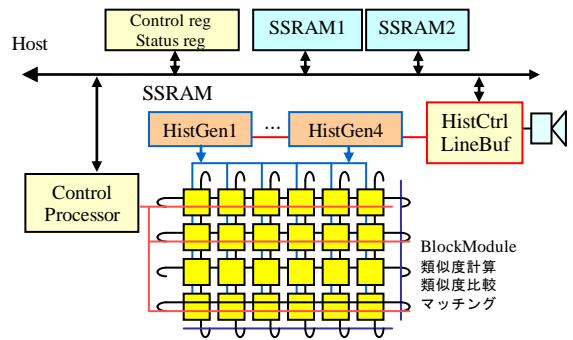


図5 トラッキングハードウェア

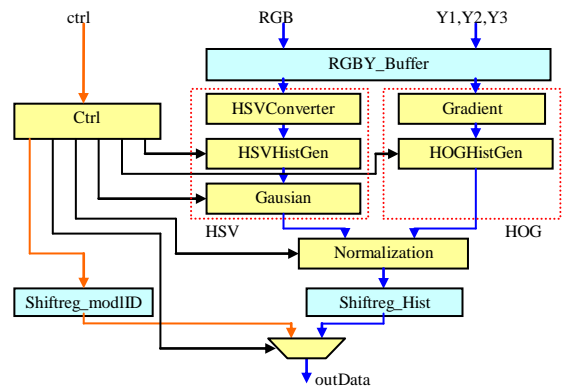


図 6 HistGen 回路

6 回路規模と実行速度

FPGA は Altera 社の StratixIII EP3SL150F780C4 を使用した。作成した回路の規模を表 2 に示す。カメラで撮影される動画のサイズは QVGA (320×240) とし, 30 fps で撮影される。FPGA の動作周波数は 48MHz とし, 最速で 4clock/pixel で転送される画像の処理が可能となった。

表2 回路規模

	ALUT	レジスタ	内部メモリ
HistGen	705	441	2756
HistGenCtrl (LineBuffer)	506	391	49152
HistGen4 並列+制御回路	3320	2155	147456

7 まとめと今後の課題

HSV ヒストグラムと HOG を併せることで, ハード用に簡略化された特徴量を用いても, 良好なフローが得られることをソフトウェアシミュレーションで示した。また, リアルタイムに特徴量の生成を可能とするためのハードウェアの構成を示した。今後の課題として, 形状保存処理, 移動カメラ対応のアルゴリズムの拡張が挙げられる。

参考文献

[1] Zhu Li, et al., "Exclusive Block Matching for Moving Object ...", IEICE Trans.D, Vol.E93-D, 2010.5.
 [2] 大作 一矢, 他, "ブロックフロー抽出のための類似度計算ハードウェア", IPSJ 第 73 回全国大会, 2011.3.