A-014

可逆回路内の単一縮退故障に対する診断可能性について*

尾添　研一郎，山田 敏規†
埼玉大学　大学院理工学研究科　数理電子情報部門‡

1　はじめに

可逆回路は殆どエネルギー消費なしで計算を行うことが可能であると期待されているために非常に魅力的である．実際，Landauer [3] は非可逆回路は情報の損失のためにエネルギーの消費は避けられないことを示し，一方で Bennett [1]，Fredkin と Toffoli [2] は可逆回路が任意に小さいエネルギー消費で動作しうることを示した．さらに，可逆回路はナノコンピューティング [4]，デジタル信号処理 [7]，量子計算 [5] への応用がある．これらの事実が可逆回路の研究への動機付けを与えている．

可逆回路を設計· 製造する際に，回路を検査し，回路内の故障を検出· 同定することは重要である．Patel ら [6] は可逆回路の検査は非可逆回路の検査と比べて簡単であることを指摘した．しかしながら，Tayu ら [9, 8] によって与えられた可逆回路内のあらゆる縮退故障を検出する最小の検査入力集合を求める問題が NP-困難であることを示した．一方，Tabei ら [???] は，与えられた可逆回路内のあらゆる縮退故障を検出するサイズ $O(\log w)$ の検査入力集合を求める期待多項式時間乱択アルゴリズムを提案した．ここで，w は回路内の配線の本数である．

可逆回路内の故障を同定する研究については，著者らの知る限り，これまで行われていない．小文は，与えられた可逆回路が単一縮退故障に対して診断可能であるための必要十分条件を与える．

2　可逆ゲート，可逆回路，診断可能性

2.1　可逆ゲートと可逆回路

論理ゲートは，異なる入力から異なる出力が得られるとき，可逆であると言われる．k 個の入力ビット (と k 個の出力ビット) を持つ可逆ゲートは $k \times k$ 可逆ゲートと呼ばれる．

n を正の整数とする．n-入力可逆回路は以下のように再帰的に定義される．

(1) n 本の配線から成る回路は n-入力可逆回路である．回路の入出力は各配線の両端点である (図 1(a) を参照).

(2) C を，n-入力可逆回路 C' と $k \times k$ 可逆ゲート $G(k \leq n)$ から，G の k 個の入力と C' の n 個の出力のうちの k 個を配線で結ぶことによって得られる回路とする．このとき，C も n-入力可逆回路である．C の n 個の入力は C' の n 個の入力であり，C の n 個の出力は G の出力と G と接続されなかった $n-k$ 個の出力である (図 1(b) を参照).

(3) (1) と (2) によって構成される回路のみを n-入力可逆回路と呼ぶ.

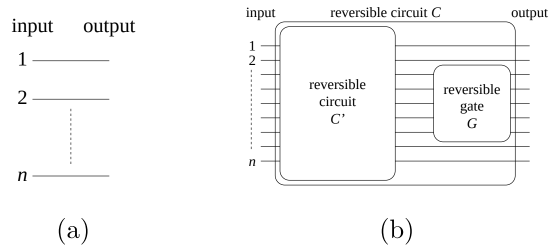

図 1: 可逆回路

入出力が n ビットあり，ゲートが順に $g_1, g_2, \ldots, g_m$ である回路を $C = (n : g_1, g_2, \ldots, g_m)$ で表す．また，任意の正の整数 $1 \leq s \leq t \leq m$ に対して，C のゲート $g_s, g_{s+1}, \ldots, g_t$ によって誘導される部分回路 (ゲート $g_s, \ldots, g_t$ と接続していない配線を取り除くことによって得られる部分回路) を $C_{s,t}$ と書く．

2.2　縮退故障と診断可能性

論理回路 C において，C の配線が C の入力に関わらず 0 または 1 に固定される故障を縮退故障と呼ぶ．配線が 0 に固定される縮退故障を 0-縮退故障，1 に固定される縮退故障を 1-縮退故障と呼ぶ．

C を n-入力可逆回路とする．各 $\boldsymbol{x} \in \{0,1\}^n$ を入力として C に与えたとき，正常な場合の出力と実際の出力を比較することにより故障を同定する．もし任意の単一縮退故障に対して故障を同定できるとき，C は単一縮退故障に対して診断可能であると言われる．

任意の $\boldsymbol{x} \in \{0,1\}^n$ に対して，$\boldsymbol{x}$ の第 i 番目のビットを取り除いて得られる $\{0,1\}^{n-1}$ の要素を $\boldsymbol{x}_{-i}$ と書く．また，$\boldsymbol{x}$ の第 i 番目のビットが 0[1] であるとき，$\boldsymbol{x} = (\boldsymbol{x}_{-i}; 0)[\boldsymbol{x} = (\boldsymbol{x}_{-i}; 1)]$ と書く．

*A Note on Diagnosability of Single Stuck-at Fault of Reversible Circuits
†Ken-ichiro OZOE and Toshinori YAMADA
‡Division of Mathematics, Electronics and Informatics, Graduate School of Science and Engineering, Saitama University

3 可逆回路内の単一縮退故障に対する診断可能性

定理 1 可逆回路 $C = (n : g_1, g_2, \ldots, g_m)$ が単一縮退故障に対して診断不可能であるための必要十分条件は，以下の 2 つの条件を満たす部分回路 $C' = C_{s,t}$ $(s \leq t)$ が存在することである：C' が C の第 $a_1, a_2, \ldots, a_k$ ビットから成るとし，入力 $\boldsymbol{x} = (x_1, x_2, \ldots, x_k)$ に対する C' の出力を $\boldsymbol{y} = (y_1, y_2, \ldots, y_k)$ としたとき，

- $y_j = x_i$ *or* $\bar{x}_i$ である；
- 各 $l \leq k, l \neq j$ に対して $y_l = f_l(\boldsymbol{x}_{-i})$ を満たす論理関数 f_l が存在する，すなわち，y_l は x_i の値に依存しない．

証明: 上記の条件を満たす部分回路 $C' = C_{s,t}$ が存在すると仮定する．また，一般性を失うことなく $y_j = x_i$ と仮定する．このとき，ゲート g_s の直前の第 a_i ビットの配線上の 0-縮退故障が存在する場合，C' への入力 $\boldsymbol{x} = (x_1, x_2, \ldots, x_k)$ に対する出力は

- $y_j = 0$ かつ
- 各 $l \leq k, l \neq j$ に対して $y_l = f_l(\boldsymbol{x}_{-i})$

となるが，これはゲート g_t の直後の第 a_j ビットの配線上の 0-縮退故障が存在する場合にも同じ出力を得る．したがって，C は単一縮退故障に対して診断不可能である．

逆に，C は単一縮退故障に対して診断不可能でと仮定する．すなわち，C のゲート g_s の直前のある配線の縮退故障と，ゲート g_t の直後のある配線の縮退故障の診断が不可能であると仮定する．一般性を失うことなく，どちらも 0-縮退故障であると仮定する．このとき，$C' = C_{s,t}$ とおくと，診断不可能であった配線は C' に含まれることに注意されたい．C' が C の第 $a_1, a_2, \ldots, a_k$ ビットからなるとすると，上記から，ゲート g_s の直前の第 a_i ビットの配線上の 0-縮退故障と，ゲート g_t の直後の第 a_j ビットの配線上の 0-縮退故障が診断不可能であると仮定することができる．入力 $\boldsymbol{x} = (x_1, x_2, \ldots, x_k)$ に対する C' の出力を $\boldsymbol{y} = (y_1, y_2, \ldots, y_k)$ とすると，各 l に対して $y_l = f'_l(\boldsymbol{x})$ として書くことができる．ここで，ゲート g_s の直前の第 a_i ビットの配線上に 0-縮退故障が存在するとき，C' の第 a_l ビット $(l \neq j)$ は常に $f'_l(\boldsymbol{x}_{-i}; 0)$ を出力する．一方，ゲート g_t の直後の第 a_j ビットの配線上に 0-縮退故障が存在するとき，C' の第 a_l ビット $(l \neq j)$ は常に正しい値，すなわち，$f'_l(\boldsymbol{x})$ を返す．よって，$x_i = 1$ である入力を与えた場合，$f'_l(\boldsymbol{x}_{-i}; 0) = f'_l(\boldsymbol{x}_{-i}; 1)$ であるので，f'_l は x_i に依存しない．よって，$y_l = f_l(\boldsymbol{x}_{-i}) = f'_l(\boldsymbol{x}_{-i}; 0)$ とおくことができる．ゲート g_s の直前の第 a_i ビットの配線上に 0-縮退故障が存在するとき，C' の第 a_j ビットは $f'_j(\boldsymbol{x}_{-i}; 0)$ を出力する．一方，ゲート g_t の直後の第 a_j ビットの配線上に 0-縮退故障が存在するときは C' の第 a_j ビットは常に 0 を出力する．よって，任意の $\boldsymbol{x}_{-i}$ に対して $f'_j(\boldsymbol{x}_{-i}; 0) = 0$ である．C' によって定義される関数は $\{0, 1\}^k$ 上の全単射であるので，任意の $\boldsymbol{x}_{-i}$ に対して $f'_j(\boldsymbol{x}_{-i}; 1) = 1$ でなければならない．よって，$y_j = x_i$ である． □

参考文献

[1] C. Bennett, “Logical reversibility of computation,” *IBM Journal of Research and Development*, vol. 17, pp. 525–532, 1971.

[2] E. Fredkin and T. Toffoli, “Conservative logic,” *International Journal of Theoretical Physics*, vol. 21, pp. 219–253, 1982.

[3] R. Landauer, “Irreversibility and heat generation in the computing process,” *IBM Journal of Research and Development*, vol. 3, pp. 183–191, 1961.

[4] R. Merkle, “Two types of mechanical reversible logic,” *Nanotechnology*, vol. 4, pp. 114–131, Feb. 1993.

[5] M. Nielsen and I. Chuang, *Quantum Computation and Quantum Information.* Cambridge University Press, 2000.

[6] K. Patel, J. Hayes, and I. Markov, “Fault testing for reversible circuits,” *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 23, no. 8, pp. 1220–1230, 2004.

[7] V. Shende, A. Prasad, I. Markov, and J. Hayes, “Synthesis of reversible logic circuits,” *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 22, pp. 710–722, June 2003.

[8] S. Tayu, S. Ito, and S. Ueno, “On the fault testing for reversible circuits,” *Lecture Notes in Computer Science*, vol. 4835, pp. 812–821, 2007.

[9] S. Tayu, S. Ito, and S. Ueno, “On fault testing for reversible circuits,” *IEICE Transactions on Information and Systems*, vol. E91-D, no. 12, pp. 2770–2775, 2008.