

高次元超楕円サンプリングの FPGA による高速化の検討 Discussion for FPGA Acceleration of High-Dimensional Hyperelliptic Sampling

竹中 元弥[†] 泉 知論^{†*}
Motoya Takenaka Tomonori Izumi

1. 序論

近年、自律移動ロボットの研究開発が積極的に行われている。自律移動ロボットは環境（障害物）を認識し、目的地までの経路を計画し、移動する。その際、十分な移動速度を達成するため、また動的に変化する環境に対応するため、十分なリアルタイム性が求められる。そのために搭載する計算機には高性能が求められるが、特に小型ロボットにおいては、同時に小型、軽量、低消費エネルギーであることが求められる。そのような計算機として FPGA が注目されている。FPGA 上に計算を実装する際、古典的にはハードウェア記述言語による RTL 設計が行われてきたが、現在は C 言語などでハードウェアを設計する高位合成技術 [1] が活用され、生産性の向上がはかられている。

自律移動システムは、行動計画、自己位置推定、周囲環境認識、経路計画、経路追従の 5 段階に大別される。本稿は経路計画に焦点を当てる。経路計画は作成した環境地図上で現在位置から目的地までの経路を生成する処理である。経路計画を含め最適化の手法のひとつにランダムサンプリングに基づく確率的手法がある。Informed-RRT*[2] は、状態空間からランダムに中継地点候補を選択し、それを基に経路候補を拡張していく方法である。いったん暫定経路が得られた後は、中継地点候補は状態空間内の楕円（超楕円）内に限られることから、楕円内からの一様サンプリングを行う。

浅海ら [3] は Informed-RRT* を想定したランダムサンプリングの小型高速なハードウェア化を検討している。そこではロボットの位置のみを扱い、2~3 次元の空間を対象とし、また楕円の元となる円（球）内のサンプリングを設計評価している。しかし、経路計画をさらに拡張し、速度などの要素を考慮すると 4 次元以上の状態空間を対象とすることになる。そこで本稿では、4~5 次元空間を対象とし、さらに超楕円に拡張したランダムサンプリングのハードウェア化の検討を行う。

2. Informed-RRT*

Informed-RRT* は、RRT アルゴリズムを改良した経路計画手法である。RRT は探索領域にランダムに中継地点を生成し、それらの点を用いて初期位置から目的地までの経路を生成する。シンプルなアルゴリズムである一方で、経路の最適性は保証されない。RRT を改良した RRT*[4] では、経路が生成された後も中継地点を増やしながら経路を改善していくことで、最適に収束させる。Informed-RRT* では、さらに中継地点の候補を絞って収束の効率化を図る。いったん経路が生成されると、それを改善する可能性のある中継地点の候補は初期位置と目的位置を焦点とする超楕円内に限られる。サンプリング対象を超楕円内に限定することで無駄な探索領域を除外する。最短経路長が更新されるたびに超楕円は縮小し、探索が効率化する。初期位置 x_{start} 、

目標位置 x_{goal} 、既知最短経路長 c_{best} に対する探索候補の超楕円を図 1 に示す。 x_{start} 、 x_{goal} をそれぞれ焦点とし、長軸・短軸の長さがそれぞれ c_{best} 、 $\sqrt{c_{best}^2 - c_{min}^2}$ である超楕円となる。

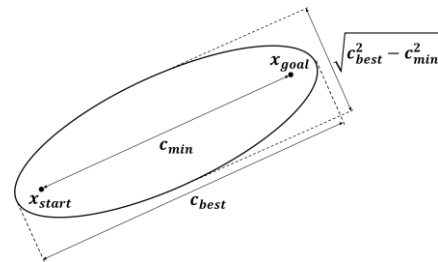


図 1：超楕円の概形

3. 超楕円サンプリング

超楕円内の一様サンプリングは、単位超球内の一様サンプリングを拡張・回転・移動することで実現できる。単位超球内の点を直接サンプリングするには、まず極座標でサンプリングして一様性を保証するために密度を調整し、さらに直交座標系に変換する。このとき、三角関数や平方根を必要とし、それらがハードウェア化において問題となる。一方で、棄却サンプリングは、単位超球を含む超立方体から直交座標系で一様サンプリングし、超球外の点を棄却することで超球内の一様サンプリングを実現する。超球内の点が得られるまで繰り返す必要はあるが、複雑な数学関数を必要としないため、よりシンプルなハードウェアで実現できる。そのため、本稿では棄却サンプリングを検討の対象とする。なお、単位超球内の判定は二乗和のみで平方根は不要であることに注意されたい。

表 1 に 2~5 次元の単位超球棄却サンプリングの採用率 (100% - 棄却率) をまとめる。2 次元では 78.5% と高い確率で採用されるが、次元が上がるごとに低下し、5 次元では 16.4% となる。しかし、棄却サンプリングモジュールが直接サンプリングモジュールの 6.1 倍以上高速であれば平均的には棄却サンプリングがより高速となる。

表 1：サンプル採用率

	2次元	3次元	4次元	5次元
採用率 (%)	78.5	52.3	30.8	16.4

次に、得られた単位超球内の点を探索領域となる超楕円内の点に変換する。まず長軸方向に $c_{best}/2$ 倍、それ以外の軸方向に $\sqrt{c_{best}^2 - c_{min}^2}/2$ 倍の拡張を行う。最後に $(x_{goal} - x_{start})/2$ の平行移動を行う。回転行列、平行移動ベクトルは最初に一度計算すればよく、拡張係数は最短距離の更新の際にのみ計算すればよい。拡張回転行列、平行移動ベクトルをソフトウェアで計算し、サンプリングモジュールに提供することで全体の処理性能に大きな影響を

与えず、ハードウェアの小型化・高速化を図ることができる。結果として n 次元の行列乗算、ベクトル加算のみで変換できる。

4. 実装と性能評価

Informed-RRT*の超楕円サンプリングを想定した乱数生成モジュールを実装し、基礎評価を行う。状態空間として 2 ~ 5 次元を想定し、LFSR による一様乱数生成、超球内の棄却判定、超楕円への変換を含む。

AMD 社の FPGA SoC への実装を想定し、同社高位合成ツール Vitis HLS 向けの C++言語で記述した。対象とする FPGA ボード、FPGA、設計ツールを表 2 に示す。

表 2: 実装対象と設計環境

ターゲットボード	Digilent 社 ZYBO Z7-10
ターゲット FPGA	AMD 社 xc7z010
高位合成ツール	AMD 社 Vitis HLS 2022.1

数値表現には 32bit 固定小数点 (1bit 符号 15bit 整数 16bit 小数) を用い、場所に応じて符号、整数、小数部それぞれのビット幅を調整している。図 2 に設計した超楕円サンプリングモジュールの構成概要を示す。超球サンプリングモジュール内で、LFSR 乱数生成モジュールを呼び出し、超立方体座標を生成し、単位超球内に入るまで棄却ループする。採用された座標を AXI ストリームで出力する。超楕円サンプリングモジュールは外部から拡張回転行列と平行移動ベクトルを与えられ、超球サンプリングモジュールから単位超球内座標を受け取り、超楕円内の座標に変換して AXI ストリームで出力する。合成に関しては、Vitis HLS のプラグマによりパイプライン化を指定する。

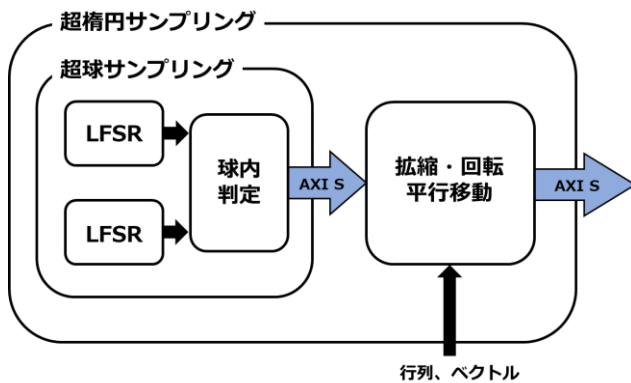


図 2: 超楕円サンプリングモジュールの構成

2 ~ 5 次元状態空間の超楕円サンプリングモジュールの Vitis HLS 高位合成レポートによる回路規模見積もりを表 3 に示す。参考値として[3]の超楕円サンプリングの合成結果も示す。表 3 に示す通り、ターゲット FPGA の搭載資源限内で合成することができた。ターゲットの xc7z010 は同シリーズとしては最も小さなデバイスであり、実用可能なものと考えられる。しかし、次元が増加するにつれ使用する資源は増大し、特に拡張回転行列の乗算に用いられる DSP ブロックについて、搭載数に対して使用数が多く、サンプリング以外のモジュールへの影響が心配される。

表 3: 各次元における処理の回路規模

	FF (35200)	LUT (17600)	BRAM (120)	DSP (80)
2次元棄却	1289	769	0	10
3次元棄却	2370	1245	0	19
4次元棄却	3728	1840	0	30
5次元棄却	5314	2528	0	43
2次元直接[3]	14571	17664	16	224
2次元棄却[3]	15614	18818	16	227
3次元直接[3]	29339	28872	46	323
3次元棄却[3]	16649	19858	16	238

[3]では、変数は double 型浮動小数点形式とし、数学関数には Vitis HLS 標準の cmath ライブラリを使用、超楕円内座標への座標変換において、三角関数などの計算を行っている。そのため、次元が低いにもかかわらず非常に大きな回路となり、回路資源、特に数値計算用の DSP が搭載数を大幅に超過している。本稿では、棄却サンプリングの採用、固定小数点化、回転拡張行列の事前計算により、大幅な削減を実現している。

5. 結論

2 ~ 5 次元状態空間における超楕円ランダムサンプリングを設計し、基礎評価を行った。棄却サンプリングの採用、固定小数点化、座標変換の工夫により、小規模 FPGA に搭載可能なコンパクトな設計となった。

今後、サンプリング生成速度を評価し、アルゴリズムやパラメータの調整、次元が増加した場合の評価、さらなる小型化・高速化を進めるとともに、経路計画などの実用への適用評価を行っていく。

謝辞

本研究の一部は、立命館大学歴史都市防災研究所の研究プロジェクトの支援を受けている。

参考文献

- [1] AMD, “Vitis 高位合成ユーザーガイド”, UG1399, 2023. 2-JP
- [2] Jonathan D. Gammell, Siddhartha S. Srinivasa, and Timothy D. Barfoot, “Informed RRT*: Optimal Sampling-based Path Planning Focused via Direct Sampling of an Admissible Ellipsoidal Heuristic”, International Conference on Intelligent Robots and Systems (IROS2014), pp. 2997-3004, Sep, 2014, DOI: 10.48550/arXiv.1404.2334
- [3] 浅海悠人, 泉知論, “高位合成向け乱数生成ライブラリの拡充”, 信学技報 RECONF2022-37(2022).
- [4] Sertac Karaman, Emilio Frazzoli, “Incremental Sampling-based Algorithms for Optimal Motion Planning”, the International Journal of Robotics Research, May, 2010, DOI: 10.48550/arXiv.1005.0416

† 立命館大学 大学院 理工学研究科 電子システム専攻
Dept. Electronic Systems, Grad. Schl. Sci. & Eng.,

‡ 立命館大学 理工学部 電子情報工学科,
Dept. Electronic & Computer Eng., Col. Sci. & Eng.,

* 立命館大学 歴史都市防災研究所
Inst. Disaster Mitigation for Urban Cultural Heritage,
Ritsumeikan Univ.