

SoC FPGA を用いたゴーストイメージング動画像システム Ghost imaging video system using SoC FPGA

星 郁雄[†] 下馬場 朋禄[†] 角江 崇[†] 伊藤 智義[†]
Ikkuo Hoshi Tomoyoshi Shimobaba Takashi Kakue Tomoyoshi Ito

1. 研究背景と目的

ゴーストイメージング[1]は通常のイメージングとは異なり、単一の画素センサのみを用いてイメージングを行う手法である。図1に概略図を示す。被写体の像と変調パターンを重ね合わせ、それを一点に集光、単一画素センサ(フォトダイオード)で光強度として取得する。これを複数の異なるパターンで繰り返し、取得した光の強度値と変調パターンの相関計算によって被写体の像を再構成する。単一画素センサのみを用いるため、微弱光でのイメージングや、幅広い波長帯でのイメージングが可能である。また、相関計算によって画像を再構成するので外乱に強い利点を持つ。一方で、変調パターンが少ないと画質が低下するため、多くの変調パターンの切り替えに時間がかかるほか、再構成計算の計算量が多く計算にも時間がかかる課題を持つ。そのため、画質を維持しつつ変調パターン数を削減し、信号の計測をリアルタイムで行う先行研究[2]はあるが、信号計測から画像再構成、表示までをリアルタイムで行うことは困難であった。

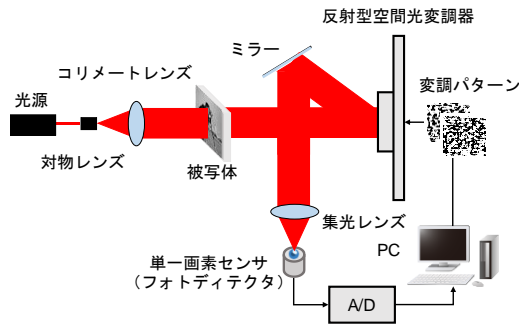


図1 ゴーストイメージングの概略図

そこで、SoC (System on a Chip) FPGA (Field Programmable Gate Array)を用いて信号計測から表示までを高速に処理できるゴーストイメージング専用計算機を設計、実装することでリアルタイム撮影の実現を試みた。FPGAはユーザーが自由にデジタル回路を構成できる集積回路である。その特徴から大規模な並列計算が可能、入出力信号を自由に設定可能な利点を持つ。一方で、CPU(Central Processing Unit)より動作周波数が遅く、除算を必要とする計算などでは性能を発揮できない欠点を持つ。SoC FPGAは一つのFPGAチップに、ハードウェアマクロとしてCPUが搭載されているデバイスである。CPUとFPGAそれぞれに得意な計算を担当させる協調設計が可能になり、通常のFPGAよりも柔軟な設計が可能になる。FPGAを利用したゴーストイメージング計算回路の先行研究[3,4]はいくつか存在するが、いずれも画素数や撮影速度に難がある。

本研究では、SoC FPGAを利用して設計、実装を行った

[†] 千葉大学大学院工学研究院

Graduate School of Engineering, Chiba University

ゴーストイメージング専用計算機の画質、速度評価と、それを利用したリアルタイム動画撮影システムを紹介する。

2. 設計した回路とシステム

設計したゴーストイメージング計算回路を図2に示す。再構成計算には、Differential Ghost Imaging [5]を元に画質を向上させた手法[6]を利用した。実装した再構成計算は次の通りである。

$$O(x, y) = \langle \alpha_i R_i \rangle \langle S_i \alpha_i^2 I_i(x, y) \rangle - \langle \alpha_i S_i \rangle \langle R_i \alpha_i^2 I_i(x, y) \rangle \quad (1)$$

添字*i*は変調パターン番号、 $I_i(x, y)$ は変調パターンの光強度分布で、1と0の二値を取る。 α_i は画質を向上させるための補正項である。 R_i は変調パターンの光強度で、 S_i は取得した被写体の光強度であり、次式の通りとなっている。 $T(x, y)$ は被写体の光強度分布である。

$$R_i = \iint I_i(x, y) dx dy \quad (2)$$

$$S_i = \iint T(x, y) I_i(x, y) dx dy \quad (3)$$

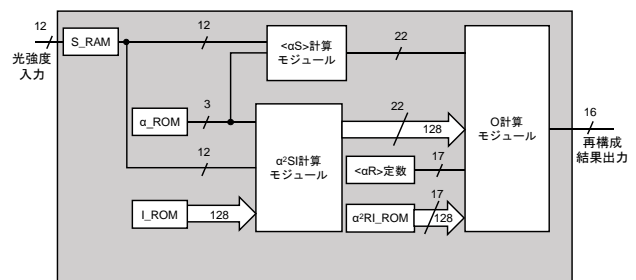


図2 設計した再構成計算回路

また、図3にSoC FPGAを用いて実装したゴーストイメージング専用計算機と、それを用いたゴーストイメージングリアルタイム撮影システムの全体像を示す。SoC FPGA内はアナログデジタル変換受信回路と画像再構成計算回路、CPUの三つで構成されている。まず、変調パターンを表示

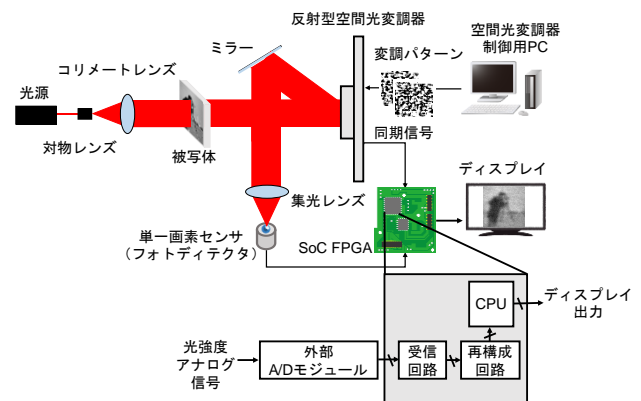


図3 ゴーストイメージングリアルタイム撮影システム

する空間光変調器から同期信号を受け取ったアナログデジタル変換用外部回路モジュールは単一画素センサから取得した光強度信号をデジタル信号に変換し、回路内の記憶領域に保存する。これを繰り返し、全ての変調パターン切り替えが終了次第、保存した値を画像再構成計算回路に送信する。画像再構成計算が終了したら計算結果を CPU に送信する。CPU は、計算結果を画像にするため 0 から 1 の範囲に正規化したのち、ディスプレイに計算結果を出力する。

3. 実装結果

実装には、Xilinx 社が提供する、SoC FPGA の Zynq Ultra Scale+ を搭載した評価ボード ZCU104 を用いた。また、アナログデジタル変換回路では、Digilent 社が提供する Digilent Pmod AD1 を利用して回路を構成した。反射型空間光変調器には Vialux 社が提供する Digital Micromirror Device(DMD)モジュールである Hi-Speed V-Modules V-7000 を用いた。これはバイナリパターンを 22,727Hz で切り替えることが可能なデバイスである。また、用意した変調パターンの数は 512 枚、再構成画像の画素数は 128×128 [pix] とした。

はじめに、計算回路で得られる画質の評価を図 4 と表 1 に示す。画質評価は元画像に対する Peak Signal-to-Noise Ratio (PSNR) を用いて行った。浮動小数点数で再構成計算した結果と、FPGA に実装した固定小数点数で再構成計算した結果を比較した。図 4 の再構成画像や、表 1 の結果から設計した計算回路は CPU と変わらない画質で画像を再構成出来ていることが確認できる。

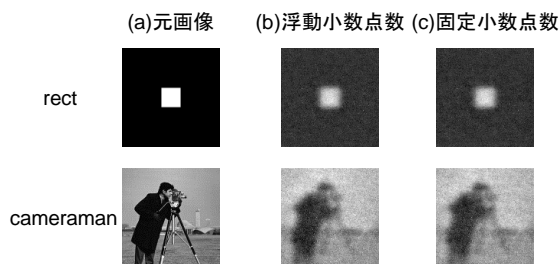


図 4 再構成画像の比較

表 1 画質の定量比較

	浮動小数点数	固定小数点数
rect	8.70 [dB]	8.69 [dB]
cameraman	15.00 [dB]	15.01 [dB]

次に、設計した計算回路の計算速度について評価を行った。デスクトップ CPU、FPGA 内の組込向け CPU を比較対象とした。デスクトップ CPU の実行環境は、CPU は Intel® Core™ i5-4690 (3.5GHz)、メモリは 32GB、コンパイラは Visual Studio 2015、OS は Windows10 Enterprise を用いた。組み込み向け CPU の実行環境は、CPU は Arm® Cortex™ -A53、メモリは 2GB、コンパイラは gcc 7.5.0 で最適化オプション-O2 を適用、OS は ubuntu18.04 を用いた。計算回路の動作周波数は 200MHz である。計算回路の計算速度を正確に測定するのは難しいので、シミュレーションから取得した計算終了するまでにかかるクロック数と動作周波数から計算速度を算出した。それぞれの計算速度を表 2 に示す。FPGA 部と CPU 部の送受信にかかった時間は実測値であり、そこに算出した計算速度を加え通信と計算全体の時間を算出した。

表 2 計算時間の比較

	計算時間[ms]	通信+計算時間[ms]
デスクトップ CPU	1.90×10^1	1.90×10^1
組込向け CPU	1.33×10^2	1.33×10^2
SoC FPGA	4.13×10^{-1}	3.41×10^0

表 2 の結果から、設計した計算回路は通信時間込みで、デスクトップ CPU の 5.6 倍、組込向け CPU の 39 倍程度の速度で計算が可能であることが確認できた。

最後に、実装した撮影システムを用いて動画撮影を行った結果を示す。図 5 に実際のシステム、表 3 に撮影時間の比較を示す。表 3 の結果より、デスクトップ CPU の 2.6 倍、組込向け CPU の 6.0 倍のフレームレートを達成したことを確認できた。

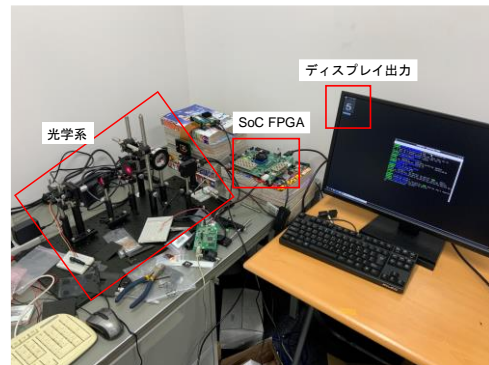


図 5 実際に構築したシステム

表 3 撮影時間の比較

	撮影時間[ms]	フレームレート [fps]
デスクトップ CPU	5.87×10^1	17.0
組込向け CPU	1.36×10^2	7.35
SoC FPGA	2.26×10^1	44.3

4. まとめと今後の展望

SoC FPGA を用いてゴーストイメージング専用計算機を設計、実装した。また、それを用いたリアルタイム動画撮影システムを構築し、高いフレームレートでゴーストイメージングを利用した撮影が行えることを示した。今後の展望としては、このシステムを利用したアプリケーションの開発や、再構成画像の画素数向上などが挙げられる。

謝辞

本研究の一部は矢崎財団の支援を受けたものである。

参考文献

- [1] J. H. Shapiro, "Computational ghost imaging," Phys. Rev. A, vol. **78** (6), 061802, Dec. 2008.
- [2] C. F. Higham, R. Murray-Smith, M. J. Padgett, and M. P. Edgar, "Deep learning for real-time single-pixel video," Sci. Rep., vol. **8** (1), 2369, Feb. 2018.
- [3] I. Hoshi, T. Shimobaba, T. Kakue, and T. Ito, "Computational ghost imaging using a field-programmable gate array," OSA Continuum, Vol **2** (4), 1097, Apr. 2019.
- [4] Z. Yang, W-X. Zhang, Y-P. Liu, D. Ruan, and J-L. Lin, "Instant ghost imaging: algorithm and on-chip implementation," Opt. Express, Vol. **28** (3), 3607-3618, Feb. 2020.
- [5] F. Ferri, D. Magatti, L. A. Lugiato, and A. Gatti, "Differential ghost imaging," Phys. Rev. Lett., vol. **104**, no. 25, p. 253603, Jun. 2010.
- [6] I. Hoshi, T. Shimobaba, T. Kakue, and T. Ito, "Image Quality Enhancement of Ghost Imaging by Using Gradient Descent," Proceedings of the International Display Workshops Vol. **27** (IDW'20), p. 847-849, Dec. 2020.