

Xilinx Alveo U250 を用いた位相変調型電子ホログラフィ専用計算機の開発

Special-purpose computer for phase type electroholography using Xilinx Alveo U250

山本 洋太* 増田 信之† 下馬場 朋禄* 角江 崇* 伊藤 智義*

Yota Yamamoto Nobuyuki Masuda Tomoyoshi Shimobaba Takashi Kakue Tomoyoshi Ito

1. まえがき

電子ホログラフィは、光の干渉と回折を利用した技術である [1]。人間が奥行きを知覚する為に必要な奥行き手がかりをすべて再現可能であり、観察者に負担をかけない理想的な 3 次元映像提示技術として注目を集めている [2]。両眼視差方式が Head Mounted Display (HMD) を中心に利用されている。ディスプレイを 2 枚並べ、視差を付けた映像を表示するという簡単なシステムであり、構築が容易な利点を有する。しかし、目の傾き具合により脳が奥行きを知覚する輻輳距離は再現可能ではあるが、目のピント調節により奥行きを知覚するピント調節距離は正しく再現することができない。この問題を輻輳調節矛盾 (The vergence-accommodation conflict) と呼ぶ。長時間利用する場合、眠気や吐き気といったいわゆる 3D 酔いが発生し、社会応用への大きな障壁となっている [3]。電子ホログラフィを利用した 3 次元ディスプレイは輻輳調節矛盾が原理上発生せず、次世代の 3 次元映像技術として注目されている [2]。

電子ホログラフィでは 3 次元情報が記録された干渉縞である Computer-Generated Hologram (CGH) を利用する。CGH は計算によって生成するが、その計算量が膨大であり、実現への大きな障壁となっている [4]。CGH の計算量はディスプレイの画素数と表現したい物体データ数に比例して増加する性質を持つ。理想的には 10^{21} (ゼタ) Floating-point Operations Per Second の計算性能が必要とされ、飛躍的な計算性能の向上が必要である。本研究では、Field-Programmable Gate Array (FPGA) を用いた電子ホログラフィ専用計算機の開発を行い、計算性能の向上を目指してきた。本稿では、Xilinx 社が提供する大規模 FPGA ボードである Xilinx Alveo U250 (U250) を用いて、電子ホログラフィ専用計算機の開発を行った。特に、回折効率に優れ、良質な再生像を得られる位相変調型の電子ホログラフィ向けの専用計算機の開発を行った。開発した専用計算機は、50,000 点の点群から $1,920 \times 1,080$ 画素の CGH を 58 ms (17.17 fps) で計算可能である。その性能は、CPU (Intel Core i9-9900K) と比べ 190 倍、GPU (NVIDIA RTX 2080 Ti) と比べ 4 倍高速である。開発した計算機のアーキテクチャと計算パフォーマンスについて紹介する。

2. 原理

2.1 CGH

3 次元物体を M 個の点群で表現すると、CGH 上の位相分布 Φ は、 $z_j \gg x_j, y_j$ の条件下において、式 (1)、

式 (2) で表される。

$$\Phi(x_a, y_a) = \arctan \frac{\sum_{j=1}^M \sin(2\pi\theta_{aj})}{\sum_{j=1}^M \cos(2\pi\theta_{aj})}, \quad (1)$$

$$\theta_{aj} = \rho_j (x_{aj}^2 + y_{aj}^2). \quad (2)$$

ここで、 $\rho_j = 1/2\lambda|z_j|$ 、 $x_{aj} = x_a - x_j$ 、 $y_{aj} = y_a - y_j$ である。 λ は参照光の波長である。CGH の画素数を K とすると、 KM に比例する計算量が必要になることがわかる。

2.2 漸化式

ハードウェア実装向けに計算フローを改良した計算手法に漸化式法がある [5]。ここで、新たな変数として、式 (3)、式 (4) を導入する。

$$\Delta_{0j} = \rho_j(2x_{0j} + 1), \quad (3)$$

$$\Gamma_j = \frac{1}{\lambda z_j} = 2\rho_j. \quad (4)$$

漸化式法では、はじめに式 (2) を θ_{0j} として計算する。このとき、CGH 上の x 軸方向の n 番目の θ_{nj} は式 (5) で表される。

$$\theta_{nj} = \theta_{(n-1)j} + \Delta_{(n-1)j}. \quad (5)$$

ここで、 Δ_{nj} を式 (6) により更新する。

$$\Delta_{nj} = \Delta_{(n-1)j} + \Gamma_j. \quad (6)$$

x 軸方向の隣り合う θ_{nj} に関して、式 (5) と式 (6) の計算を繰り返すことにより求めることが可能である。式 (5) と式 (6) は単純な加算のみで計算可能である。また、パイプライン実行が可能である。ハードウェア実装したとき、より少ないリソースで効率的な計算回路を実装することが可能である。

2.3 専用計算回路の実装

専用計算機開発に Xilinx Alveo U250 (U250) を利用した。U250 は Virtex UltraScale+ XCU250-2LFIGD2104E FPGA を搭載した FPGA ボードである。U250 に実装した専用計算回路のアーキテクチャを図 1 に示す。漸化式法を利用し、CGH の位相分布を求める計算回路となっている。図 1 中、Basic Phase Unit (BPU) は、式 (2) の計算を行うユニットである。Additional Phase Unit (APU) は、式 (5) と式 (6) の計算を行うユニットである。開発した専用計算機には 4 ユニットの BPU と 7,676 ユニットの APU を搭載した。すなわち、7,680 画素を一度に計算可能な並列計算システムである。

* 千葉大学大学院工学研究科

† 東京理科大学基礎工学部

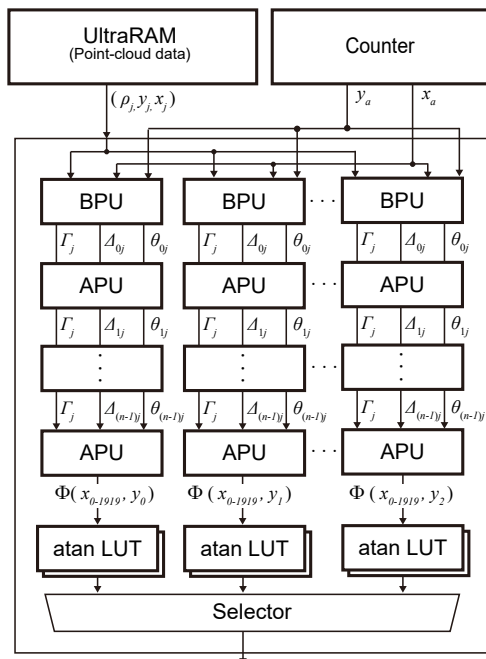
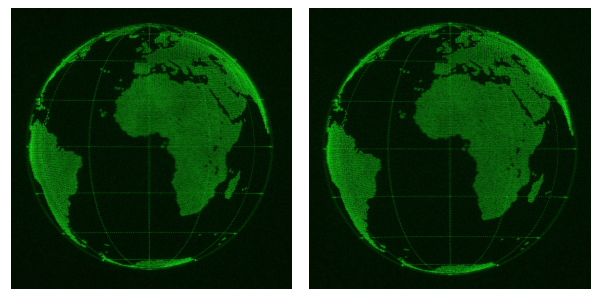


図 1: 専用計算機のアーキテクチャ。

表 2: システム全体のリソース使用率。

リソース名	総数	使用数 (率 [%])
LUT	1,728,000	559,936 (32.40)
FF	3,456,000	890,388 (25.76)
Block RAM	94.5 Mb	2.7 Mb (2.90)
UltraRAM	360.0 Mb	22.5 (6.25)
DSP	12,288	7,937 (64.59)

に示した。画質評価の一種である Peak signal-to-noise ratio (PSNR) は、33.3 dB であり、十分な画質を確保できていた。



(a) CPU による再生像。 (b) 専用計算機による再生像。

図 2: 再生シミュレーションによる再生像の様子。

3. 結果

3.1 計算時間

計算時間比較のため、デスクトップ PC の CPU (Intel Core i9-9900K) と GPU (NVIDIA RTX 2080 Ti) において CGH を求めるプログラムを作成し、計算時間の比較を行った。50,000 点の点群から 1,920×1,080 画素のホログラム面を計算するのにかった時間を表 1 に示した。

表 1: 計算時間の比較。

計算ハード	計算時間 [ms]	fps	高速化比 [倍]
U250	58	17.17	190.1
GPU	232	4.31	47.7
CPU	11068	0.09	1.00

比較対象の CPU は Intel Core i9-9900K 3.60 GHz、メインメモリ 64 GB の Ubuntu 18.04.4 LTS (Linux kernel 5.3.0-46-generic) が動作するシステムである。コンパイラは Intel C compiler 19.1.1.217 を用い、すべてのコアを利用し、並列に実行した。比較対象の GPU は NVIDIA RTX 2080 Ti を利用した。CUDA 10.2 を用い、すべてのコアを利用し、並列で実行した。表 1 より、CPU と比較して 190 倍、GPU と比較して 4 倍の高速化を達成した。

リソースの使用率について表 2 に示した。計算回路の動作周波数は 250 MHz である。

3.2 再生シミュレーション

CPU と開発した専用計算機を用いて、50,000 点の点群から 1,920×1,080 画素の CGH を計算し、再生シミュレーションを行った。シミュレーション再生像を図 2

4. あとがき

本研究では位相変調型電子ホログラフィ専用計算機の開発を行った。その結果、50,000 点の点群を 17 fps で計算可能なシステムの開発に成功した。同等の画質で CPU (Intel Core i9-9900K) と比べ 190 倍の高速化に成功した。今後は位相分布を求める軽量なアルゴリズムの考案を行い、リソースの消費を抑え、並列数を増加させ、さらなる高速化を目指したい。

謝辞

本研究の一部は JSPS 科研費 20J10202, 19H01097 により行われました。ここに深く感謝いたします。

参考文献

- [1] P. St-Hilaire, *et al.*, Proc. SPIE, 1212, 174–183 (1990)
- [2] S. Reichelt, *et al.*, Three-Dimensional Imaging, 7690, 92–103 (2010)
- [3] D. Hoffman, *et al.*, Journal of vision, 8, 33–33 (2008)
- [4] L. Mark, *et al.*, SIGGRAPH Computer Graphics, 31, 63–67 (1997)
- [5] T. Shimobaba, *et al.*, Computer Physics Communications, 138, 44–52 (2001)