

FPGA における自己補正可能なオンチップデジタル温度センサ A Self-Calibratable On-Chip Digital Temperature Sensor in FPGAs

三宅 庸資[†] 梶原 誠司[†]
Yousuke Miyake Seiji Kajihara

1. はじめに

VLSI 動作時の信頼性確保の手段として、チップ内部のモニタリングが重要な役割を果たしている。熱暴走などの異常な温度上昇に起因するシステム障害や誤動作等は、チップに温度センサを組み込み、チップの発熱状況を通じてチップの動作を監視することで回避できる[1]。

温度モニタリングのためのオンチップセンサには様々な手法が提案されている[2-6]。一般的な温度センサとして、サーマルダイオード等のアナログ回路を利用したセンサ[2]が知られている。このセンサは高い測定精度による計測を実現できるが、ADC(Analog-to-Digital Converter)が必要不可欠であるなど物理的な制約が多い。

著者らはフィールドテスト向けにリングオシレータ(RO: Ring Oscillator)を利用したデジタル温度電圧センサを提案している[5]。このセンサ技術は、ASIC のような回路を前提に開発されているが、FPGA 向けの RO 構成手法を用いれば、FPGA でも利用可能なデジタル温度センサとして実現できる[6]。一方で、このデジタルセンサはチップ温度の計算を RO 周波数から行うが、RO 周波数は製造バラツキの影響を受けて変動するため、製造バラツキによる測定誤差への対応が必要不可欠である。製造バラツキの測定への影響を低減するため、初回測定時に計算式の係数を補正する手法も提案されているが、計算処理や初回測定工程の複雑化を引き起こす。

本論文では、RO 利用センサにおける製造バラツキの影響を低減するため、製造バラツキの影響度合いに合わせて RO の発振時間を自己補正可能なデジタルセンサを提案する。そして、FPGA を用いた評価実験により、提案センサの有効性を示す。

2. デジタル温度電圧センサ

2.1 RO を利用したデジタル温度電圧センサ[5]

フィールドテスト向けに RO を利用したデジタル温度電圧センサ(TVS: Temperature and Voltage Sensor)が提案されている[5]。このセンサの特徴を以下に示す。

- 温度と電圧に対する周波数特性の異なる 3 種類の RO と周波数カウンタから構成されるデジタル回路
 - チップ内の温度と電圧を同時に測定可能
 - ADC 等のアナログ回路が不要で小面積なため、チップ上の多数箇所への配置が容易
 - RO の周波数から温度と電圧を計算する処理を全てデジタル処理で実現
 - 計算処理を含めて 100μsec 以下の短時間で測定可能
 - RO は耐劣化構造を有しているため長期間使用が可能
- RO は温度と電圧に対する周波数特性を持つ。提案センサは、特性の異なる 3 種類の RO_i (i = 1,2,3) の周波数 F_i と温

度 T、電圧 V の関係を利用して、チップ内の温度と電圧を計算する。初回測定時の温度 T₀ と電圧 V₀ は出荷前テスト環境下のため既知と仮定し、初回測定時の周波数測定値 F₀ と実測定時(システム運用時)の周波数測定値 F の差分より、システム運用時の温度電圧変動による周波数の変化量 ΔF からチップ内の温度と電圧の変動量を計算する。

このセンサ技術を用いることでチップ内の温度と電圧の同時測定が可能となるが、本論文では実験環境の都合上、FPGA に供給される電圧を微細に変動させることが困難であるため、温度測定処理のみに着目した。

2.2 初回測定値を利用したバラツキ影響低減手法

製造バラツキの影響により生じる誤差を低減するため、初回測定時のある 1 点の温度と電圧における測定値を用いた補正手法が提案されている[5]。製造バラツキの影響度合いは、標準環境(温度 T₀、電圧 V₀)である初回測定時において、バラツキ影響のない標準的な RO 周波数 F_i^{typ} (i = 1,2,3) と製造バラツキの影響を含む RO 周波数 F_i の比率 {F_i(T₀, V₀)/F_i^{typ}(T₀, V₀)} を用いて把握できる。この周波数比率を利用することで、RO における製造バラツキの影響低減が可能となる。初回測定値を利用した補正を伴う温度推定式を式(1)に示す。

$$\Delta T \cong a_{\Delta T} \frac{F_1^{typ}(T_0, V_0)}{F_1(T_0, V_0)} \Delta F_1 + b_{\Delta T} \frac{F_2^{typ}(T_0, V_0)}{F_2(T_0, V_0)} \Delta F_2 + c_{\Delta T} \frac{F_3^{typ}(T_0, V_0)}{F_3(T_0, V_0)} \Delta F_3 + d_{\Delta T} \quad (1)$$

ここで、a_{ΔT}, b_{ΔT}, c_{ΔT}, d_{ΔT} はそれぞれ重回帰分析によって求める差分形式で表現された推定式の係数である。周波数 F_i と温度 T の関係は設計段階での回路シミュレーションにより求めておき、チップ内の温度 T は事前に導出した推定式に実際のチップで測定された RO 周波数を当て嵌めることで計算できる。さらに、製造バラツキが周波数に与える影響を補正することで、製造バラツキが存在していても、精度良く RO 周波数からチップ内の温度を測定できる。

しかしながら、初回測定時に温度推定式の係数補正を用いる製造バラツキの影響低減手法では、計算処理の複雑化や初回の測定工数の増加を引き起こす問題がある。

3. 自己補正可能なオンチップデジタル温度センサ

3.1 RO における発振時間の自己補正

RO に生じる製造バラツキ影響を低減するため、初回測定時に RO の発振時間を調整することで、RO 測定値の自己補正する手法を提案する。図 1 に既存手法と提案手法の概要を示す。既存手法では全ての RO の発振時間が同じであるため、製造バラツキの影響を受けることで RO 周波数が増減し、測定値である RO カウント値も変動する。そこで、変動する RO カウント値の影響を低減するために、初回測定結果に基づいた推定式の係数補正処理が行われていた。提案手法では、初回測定時に各 RO が製造バラツキのない条件と同じカウント値になるまでの発振時間を記録し、この発振時間をセンサ稼働時の各 RO の発振時間となるよう

[†] 国立大学法人 九州工業大学, Kyushu Institute of Technology

に各 RO を補正する．発振時間を補正することが，製造バラツキの影響を補正した RO カウント値を計測することになるため，推定式の係数補正処理が不要となり，補正のための計算処理の簡略化・高速化を見込むことができる．

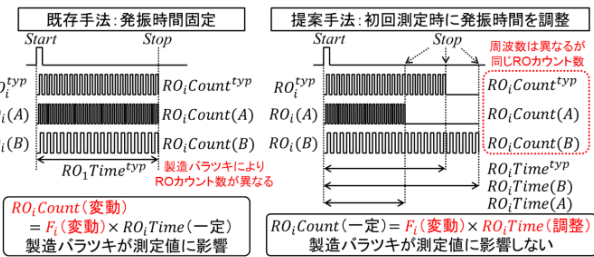


図 1 RO 発振時間の調整による製造バラツキの影響低減

4. 評価実験

4.1 実験環境

本実験で用いる FPGA は Altera 社 Cyclone IV (60 nm テクノロジー)，評価ボードは DE2-115，開発ツールは QuartusII である．温度制御装置にシスウェーブ社の ecoThermo を用いることで，温度制御装置のヒーター部を FPGA チップに接触させて加熱等を行うことができ，直接的にチップの温度制御を行うことができる．

温度センサ(TS: Temperature Sensor)として利用する 3 つの RO 構成は次の通りである；RO1: 4 入力 NAND-5 段，LUT-A 固定，RO2: 4 入力 NAND-5 段，LUT-B 固定，RO3: 4 入力 NAND-5 段，LUT-C 固定．RO の論理は 3 種類とも 4 入力 NAND であるが，LUT 入力アサイン指定を行うことで，それぞれ異なる RO 特性を実現する．動作周波数 50MHz における RO 発振時間は 10.24 μ sec である．このセンサを図 2(a) に示すように FPGA に 10 組実装した．

4.2 温度特性評価

前処理として FPGA に搭載した温度センサの温度特性評価を行うため，温度制御装置により FPGA 自体の温度を変化させた際の RO カウント値と温度の測定を行う．

図 2(b)に温度センサ 10 組の RO1 における設定温度とカウント値の測定結果を示す．本実験では，チップ中央に搭載した温度センサ TS[4]をシミュレーション値の代わりとして用いる代表センサと仮定した．測定した温度センサ TS[4]の 3 種類の RO のカウント値を Typical 値と仮定し，温度と RO カウント値の測定結果に対して重回帰分析を用いて，温度推定式を導出する．温度推定式を導出する際に得られる推定式に対する温度誤差は 0.52 $^{\circ}$ C であった．

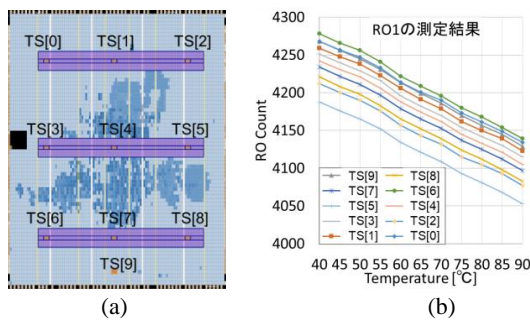


図 2 (a) 温度センサの配置位置，(b) RO の温度特性

4.3 提案手法を用いた補正処理の有効性検証

提案手法の RO における発振時間の自己補正処理の有効性検証を行った．初回測定時とする温度 60 $^{\circ}$ C において，各 RO カウント値が Typical 値 (前処理で測定して仮定した RO カウント値) に達するまでの時間計測を行い，測定した発振時間がその後の測定において RO の発振時間とする補正処理を回路内部で行った．初回測定時の補正処理実行後，温度制御装置を用いてチップに影響する温度を変化させ，チップ上に搭載した各センサの RO カウント値から温度計算処理を回路内で実施した．

温度測定結果を図 3(a)に，温度誤差の評価結果を図 3(b) に示す．本実験では 60 $^{\circ}$ C で補正処理を実行したため，温度制御装置の設定温度 60 $^{\circ}$ C において 10 組全ての温度センサは同じ測定温度 60.15 $^{\circ}$ C となった．この温度誤差 0.15 $^{\circ}$ C は，推定式の切片である式(1)内の $d_{\Delta T}$ である．温度範囲 60 $^{\circ}$ C ~ 90 $^{\circ}$ C において，設定温度を変化させた際の温度誤差は土約 1.50 $^{\circ}$ C であり，センサに生じる製造バラツキの影響を低減できていることが確認できる．

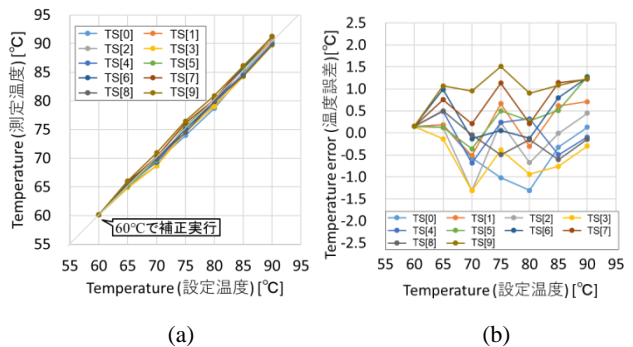


図 3 (a)温度測定結果，(b)温度誤差評価結果

5. まとめ

本論文では，FPGA における RO を利用したオンチップ デジタル温度センサにおいて，製造バラツキの影響度合いに合わせて初回測定時に RO の発振時間の調整することで，RO 測定値の自己補正可能な手法について提案した．また，FPGA を用いた評価実験により，提案手法の有効性を確認した．今後の課題として，製造バラツキが回路の温度依存性へ与える影響を低減する手法の考案などが挙げられる．

参考文献

- [1] S. Reda, R. J. Cochran, A. N. Nowroz, "Improved thermal tracking for processors using hard and soft sensor allocation techniques," *IEEE Trans. on Computers*, vol. 60, no. 6, pp. 814-851, 2011.
- [2] A. Bakker and J. H. Huijsing, "Micropower CMOS temperature sensor with digital output," *IEEE J. Solid-State Circuits*, vol. 31, no. 7, pp. 933-937, Jul. 1996.
- [3] M. A. P. Pertijs, et al., "A CMOS smart temperature sensor with a 3 σ inaccuracy of ± 0.1 C from -55 C to 125 C," *IEEE J. Solid-State Circuits*, vol.40, no.12, pp.2805-2815, Dec. 2005.
- [4] P. Chen, et al., "A time-to-digital-converter-based CMOS smart temperature sensor," *IEEE J. Solid-State Circuits*, vol.40, no.8, pp.1642-1648, Aug. 2005
- [5] Y. Miyake, et al., "Temperature and Voltage Measurement for Field Test Using an Aging-Tolerant Monitor," *IEEE Trans. on Very Large Scale Integr. (VLSI) Syst.*, vol. 24, no. 11, pp. 3282-3295, Nov. 2016.
- [6] 三宅庸資，佐藤康夫，梶原誠司，"FPGA のリングオシレータを利用した温度モニタ，" *電子情報通信学会技術研究報告*, vol. 114, no. 384, DC2014-68, pp. 7-12, 2014-12.