

3次元計測システムのためのデジタルホログラフィ専用計算機の開発 Special Purpose Computer for 3D sensing system using digital holography

難波 慎太郎* 増田 信之* 角江 崇† 下馬場 朋禄† 伊藤 智義†
Shintaro Namba Nobuyuki Masuda Takashi Kakue Tomoyoshi Shimobaba Tomoyoshi Ito

1. まえがき

近年、流れをホログラムとして記録し、計算機により再生された画像から位置計測を行う DHPTV (Digital Holographic Particle Tracking Velocimetry) に代表されるような3次元計測技術の研究が盛んに行われている [1]-[2]。しかし、高速な現象をホログラフィ技術で記録する際、秒間数百万から数億という莫大な数のホログラムを記録するため、その再生像計算には莫大な時間が必要となり、計算時間を削減する計算システムが求められている。

この問題を解決するために、本研究では書き換え可能な LSI である FPGA (Field Programmable Gate Array) 搭載評価ボードを用いて、計算処理を高速に行う専用計算機の開発を行っている。本計算システムは、汎用 PC からホログラムを PCIexpress を介して FPGA の RAM ヘデータを送信する。そして、FPGA 内の計算部により再生像の計算を行い、再び RAM ヘデータを格納し、PC へ計算結果を送信することにより高速に計算を行うことが可能となる。

本研究では、上記のシステムに加え、FFT (Fast Fourier Transform) の畳み込み積分を利用した高速に計算を行うアルゴリズムを用いて計算を行い、システム全体の計算時間について検証を行った。

2. 再生像の計算手法

ホログラムによる再生像の強度 $\phi(x_i, y_i, z_i)$ は次式のように表される。

$$\phi(x_i, y_i, z_i) = \frac{1}{i\lambda} \int_{-N/2}^{N/2} \int_{-N/2}^{N/2} I_\alpha \frac{\exp(ikr_{\alpha i})}{r_{\alpha i}} dx_\alpha dy_\alpha \quad (1)$$

$$r_{\alpha i} = \sqrt{(x_\alpha - x_i)^2 + (y_\alpha - y_i)^2 + z_i^2} \quad (2)$$

ここで、フレネル近似を用いると再生計算式は、

$$\begin{aligned} \phi(x_i, y_i, z_i) &= \frac{\exp(ikz_i)}{i\lambda z_i} \int_{-N/2}^{N/2} \int_{-N/2}^{N/2} I_\alpha \\ &\times \exp\left[\frac{ik}{2z_i} \{(x_\alpha - x_i)^2 + (y_\alpha - y_i)^2\}\right] dx_\alpha dy_\alpha \quad (3) \end{aligned}$$

と表される。ここで、

$$\begin{aligned} g(x_i - x_\alpha, y_i - y_\alpha) &= \frac{\exp(ikz_i)}{i\lambda z_i} \exp\left[\frac{ik}{2z_i} \{(x_\alpha - x_i)^2 + (y_\alpha - y_i)^2\}\right] \quad (4) \end{aligned}$$

とおくと、式 (4) は、

$$\begin{aligned} \phi(n, m) &= \int_{-N/2}^{N/2} \int_{-N/2}^{N/2} I(x_\alpha, y_\alpha) g(x_i - x_\alpha, y_i - y_\alpha) dx_\alpha dy_\alpha \quad (5) \end{aligned}$$

の畳み込み積分の形となる。この畳み込み積分に2次元フーリエ変換を適用すると、

$$\Phi(n, m) = \hat{I}(n, m) G(n, m) \quad (6)$$

を得る。ただし、 $g(x_i - x_\alpha, y_i - y_\alpha)$ のフーリエ変換である $G(n, m)$ は、

$$\begin{aligned} G(n, m) &= \exp\left[i\pi z_i \left\{ \frac{2}{\lambda} - \lambda \left(\frac{n}{N\Delta x_\alpha} + \frac{N\Delta x_\alpha}{2z_i\lambda} \right)^2 \right. \right. \\ &\quad \left. \left. - \lambda \left(\frac{m}{N\Delta y_\alpha} + \frac{N\Delta y_\alpha}{2z_i\lambda} \right)^2 \right\} \right] \quad (7) \end{aligned}$$

である。したがって、次の手順のように計算することで、計算量を減らすことができる。まず、 I_α から $\hat{I}(n, m)$ を求める。次に、式 (7) より $G(n, m)$ を計算する。そして、 $\Phi(n, m)$ を $\hat{I}(n, m)$ と $G(n, m)$ の積から計算し、逆フーリエ変換により $\phi(x_i, y_i, z_i)$ を求める。

3. FPGA を用いた専用計算機システム

高速度デジタルホログラフィでは、計算速度の向上が課題となっている。ホログラム計算において、計算負荷の大きい高速フーリエ変換は、バタフライ演算を繰り返す単純な計算のため、FPGA でのハードウェア化に適している。昨年度までに、1枚のホログラムから1枚の再生面を計算する回路の開発を行い、正常に動作することが確認された [3]。本研究では 128×128 画素サイズのホログラム撮影データを入力とし、4枚のホログラムを PCIexpress を介して1度の通信で送信することにより高速化を図った。ホログラムの撮影データのデータ幅は 8bit であり、4枚のホログラムをそれぞれの bit に割り当て、計 32bit 幅のデータをホスト PC から FPGA に送信した。撮影データは RAM へ格納され、8bit 分の撮影データからそれぞれの再生像の計算を行った。専用計算回路での計算は全て固定小数点演算とし、FFT 計算には、Xilinx 社の IP コアを使用している。

3.1 実験結果

3.1.1 実験環境

専用計算機には、Xilinx 社製の FPGA 評価ボード VC707 を使用した (搭載 FPGA Virtex7 XC7VX485T-

*東京理科大学基礎工学部
†千葉大学大学院工学研究科

2FFG1761). また, 計算機の動作検証を行った環境を表1に示す. ソフトウェア単体での計算に用いた計算機も表1と同じである. 表2には開発した専用計算機の回路規模などの概要を示す.

3.1.2 再生像計算時間

ソフトウェアにおけるFFTは, オープンソースのFFTライブラリであるFFTW3.3.3を利用した[4]. また, ソフトウェア単体, 専用計算機システムのいずれの計算においても 128×128 画素の4枚のホログラムに対し, ある断面での光の複素振幅(アドレス幅14bit:データ幅32bit)をそれぞれ計算し, ホストPCのメモリに転送するまでの時間を計測時間とした. 表3にソフトウェアと専用計算機システムでの計算時間を示す. また速度にばらつきがあるため, 1,000回行った計算の平均時間を結果に記載した.

表3より, 通信部を含めたシステム全体の処理時間はソフトウェア単体と比較したとき, 4分の1程度の速度となっている. しかしながら, 専用計算機の内部処理(通信部を除く)においては, およそ22倍の高速化に成功している. 次に, 専用計算機システムの時間割合を表4に示す. 表4を見ると, ホストPCと専用計算機との通信が約99%を占めている.

昨年度までの研究において, 1枚のホログラムから4枚の再生像を高速に計算することに成功している. このとき, 4枚の再生像計算を行う場合ソフトウェア単体の計算量は4倍まで大きくなる. 一方で, 専用計算機においては通信部を含めたシステム全体の計算時間を含めてもソフトウェア単体よりも高速に計算可能であることが報告されている[3]. 本研究では4枚のホログラムを専用計算機へ送信するときにも同等の速度で送信できるため, 計算部の改善により, 更なる高速化が望めると考えられる.

4. まとめと今後の課題

Xilinx社が提供するFPGA評価ボードを用いて, 高速度デジタルホログラフィのための専用計算機の開発を行った. 本研究において, 1度の通信で4枚のホログラムの撮影データを送信し, それぞれの再生像を計算することに成功した. 表2から, 計算リソースに余裕があることが分かる. 今後は, 計算システムに昨年度までの手法を実装し, 4枚のホログラムからそれぞれ4枚ずつ, 計16枚の再生像計算を行うことでより高速に計算できると考えられる.

表1: ソフトウェア開発環境

CPU	Intel Core i7-5820K 3.30 GHz
メモリ	16 GB (8GB × 2)
OS	Windows 7 Professional SP1 64bit
開発環境	Microsoft Visual Studio 2013

表2: 専用計算機システム概要

通信アーキテクチャ	PCI Express Gen2×8
最大通信速度	4 Gbyte/sec
FPGA 回路情報	
デバイス名	Xilinx 社 Virtex7
Register(使用率)	6,411 / 607,200 (1%)
LUT(使用率)	4.475 / 303,600 (1%)
Block RAM(使用率)	489 / 130,800 (1%)
最大動作周波数	299.244 MHz
動作周波数	250MHz

表3: 計算時間の比較

計測部分	計算時間 [msec]	高速化比
ソフトウェア単体	74.6	1
専用計算機 (全体処理)	291.2	0.256
専用計算機 (内部処理)	3.4	21.9

表4: 計算時間の割合

	計算時間 [msec]	割合 [%]
計算時間	3.4	1.2
書き込み時間	114.6	39.3
読み込み時間	173.2	59.5
合計時間	291.2	

謝辞

本研究はJSPS 科研費 25240015, 15K00175, の助成を受けたものです.

参考文献

- [1] T. Ito, N. Masuda, K. Yoshimura, A. Shiraki, T. Shimobaba, and T. Sugie, "Special-purpose computer horn-5 for a real-time electroholography," *Optics Express*, vol. 13, no. 6, pp. 1923-1932, 2005.
- [2] 阿部幸男, 増田信之, 伊藤智義, 濱田悠, 佐竹信一, 功刀資彰, 佐藤一穂, "C-001 DHPTV 専用計算機システムの並列化による高速化 (ハードウェア・アーキテクチャ, 一般論文)", FIT (電子情報通信学会・情報処理学会) 運営委員会, 情報科学技術フォーラム講演論文集, p193-p194, 2008.
- [3] 増田信之, 松田美由妃, 白倉圭亮, 難波慎太郎, 的場駿介, 角江崇, 下馬場 朋禄, 伊藤智義, "C-003 高速度デジタルホログラフィのための専用計算回路の並列化 (C 分野: ハードウェア・アーキテクチャ, 一般論文)", 情報科学技術フォーラム講演論文集 14.1, p235-p236, 2015.
- [4] "FFTW Home Page", <http://www.fftw.org/>