

GRAPE-DR ボードによる計算機合成ホログラムの高速化

Acceleration of Computer-Generated Hologram by GRAPE-DR

杉山 充[†] 熊木 達巳[†] 増田 信之[‡] 老川 稔[†]岡田 直久[†] 角江 崇[†] 下馬場 朋禄[†] 伊藤 智義[†]

Atsushi Sugiyama Tatsumi Kumaki Nobuyuki Masuda Minoru Oikawa

Naohisa Okada Takashi Kakue Tomoyoshi Shimobaba Tomoyoshi Ito

1. はじめに

ホログラフィは物体光の波面をそのまま記録・再生できる技術である。ステレオ立体視法のように両眼視差を利用する必要はなく、目に負担をかけることもないため、究極の 3 次元映像技術であるといわれる。ホログラフィでは、光の干渉縞を写真乾板等の媒体へ記録することでホログラムを作成し、これに光を照射して空間に立体映像を浮かび上がらせる。ホログラムは計算によって作成することもでき、計算機合成ホログラム (CGH; Computer Generated Hologram) と呼ばれる。CGH を利用して 3 次元動画像を実現する電子ホログラフィ技術が、3 次元テレビなどへの応用を視野に入れて研究されている。しかし、CGH の作成には膨大な計算量を要し、3 次元テレビの実用化は困難な状況にある [1] [2]。

本研究グループでは計算ハードウェアによる高速化を試みてきている。CGH の各表示画素はそれぞれ独立に計算できるため、並列計算に向いている。そこで、FPGA (Field Programmable Gate Array) ベースでホログラフィ専用計算システムを開発し、高並列実装を行った。2009 年には計算回路を 2 万並列で動作させることで、同時期の PC (Personal Computer) に比べて 5,000 倍の高速化を達成した [3]。

一方で、近年のプロセッサはマルチコア化が進んできており、専用の回路を組まなくても CGH

の並列計算を行うことが可能になってきている。例えば、GPU (Graphics Processing Unit) を用いることで、CPU (Central Processing Unit) 単体での計算に比べて数 100 倍の高速化にも成功している [4]。ただし、FPGA にしても GPU にしても、倍精度の計算は不得意であったため、上述の高速化は単精度についてのものである。FPGA については回路に実装できるデータ幅に制限がある。GPU については、もともと画像処理専用のプロセッサであり、高精度は必要なかったため、単精度の高速化が先行している。

最近の CGH 高速化の研究では、イメージホログラムを利用する方法 [5] や波面記録法 [6] など、倍精度が必要なアルゴリズムがいくつか提案されている。それに合わせて、本研究グループでは、倍精度のマルチコアプロセッサを用いた研究を始めた。2007 年には ClearSpeed Technology 社製 CSX600 プロセッサを搭載したアクセラレータボードを用いて CGH 計算の高速化を評価した [7]。しかし、早々にサポートが打ち切られたため、研究の継続が難しくなった。そのため、本研究では 512 個の倍精度計算コアを集積した GRAPE-DR プロセッサに注目した。

GRAPE-DR は主として天文学の分野で用いられている [8]。このチップを 4 個搭載したアクセラレータボード model2000 (K&F Computing Research 製) を用いて CGH 計算を行ったところ、Intel Core i7-950 と比較して、7 倍の高速化を実現した。

[†] 千葉大学大学院工学研究科[‡] 長岡技術科学大学電気系

2. 電子ホログラフィ

まず、計算機を用いない通常ホログラフィにおいて、物体の 3 次元情報をホログラムへ記録する原理を説明する。図 1 のようにレーザーからの光を 2 つに分ける。一方は物体に照射し、その反射を物体光と呼ぶ。もう一方は直接ホログラム面に照射する。これを参照光と呼ぶ。物体光と参照光を記録材料上で重ね合わせると、干渉縞が現れる。これを記録したものがホログラムである。

再生においては、図 2 に示すように、記録に用いたものと同じ参照光を作成したホログラムへ照射する。干渉縞が回折格子として働き、ホログラム上で参照光が物体光に変換されて、3 次元映像が浮かび上がって見える。

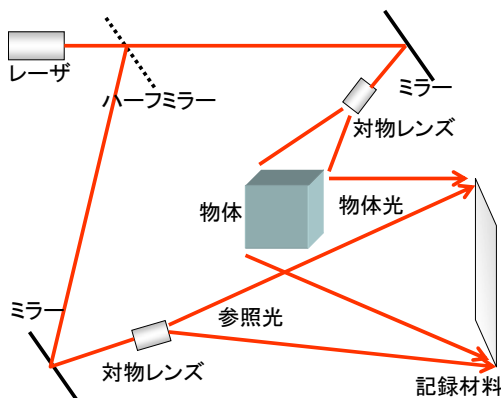


図 1. ホログラムの作成

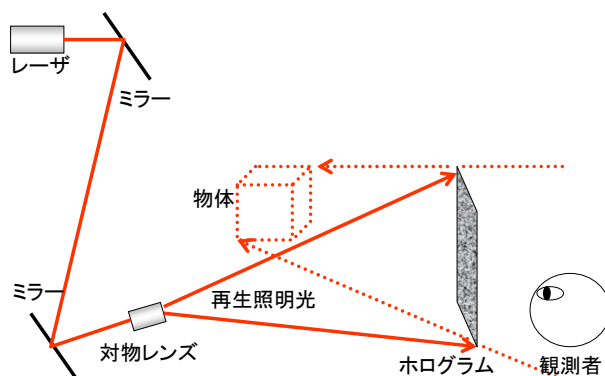


図 2. ホログラムからの再生

電子ホログラフィにおいては、ホログラム作成を計算機で行う (CGH)。この際、物体を多数の

点光源 (物体点と呼ぶ) とみなし、各点光源からの光と参照光をホログラム面上で足し合わせることで干渉縞を計算している。電子ホログラフィは、CGH を逐次更新することで、3 次元動画再生を可能にする。

3. CGH 計算

CGH の計算式は以下の式(1)、(2)で求めることができる。

$$I(x_a, y_a) = \sum_j^N \frac{A_j}{r_{aj}} \cos\left(\frac{2\pi}{\lambda} r_{aj}\right) \quad (1)$$

$$r_{aj} = \sqrt{(x_a - x_j)^2 + (y_a - y_j)^2 + z_j^2} \quad (2)$$

(x_a, y_a) はホログラム面上の座標、 $I(x_a, y_a)$ はホログラム面上での光の強度、 λ は参照光の波長、 (x_j, y_j, z_j) は物体を構成する物体点の座標、 A_j は物体点の光の強度、 N は物体点数である。式(1)は、CGH の計算量が (表示デバイスの画素数 × 物体点数) に比例することを示している。

ホログラフィの表示は光の回折を利用している。回折角 (見える領域) は、表示デバイスの画素間隔が小さければ小さいほど、大きい。その関係を図 3 に示す。十分な視域を得るためには、可視光の波長 (400–700 nm) に近い 1 μm 程度の画素間隔が必要になってくる。

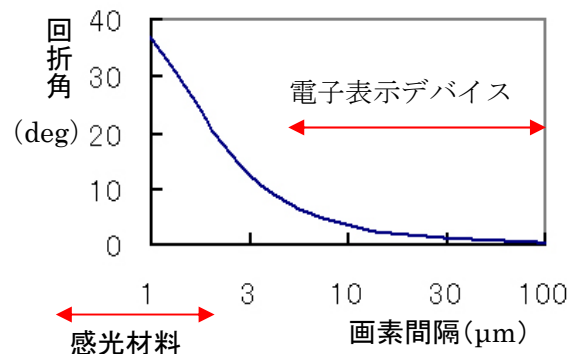


図 3. 画素間隔と回折角 (視域)

現時点では画素間隔 $1\ \mu\text{m}$ ほどの高精細なディスプレイは商用化されていないが、液晶ディスプレイ（LCD）の画素間隔が $5\ \mu\text{m}$ まで高精細化されてきている。近い将来、ホログラフィ再生の実用に耐えうるディスプレイが開発される可能性は十分にある。ただし、 $1\ \mu\text{m}$ の画素間隔で $1\text{ m} \times 1\text{ m}$ のディスプレイができたとすると、解像度は $100\text{ 万} \times 100\text{ 万} = 1\text{ 兆}$ 画素になる。これを毎秒 30 フレーム程度のビデオレートで駆動するためには、少なくとも現在のスーパーコンピュータの 100 万倍の計算パワーが必要となる。電子ホログラフィによる 3 次元テレビの実用化は、最終的には CGH の高速生成、つまりは計算システムの問題に帰結すると考えられ、計算高速化の研究は重要課題の一つである。

4. GRAPE-DR

本研究では、K&F Computing Research 社製 GRAPE-DR アクセラレータボード model2000 を用いた。ボード上に GRAPE-DR プロセッサが 4 個搭載されている。仕様を表 1 に示す。

表 1. GRAPE-DR アクセラレータボード
model 2000

プロセッサ	GRAPE-DR $\times 4$ (チップあたり 512PE)
インターフェース	16 レーン PCI Express
ピーク性能 (404MHz)	1,654 Gflops (単精度) 827 Gflops (倍精度)
オンボードメモリ	1,152 MB
消費電力	350 W

PE: Processer Element

GRAPE-DR チップには 512 個のベクトルプロセッサ (Processor Element; PE) が集積されている。各 PE は演算器、ローカルメモリ、レジスタファイルを持ち、外部から送られてくる命令

を SIMD (Single Instruction Multiple Data) 的に実行する。各 PE のベクトル長は 4 であり、一度に 4 回の演算を並列に行うことが可能である。これらの PE は 32 個ずつ、全 16 のブロードキャストブロックに分けられている。各ブロードキャストブロックはブロードキャストメモリを持ち、同一ブロック内の PE に対してデータを送ることができる。16 個のブロードキャストブロックの出力はツリー型の結果縮約ネットワークによって相互に接続されており、各ブロックの 128 個の計算結果 (PE 32 個 $\times$ ベクトル長 4) を加算 (あるいは論理演算) によってトーナメント形式で縮約し、チップ外部へと出力する [9]。GRAPE-DR の内部構造を図 4 に示す。

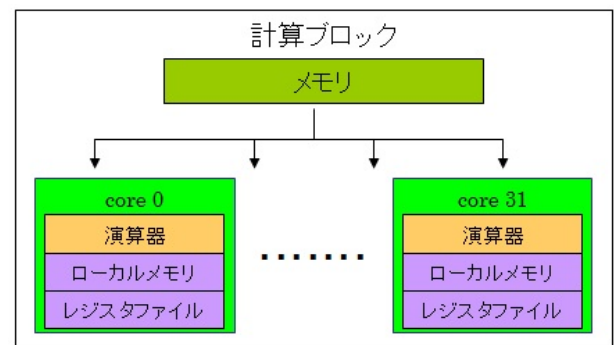


図 4. GRAPE-DR のアーキテクチャ

GRAPE-DR を用いたプログラム開発には、K&F Computing Research 社がアクセラレータボードとともに提供しているドメイン特化型コンパイラ Goose を利用した [9]。Goose は C 言語などの高級言語で記述されたプログラムの中で、GRAPE-DR ボード等の SIMD 型アクセラレータ上での実行に適した記述部分のみを処理するドメイン特化 (Domain Specific) 型の開発環境となっている。対象とする部分以外の記述は他のコンパイラ (GNU C コンパイラ等) へ渡してホストコンピュータ向けにコンパイルする。ここでいう「SIMD 型アクセラレータ上での実行に適した記述」とは、以下の条件を満たしている記述を意味している。

(1) 並列性が高い。

(2) プロセッサチップ外部との通信量が計算量に対して相対的に少ない。

これらの条件がそろえば、一般的に効率良く並列計算を行うことができる。CGH 計算の式(1), (2)は、ホログラム面上の各画素で独立に行うことができるので、上記の条件を満たしている。したがって、GRAPE-DR は CGH 計算に有効に機能するものと期待される。

ただし、GRAPE-DR が主として天文学計算に使われているため、それ以外の数値計算に有用なライブラリがない場合があり、ユーザーが対応する必要がある。本研究で使用した Goose version 1.2.0 では、CGH 計算に必要な三角関数のライブラリがなかったため、多項式展開してコサイン関数の計算を行った。

ユーザーが必要なライブラリを作成する際、GRAPE-DR の固定小数部が IEEE 標準フォーマット (52 ビット) よりも長い 60 ビットで構成されていることに注意が必要である。天文学計算からの要請であると推測されるが、GRAPE-DR の倍精度は 64 ビットよりも長い 72 ビットであることが、本研究の開発過程から判明している。

GRAPE-DR を用いたときの CGH 計算プログラムのフローチャートを図 5 に示す。赤線は CPU のみでのプログラム作成と実行の流れで、GRAPE-DR を使用した場合は青線の流れになる。

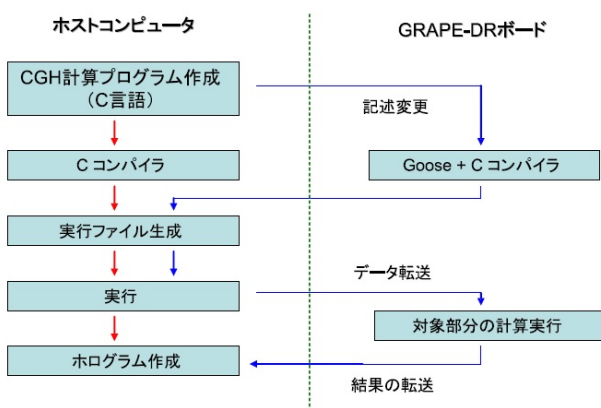


図 5. GRAPE-DR 利用時の CGH 計算

5. パフォーマンス

GRAPE-DR を CGH 計算に利用したときのパフォーマンスを示す。ホスト計算機を含めた GRAPE-DR システムの仕様は表 2 の通りである。

表 2. GRAPE-DR システム

CPU	Core i7-950 (3.06 GHz) 物理コア 4 スレッド (論理コア) 8
GRAPE-DR	model2000 2,048 コア (512×4 チップ)
メモリ	12 GB
OS	Fedora 11
コンパイラ	GNU C version 4.4.2 Goose version 1.2.0

性能評価の比較として、Intel Core i7-950 を CPU として搭載した PC での計算と、日立製 HPC (High Performance Computer) SR16000 の 1 ノードを使用した計算も合わせて行った。

Core i7-950 の倍精度性能は 48.96 Gflops であり、表 2 から GRAPE-DR に関するものを除いたシステムで実行した。ただし、コンパイラは、GCC よりも最適化がきいた Intel Fortran Compiler (version 12.0.4) を使用した。

SR16000 の倍精度性能は 1 ノードで 844.8 Gflops であり、GRAPE-DR アクセラレータ model2000 とほぼ同程度である。SR16000 の仕様は表 3 の通りである。

表 3. 日立 SR16000 (1 ノード)

プロセッサ	POWER7 (3.3 GHz) ×4 物理コア 32 (8×4 チップ) スレッド 64 (16×4 チップ)
メモリ	128 GB
OS	AIX 6.1
コンパイラ	日立最適化 Fortran90

計算結果を表4に示す。ホログラムのサイズを1,920×1,080（フルHDの解像度）として、3次元物体を構成する点数を変化させたときの1枚のCGHを生成する時間を計測した。

表4. CGH 計算時間（秒）

物体 点数	GRAPE- DR	SR16000	Core i7 -950
4	6.17	0.00	0.02
16	6.54	0.00	0.06
64	6.18	0.02	0.19
256	6.24	0.09	0.74
1,024	6.50	0.31	2.63
4,096	7.79	1.45	10.2
16,384	11.6	5.99	40.9
65,536	27.8	23.4	160
262,144	93.3	85.4	642
1,048,576	337	384	2,432

表4から、GRAPE-DRでは物体点数に関係なく6秒程度のオーバーヘッドがあることがわかる。オーバーヘッドが計算時間に比べて十分に小さい条件では、同程度の理論性能を持つSR16000とほぼ同じ実効性能を示した。また、Core i7-950と比較すると、計算時間を要する（物体点数が大きい）条件では、約7倍の実効性能を示した。

物体点数の条件を増やしたデータをグラフとして図示する。図6では物体点数が32,768点までを示した。GRAPE-DRは、物体点数がおよそ3,000点を超えるとCore i7-950よりも高速になるが、SR16000に比べると、オーバーヘッド分、遅くなっていることが見て取れる。図7では物体点数の上限を200万点まで拡張した結果を示した。物体点数が多くなり、計算時間が大きくなると、GRAPE-DRとSR16000は、ほぼ同じ性能を示していることがわかる。

また、グラフがどれもきれいな直線になっている

る。これはCGHの計算時間がデータ量に比例している結果であり、CGH計算は並列計算システムに適していることを示している。

計算時間[s]

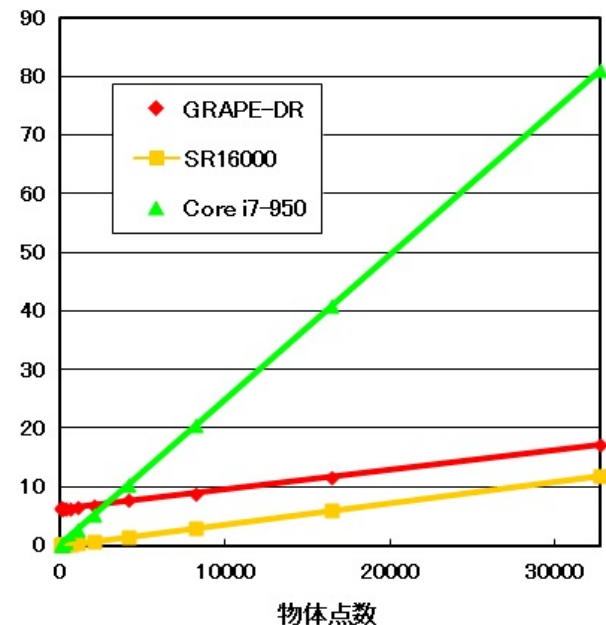


図6. 各計算システムのCGH計算時間
(物体点数 32,768 点まで)

計算時間[s]

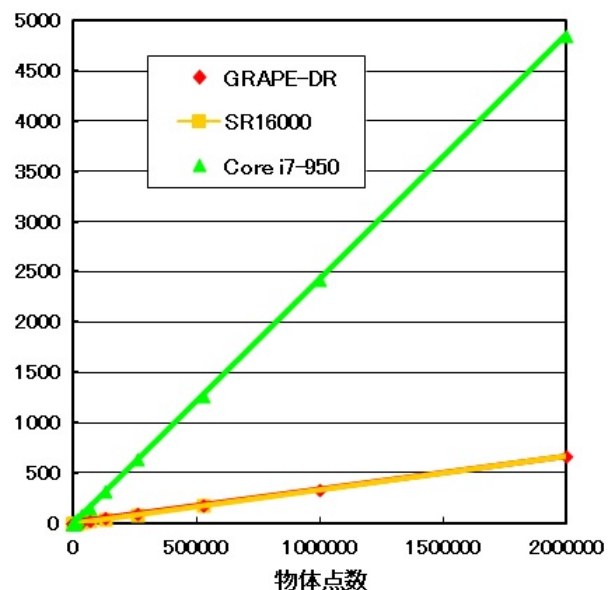


図7. 各計算システムのCGH計算時間
(物体点数 2,000,000 点まで)

6. 考察

GRAPE-DR ボードの理論性能 827 Gflops と Core i7 の理論性能 48.96 Gflops を単純に比較すると 17 倍になる。実測は、物体点数 100 万の条件で 7.2 倍にとどまっている。これは、並列度が大きくなると実効性能が落ちるという一般的な傾向のほかに、開発環境の違いが考えられる。Core i7 で用いたコンパイラが Intel Fortran であり、プロセッサの性能が引き出しやすかったのに対して、GRAPE-DR では天文用途に限定されたライブラリ群が主体の Goose を使用した。CGH 計算においては、直接いくつかの関数命令を作成したので、GRAPE-DR の性能を十分に引き出すことが難しかった。このような状況で速度比として 50% 近い性能が出たことは、CGH 計算において GRAPE-DR が有用であることを示唆している。開発環境 Goose を CGH 計算にチューニングすることで、さらに高速化する余地は十分にある。

一方、SR16000 との比較では同程度の性能となった。一般に HPC を独占して使うことは難しく、本研究においても、ジョブを投入してから結果が届くまでに正味の計算時間以上の待ち時間を要した。電子ホログラフィの研究においては、結果よりもアルゴリズムの開発研究が主となるので、独占して使用できる GRAPE-DR アクセラレータボードの方にアドバンテージがある。

最近では GPU の倍精度演算の性能も向上し、Intel Xeon Phi も注目されている[10]。本研究の知見は、今後も活かされるものと期待される。

7. まとめ

主として天文学の数値計算に用いられている倍精度マルチコアプロセッサ GRAPE-DR にホログラフィ計算を実装することに成功した。Intel Core i7 の 7 倍、日立 SR16000 (1 ノード) と同程度の計算速度を出し、3 次元テレビをはじめとする電子ホログラフィの研究領域においても有用であることが示唆された。

参考文献

- [1] P. S. Hilaire, S. A. Benton, M. Lucente, M. L. Jepsen, J. Kollin, H. Yoshikawa, J. Underkoffler, "Electronic display system for computational holography," Proc. SPIE 1212-20, 174-182 (1990)
- [2] 本田捷夫 他, "高度立体動画像通信プロジェクト最終成果報告書", 通信・放送機構 (1997)
- [3] Y. Ichihashi, T. Ito, N. Masuda, H. Nakayama, T. Shimobaba, A. Shiraki, T. Sugie, "HORN-6 special-purpose clustered computing system for electro-holography," Optics Express 17, 13895-13903 (2009)
- [4] A. Shiraki, N. Takada, M. Niwa, Y. Ichihashi, T. Shimobaba, N. Masuda, T. Ito, "Simplified electro-holographic color reconstruction system using graphics processing unit and liquid crystal display projector," Optics Express 17, 16038-16045 (2009)
- [5] 山口健, 吉川浩, "インタラクティブホログラフィックテレビジョン—イメージ型による高速化とレインボウホログラムを用いたフルカラー化—", 映像情報メディア学会誌 60, 813-818 (2006)
- [6] T. Shimobaba, H. Nakayama, N. Masuda, T. Ito, "Rapid calculation of Fresnel computer-generated-hologram using look-up table and wavefront-recording plane methods for three-dimensional display", Optics Express 18, 19504-19509 (2010)
- [7] N. Tanabe, Y. Ichihashi, H. Nakayama, N. Masuda and T. Ito, "Speed-up of hologram generation using ClearSpeed Accelerator board", Computer Physics Communications 180, 1870-1873 (2009)
- [8] J. Makino, K. Hiraki, M. Inaba, "GRAPE-DR: 2-Pflops massively-parallel computer with 512-core, 512-Gflops processor chips for scientific computing," Proc. ACM/IEEE conference on Supercomputing, [doi: 10.1145/1362622.1362647] (2007)
- [9] K&F Computing Research, "Goose ソフトウェアパッケージユーザガイド for Goose version 1.1.0" (2009)
- [10] 伊藤智義編, "GPU プログラミング入門 CUDA5 による実装", 講談社 (2013)