

## 低ビットレート HEVC 符号化のためのエントロピー制約付き並列量子化

## Entropy-Constrained Parallel Quantization for Low-Bitrate HEVC Encoder

徳満 健太† 小林 栄太† 蝶野 慶一†  
Kenta Tokumitsu Eita Kobayashi Keiichi Chono

## 1. はじめに

次世代映像圧縮符号化方式である HEVC [1]は, AVC の約 2 倍の高圧縮を達成し, 4K/8K 放送などへの適用が期待されている. HEVC の実用化には, イントラ予測モードや動きベクトルの推定に加えて, レート歪み最適量子化 (RDOQ) やブロック分割決定などの低演算量が重要である. 著者らは, 演算量が膨大な RDOQ に着目し, その低ビットレート化性能を維持しつつ, 低演算量を実現するエントロピー制約付き量子化 (ECQ) を提案した [2].

しかしながら, ECQ は, 有意係数レベルの位置情報ビット数を用いて係数レベルを決定するため, 並列処理に適さない. 本稿は, 位置情報ビット数の導出処理を改良し, 並列処理可能な ECQ を提案する. 以下では, 従来と提案手法の ECQ を説明し, 提案手法が従来手法や RDOQ と同様に低ビットレート化を達成することを示す.

## 2. 従来手法とその課題

## 2.1 エントロピー制約付き量子化

エントロピー制約付き量子化 (ECQ) は, 高コストな係数レベルを検出・除去し, 符号化効率を改善する技術である. 高コストな係数レベルとは, ビット数が多い割に量子化誤差を削減しない, HEVC の低ビットレート化を妨害する係数レベルである. ECQ は, 有意な係数レベル毎にその伝送に必要なビット数  $\Delta R$  と量子化誤差削減量  $\Delta D$  を比較し, バランスの悪い係数レベルを高コスト係数レベルとして検出して 0 に切り捨てる. これによって, レート歪み最適量子化 (RDOQ) と同様に低ビットレート化を達成できる.

著者らは, 文献 [2]において, 処理対象ブロック (TU) 内の有意係数レベル位置情報のビット数 (位置情報ビット数) が大きく変動することにより, 最初に伝送する小さな値の係数レベルが高コスト係数レベルになることを明らかにした. さらに,  $\Delta R$  と  $\Delta D$  を比較する係数レベルを絶対値で 2 以下の有意係数レベルに限定することを特徴とする, 低演算量な ECQ を提案した.

## 2.2 課題

上記の低演算量 ECQ であっても, RDOQ および ECQ と同様に並列処理化の課題がある. RDOQ および ECQ は, 位置情報ビット数を用いて処理対象の係数レベルを確定するため, 伝送順で連続する複数の係数レベルを同時に処理できないためである. 同時処理中は互いの係数レベルが未知であり, 各係数レベルの位置情報ビット数を計算できない.

例えば, 図 1 の上段に示すように, 伝送順で連続する 4 つの係数レベル  $L_8, L_9, L_{10}, L_{11}$  を ECQ によって決定しようとしても, その前の 8 個の係数レベル  $L_k$  ( $0 \leq k \leq 7$ ) が全て 0 である場合,  $L_8, L_9, L_{10}, L_{11}$  のいずれが有意な係数レベルとなるか分からないため, 同 4 つの係数レベルを ECQ で同時に処理できない.

## 3. 提案手法

## 3.1 概要

伝送順で連続する複数の係数レベルを並列処理できるように位置情報ビット数を近似計算で導出する, 並列エントロピー制約付き量子化 (PECQ) を提案する.

提案手法は, インター-TU の係数レベルの値が 0 に偏る傾向に着目する. 具体的には, 処理対象直前の  $N-1$  個の係数レベルの値を 0 と仮定して, 位置情報ビット数を近似計算する. これより, 図 1 下段のように, 直前の  $N-1$  個の係数レベルを用いることなく,  $\Delta R$  を近似計算し, 提案手法は連続する  $N$  個の係数レベルを同時処理できる.

## 3.2 動作

PECQ は, まず, インター-TU の直交変換係数  $C$  に対して, 通常の量子化と同様に, 仮の係数レベル  $L'$  を決定する. 次に,  $|L'| \leq 2$  を満たす, 有意な係数の  $L'$  の伝送に必要なビット数  $\Delta R'$  を近似計算する. 具体的には,  $N$  個の係数レベルの同時処理において, 係数レベルが未確定となる処理対象直前の  $N-1$  個の係数レベルの値を 0 とし, 最初に伝送する有意係数レベルの水平/垂直座標位置を示す `last_significant_x/last_significant_y` のビット数と後続する有意係数レベルの位置を示す `significant_coeff_flag` のビット数との和を  $\Delta R'$  の位置情報ビット数として計算する.  $L'$  の伝送による量子化誤差削減量  $\Delta D$  については従来の ECQ と同様に計算する.  $\Delta D$  が,  $\Delta R'$  に対して期待される量子化誤差削減量以下となる場合 ( $\Delta D \leq \lambda \cdot \Delta R'$ ),  $L'$  を高コスト係数レベルとして検出して 0 に切り捨てる.

例えば, 図 1 の下段に示すように, 伝送順で連続する 4 つの係数レベル  $L_8, L_9, L_{10}, L_{11}$  を同時決定する際に, その前の 8 個の係数レベルの情報を用いて, 各係数レベルの位置情報ビット数を近似計算する.  $L_8, L_9, L_{10}, L_{11}$  のいずれが有意な係数レベルとなるか未確定であっても, 同 4 つの係数レベルを同時に処理できる.

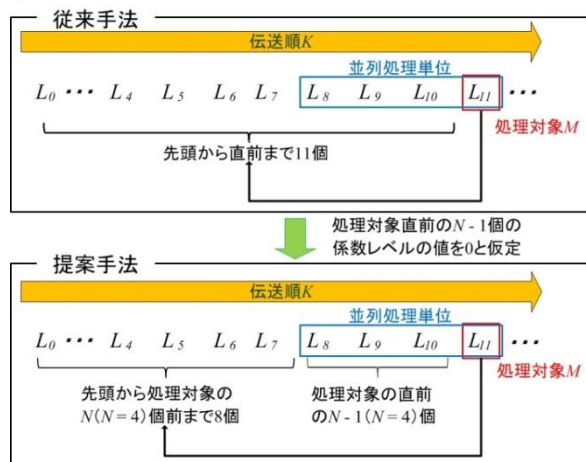


図 1 提案手法概念図

† 日本電気株式会社, NEC Corporation

### 3.3 考察

提案手法は、 $\Delta R$  を誤って多く見積もり、高コスト係数レベルではない係数レベルを検出・除去することが懸念される。近似計算した  $\Delta R'$  が  $\Delta R$  よりも多くなる確率  $P_e$  は、式 (1) で示すように、TU の先頭から処理対象  $M$  の  $N$  ( $N \geq 2$ ) 個前までに量子化が全て 0 を出力した確率と、少なくとも処理対象の直前の  $N-1$  個の係数レベルのいずれか一つが有意係数レベルとなる確率の積である。

$$P_e = \prod_0^{M-N} P(L_k = 0) \cdot \left(1 - \prod_{M-N+1}^{M-1} P(L_k = 0)\right) \quad (1)$$

TU の係数レベルの値が 0 に偏ることを仮定すると、伝送順で末尾になるほど、 $P_e$  は 0 に収束する。図 2 は、4x4 インターTU における伝送順で  $k$  番目の係数レベル  $L_k$  が 0 となる確率 ( $P(L_k = 0)$ ) であり、仮定はリーズナブルであると考えられる。提案手法が、 $\Delta R$  を誤って多く見積もり、高コスト係数レベルではない係数レベルを検出・除去する確率は低いと考えられる。次節のシミュレーションによって、提案手法による符号化効率への影響を確認する。

## 4 シミュレーション

### 4.1 シミュレーション条件

リファレンスソフトウェア HM-9.1 [3] を用いて、以下に示す各手法の符号化性能を比較する。

- Anchor: インターTU 毎に全係数レベルを 0 とした場合のレート歪みコスト計算 (以下、NullCostCheck) および RDOQ を無効化
  - 全探索: NullCostCheck および RDOQ を有効化
  - ECQ: Anchor の設定で、従来の ECQ [2] を利用
  - PECQ-2: Anchor の設定で、本稿の 2 並列の ECQ を利用
  - PECQ-4: Anchor の設定で、本稿の 4 並列の ECQ を利用
- Anchor に対するそれぞれの手法の同 PSNR におけるビットレート削減率 (BD-rates [4]) および同 QP におけるビットレート削減率を評価する。

符号化条件は HEVC 共通テスト条件 [5] のランダムアクセス GOP 構造を用いた。テストシーケンスは解像度 1920x1080 を 5 種、WVGA を 4 種、WQVGA を 4 種の計 13 種を用いた。

### 4.2 シミュレーション結果

表 1 に各手法の BD-rates を示す。表 1 より、ECQ は 2.39 [%]、PECQ-2 は 2.34 [%]、PECQ-4 は 2.27 [%] と、同 PSNR においてビットレートを同等に削減していることが確認できる。

表 2 に各手法の同 QP におけるビットレート削減率を示す。表 2 より、ECQ は 12.13 [%]、PECQ-2 は 12.14 [%]、PECQ-4 は 12.17 [%] と、同 QP においてビットレートを同等に削減していることが確認できる。

上記の傾向から、提案手法の PECQ-2 および PECQ-4 が、従来の ECQ と同等に、高コスト係数レベルを検出・除去できていることが分かる。また、提案手法は、全探索に対して BD-rates において約 7~8 [%] 程度劣る。この差の大きな理由の 1 つとして、提案手法では ECQ をインターTU のみに適用するのに対し、全探索では RDOQ をイントラ TU およびインターTU の両方に適用することがあげられる。しかしながら、同 QP においては、全探索と同様に 10 数%以上のビットレート削減率を達成できている。つまり、レート制御を用いる場合において、提案手法が全探索と同程度に

QP を下げて画質を高められると考えられる。

## 5 おわりに

本稿では、並列処理可能なエントロピー制約付き量子化を提案した。シミュレーションによって、提案手法が、同 PSNR および同 QP いずれにおいて、従来の ECQ と同等にビットレートを削減することを確認した。

### 参考文献

- [1] JCT-VC, "High Efficiency Video Coding (HEVC) text specification draft 10 (for FDIS & Consent)", JCTVC-L1003, 12th Meeting, Geneva, CH, January 2013.
- [2] 徳満健太, 他, "低ビットレート HEVC 符号化のためのエントロピー制約量子化" (D-11-46), 電子情報通信学会総合大会 情報・システム講演論文集 2, 2013 年 3 月.
- [3] HEVC Test Model Version 9.1, <https://hevc.kw.bbc.co.uk/svn/jctvc-tmuc/tags/HM-9.1/>
- [4] G. Bjontegaard, "Calculation of Average PSNR Differences between RD curves," ITU-T SG16/Q6, 13th VCEG meeting, Austin, Texas, USA, April 2001, Doc. VCEG-M33.
- [5] F. Bossen, "Common test conditions and software reference configurations," JCTVC-L1100, 12th Meeting, Geneva, CH, January, 2013.

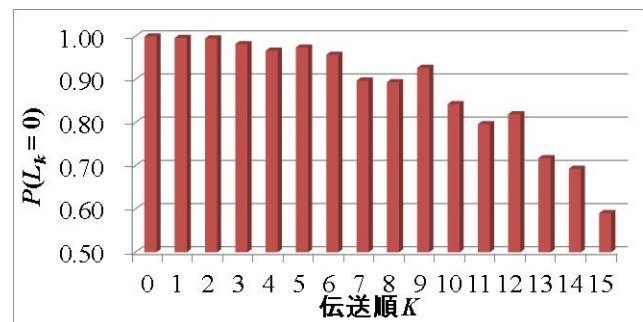


図 2 4x4TU における  $P(L_k = 0)$  分布図

表 1 同 PSNR におけるビットレート削減率

解像度	比較手法			
	全探索	ECQ	PECQ-2	PECQ-4
Class B (1080p)	9.68%	1.63%	1.58%	1.51%
Class C (WVGA)	9.84%	2.70%	2.67%	2.59%
Class D (WQVGA)	10.21%	2.85%	2.77%	2.71%
average	9.91%	2.39%	2.34%	2.27%

表 2 同 QP におけるビットレート削減率

解像度	比較手法			
	全探索	ECQ	PECQ-2	PECQ-4
Class B (1080p)	15.26%	13.01%	13.02%	13.04%
Class C (WVGA)	15.12%	11.34%	11.38%	11.39%
Class D (WQVGA)	13.83%	12.02%	12.02%	12.06%
average	14.74%	12.13%	12.14%	12.17%