

米倉周作*, 佐藤 寿倫**, 橋本 浩二**

(*福岡大学大学院工学研究科, **福岡大学工学部)

1. はじめに

近年のプロセッサは、主にマルチコア化によって性能向上を図ってきた。プロセスの微細化により、1つのダイ上に搭載可能なコア数は増加し、現代のプロセッサでは8~20コアを搭載するものも多い。しかし、コア数の増加による性能向上には限界がある。アムダールの法則が示すように、実行プログラムに並列化できない部分が存在する限り、コア数を増やしても理想的な性能向上は得られない。また、増加したコアを有効活用するためにはソフトウェア側での並列化対応が必要であるが、並列プログラミングはプログラマに大きな負担を課すため、十分に進展していない現状である。さらに、プロセスの微細化やコア数の増加は、消費電力や発熱の増大という深刻な課題も引き起こす。これらの背景から、シングルコア性能の向上が再び注目されている。

そこで本稿では、シングルコア性能の向上に目し、その向上手法の一つである値予測について調査した。特に2010年以降の近年の値予測の動向を調べた。

2. 値予測

マルチコア時代以前、シングルコア性能を向上させるために、主に2つの方針が採用されていた。1つはクロック周波数の向上であり、もう1つは命令レベル並列性 (Instruction-Level Parallelism, ILP) の向上である。ILPの向上を目的として、当時は多数の手法が提案・実装された。代表例としてアウトオブオーダー実行、レジスタリネーミング、分岐予測が挙げられる。この時期に値予測も提案されている。

値予測は、命令間における真のデータ依存を克服することを目的とした手法である。真のデータ依存とは、先行命令の書き込み結果を後続命令が読み込む命令間の依存関係である。命令間には、逆依存、出力依存、真のデータ依存の3種類の依存関係が存在し、これらはスーパースカラプロセッサにおける命令の並列実行を制限する要因となる。このうち、逆依存と出力依存はレジスタリネーミングによって解消可能であるが、真のデータ依存はプログラム本来の意味に基づくため、根本的な回避は困難であった。値予測は、先行命令の結果値を予測し、それを後続命令に供給することで、真のデータ依存による実行待ちを回避し、命令の並列実行を可能にする手法である。

次は初期の研究で提案された代表的な予測器を示す。Last Value 予測器 (LVP)[1]: 計算ベースの手法であり、同一命令の直前の実行結果を次回の予測値とする方式である。最初はロード命令のみを対象としていたが、その後、全命令に拡張された。LVPでは、命令のPCをインデックスとしてテーブルを参照し、対応する過去の値を返す。命令が同一の値を繰り返し生成する場合に有効である。

Stride 予測器: 同じく計算ベースの手法であり、直前の実行結果に「ストライド」(直前と前々回の結果の差分)を加算して予測する。ループ処理など、結果が一定間隔で変化するパターンに有効である。なお、Last Value予測器はストライドが0である特殊ケースとみなせる。また、差分が連続で同じ場合のみ予測をするという冗長性を持

たせて予測精度を高める 2-delta stride予測器[2] も提案されている。

以上に加えて、1990年代までFCM (Finite Context Method) や複数の予測器を組み合わせたハイブリッド型予測器など、さまざまな値予測手法が提案された。しかしながら、現代のプロセッサにおいて値予測は未だ実装されていない。これは、分岐予測が分岐の有無という2値の選択を対象とするのに対し、値予測は64ビットなどの広大な値空間を対象とする必要があり、より困難な問題であるためである。確かに、前述の手法を用いることで高精度かつ広いカバレッジの予測を実現することは可能であった。しかし、値予測が正確であったとしても、それが必ずしも実行性能の向上に直結するとは限らない。最終的に、高精度かつ高カバレッジな値予測器であっても、その導入コストに見合う性能向上が得られなかったことから、実際のプロセッサにおける採用には至っていない。

このように、値予測には課題が存在するが、近年においてもその研究は継続されている。近年の研究動向としては、すべての命令を対象とするのではなく、特定の命令に限定することで、予測器の面積を抑えつつ、プロセッサへの影響を最小限に抑える軽量の値予測手法の提案が注目されている。

たとえば、VTAGE[3]は、予測ミス時の回復に関する実装課題に対処するとともに、連続する命令に対する予測手法をとることで、従来の予測器と比較して高い性能を実現した。また、DLVP[4]では、値予測による性能向上の主な要因がロード命令に起因することに目し、予測対象をロード命令のみに限定することで、ハードウェアコストの削減を達成している。さらに、FVP[5]やTVP[6]では、予測対象となる命令をさらに厳選することで、値予測のさらなる軽量化を図っている。

3. まとめ

本稿では、値予測技術の歴史的背景と課題、そして近年の研究動向について概観した。今後はハードウェア資源が制約される環境に適した、軽量かつ効果的な値予測手法の設計を目指す。また、値予測は分岐予測との親和性が高いため、最新の分岐予測手法の適用可能性を検討することで、さらなる性能向上を追求する。

謝辞

本研究は、福岡大学の研究助成 (課題番号: GR2410) によるものである。

参考文献

- [1]doi: 10.1109/MICRO.1996.566464
- [2]doi: 10.1109/MICRO.1997.645819
- [3]doi: 10.1109/HPCA.2014.6835952
- [4]doi: 10.1145/3123939.3123951
- [5]doi: 10.1109/ISCA45697.2020.00018
- [6]doi: 10.1145/3466752.3480050