

A-04 超汎用SoCのための周辺機器専用アーキテクチャの姿勢角算出への適用

篠崎日比樹, 山脇彰

(九州工業大学大学院工学府電気電子工学専攻)

1. はじめに

すべての周辺機器に対して仮想的な専用ハードウェアインタフェース (Hardware Interface; HW IF) を備え、ソフトウェア (Software; SW) の実行内容に応じて HW IF を動的再構成[1]する超汎用 System on a Chip (SoC) は、多様なデバイスに単一のハードウェアで対応可能な高度な汎用性を実現し得る。

我々は以前、超汎用 SoC の実現に向け、膨大な数の周辺機器それぞれに対して専用 HW IF を開発するために、高位合成を用いて設計開発が容易であり、かつ個別の周辺機器仕様に依存しない汎用的な HW IF アーキテクチャ[2]を提案した。現在はその汎用性を評価すべく、複数の周辺機器に対して本枠組みの適用を進めており、今回は加速度・ジャイロセンサを搭載した ICM-20948 を対象として、オフセット除去処理を行う専用 HW IF を開発した。

本論文では、同一の周辺機器に対してフィルタ処理および姿勢角算出処理を行う HW IF を新たに開発し、実機検証を通じてその性能を評価する。

2. 姿勢角算出ハードウェアアーキテクチャ

提案アーキテクチャは、周辺機器と通信する通信部、通信手続きを管理する制御部、得られたデータの補正や変換を行う高位合成部からなる。

クロック信号に同期して、データを送受信する通信部と、その制御部はではレジスタ転送レベル (Register Transfer Level; RTL) での記述を使用する。また周辺機器からのデータ補正や画像処理などの信号処理には、SW 記述を自動で RTL 記述に変換する高位合成を用いる。

2つの手法を組み合わせる目的は、開発難易度の低減にある。一般に、同一の機能を実現する場合において、SW 記述に比べて RTL レベルでの記述は抽象度が低く、処理の並列性やタイミング制約といった詳細な設計が求められる。そのため、RTL 記述は設計者に対する負担が大きく、実装の難易度は相対的に高いとされる。

そこで提案アーキテクチャでは、処理の再利用性と設計効率の両立を図るため、処理内容の抽象度に応じて実装手法を適切に分離した。具体的には、他の HW IF でも共通的に利用可能であり、かつ広く標準化されている通信規格に依存する処理については、再利用性・性能の観点から RTL で記述する。一方、接続される周辺機器の仕様に依存するような固有の処理については、高位合成を用いて柔軟に自動生成することで、設計の効率化および拡張性の向上を図っている。

図1に、提案アーキテクチャを ICM-20948 に適用して開発した HW IF の構成を示す。構成は、I2C 通信部、初期設定部、データ取得部 (制御部)、オフセット除去・フィルタ処理・姿勢角算出 (高位合成部) からなる。フィルタ

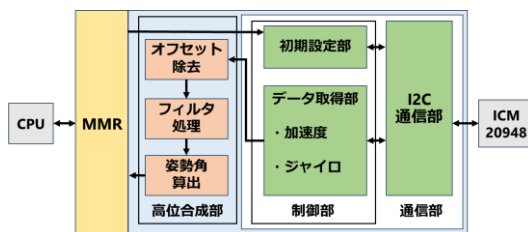


図1 ICM20948 専用 HW IF の概要

処理部には平均値フィルタ (AVE) および中央値フィルタ (MEDI) を実装し、姿勢角算出部ではオイラー角を求める専用 HW を開発した。なお、三角関数や平方根演算は高位合成が対応しないため、CORDIC法や近似展開を用いて実装した。

3. 実験・考察

図1に示す専用 HW IF を Xilinx 社製 FPGA (Zynq-7000) に実装した。FPGA の動作周波数は 100 MHz、CPU は 650 MHz である。各フィルタ処理については、ソフトウェア実行 (SW0) と比較を行い、さらに姿勢角算出については近似式を用いたソフトウェア実行 (SW1) とも比較した。図2、図3に結果を示す。

フィルタ処理に関しては、いずれの手法においても性能向上が確認され、特に中央値フィルタにおいては、バブルソートの並列処理化により顕著な改善が見られた。一方、姿勢角算出では SW0 が最も高速であった。これは、当該処理が三角関数や平方根演算を含む逐次的なものであり、十分な並列化が困難であったためである。それでも、動作周波数に 6.5 倍の差があることを考慮した電力効率見積もりでは、3.9 倍の性能向上が確認された。

また、RTL 部が 3557 行の VHDL プログラム、高位合成部が 650 行の C プログラムになった。その C プログラムを高位合成に入力して自動変換した結果、22797 行の VHDL プログラムが出力された。この結果から、高位合成により、開発負担の大幅な軽減が可能であることが示唆される。

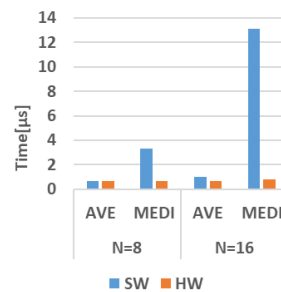


図2 フィルタ処理時間

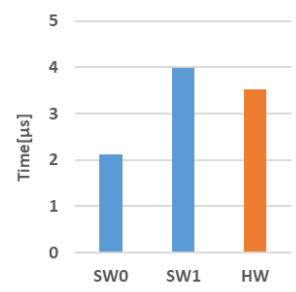


図3 姿勢角算出時間

4. おわりに

超汎用 SoC のための周辺機器専用アーキテクチャを ICM20948 に適用し、その評価を行った。結果としてフィルタ処理、姿勢角算出いずれの場合も電力効率見積もりの観点から高性能化を確認できた。

今後も様々な周辺機器に対して提案アーキテクチャを適用し、その汎用性を評価していく。

参考文献

- [1] L. Gong, C. Wang, X. Li, and X. Zhou: "Improving HW/SW Adaptability for Accelerating CNNs on FPGAs Through A Dynamic/Static Co-Reconfiguration Approach", IEEE Transactions on Parallel and Distributed Systems, Vol. 32, No. 7, pp. 1854-1865, 2020.
- [2] Hibiki Shinozaki and Akira Yamawaki.: "Development of Self-Calibration Hardware Interface for a Peripheral on Super General Purpose SoC", ICIAE2025, Kitakyushu, Japan, March.2025