

最近の VLSI 技術の目覚ましい発展によって、西暦 2025 年には DRAM ハーフピッチが 8 nm に迫り、数十兆個のトランジスタが 1 チップに搭載されるといわれています。これに伴い、VLSI チップの設計はますます複雑化、大規模化し、VLSI 設計における諸問題に総合的に取り組むことが不可欠となっています。また、今後のシステム LSI を設計する上で、デジタル・アナログ混載技術など様々な技術の融合が不可欠です。VLSI 応用としての並列・分散アルゴリズムをはじめ、VLSI 設計のための方法論、機能設計からレイアウト設計に至る各種 CAD 手法、さらに、それらを支える基本アルゴリズム及びデータ構造を対象分野とする質の高い論文を出版し、今後の VLSI 関連分野の研究の更なる発展を図るべく、本小特集 (2020 年 12 月号) を企画致しました。本小特集では、このテーマに関する英文論文を一般に広く募集します。特に、ASP-DAC 2020 での発表論文の積極的な御投稿を期待しております。

1. 対象分野

VLSI 設計方法論, VLSI アーキテクチャ, コデザイン, 高位合成, 論理合成, 低消費電力設計, シミュレーション (機能, 論理, 回路, プロセス, デバイス等), 形式検証, レイアウト検証, テストパターン生成, テスト容易化設計, フロアプラン, 配置, 概略配線, 詳細配線, アナログ回路設計, セル/モジュール設計, システムレベル設計, その他 VLSI 設計と CAD アルゴリズムに関連する分野

2. 論文の執筆と取扱い

通常の英文論文と同一とします。原則として、論文は刷り上がり 8 ページ程度、レターは刷り上がり 2 ページ程度とします。詳細は Information for Authors (https://www.ieice.org/eng/shiori/mokuji_ess.html) を御参照下さい。著者のうち少なくとも 1 名は本会会員である必要があります。本小特集の投稿にあたっては、次の点にも御注意下さい。

- ・投稿は電子投稿でのみ受け付けます。登録と投稿は https://review.ieice.org/regist/regist_baseinfo_e.aspx で行えます。なお、登録の際、“Journal/Section” については “[Special-VL] VLSI Design and CAD Algorithms” を選択して下さい。間違って “[Regular-EA]” を選択しないよう御注意願います。
- ・初期投稿時に、編集可能な論文本体 (Word/TeX), 図, 著者の写真, biography も投稿する必要があります。
- ・Web による電子投稿の際、“Copyright Transfer and Page Charge Agreement” に承諾して頂きます。
- ・論文採録の場合には、事前に論文掲載料をお支払い頂きます。2020 年 9 月 15 日までに支払いが完了しない場合には、採録取り消しとなります。

3. 論文投稿締切日 2020 年 3 月 11 日 (水)

4. 問合せ先

富山宏之 立命館大学工学部電子情報工学科

TEL & FAX [077] 561-4928, E-mail : ht@fc.ritsumei.ac.jp

5. 小特集編集委員会

ゲストエディタ 峯岸孝行 (三菱電機)

幹事 佐藤真平 (東工大), 富山宏之 (立命館大)

委員 栗野皓光 (阪大), 池田 誠 (東大), 石原 亨 (名大), 伊藤和人 (埼玉大), 岡田健一 (東工大), 金本俊幾 (弘前大), 木村晋二 (早大), 黒川 敦 (弘前大), 小平行秀 (会津大), 小松 聡 (東京電機大), 齋藤 寛 (会津大), 柴田裕一郎 (長崎大), 瀬戸謙修 (東京都市大), 宋 天 (徳島大), 高木一義 (三重大), 竹中 崇 (NEC), 趙 謙 (九工大), 戸川 望 (早大), 中武繁寿 (北九州市大), 中村祐一 (NEC), 橋本昌宜 (阪大), 樋口博之 (富士通研), 廣瀬哲也 (阪大), マチュー パリジ (富士通研), 松本剛史 (石川高専), 三浦幸也 (首都大), 密山幸男 (高知工科大), 湊 真一 (京大), 宮地幸祐 (信州大), 山下 茂 (立命館大), 弓仲康史 (群馬大), 吉川雅弥 (名城大), 四柳浩之 (徳島大), 渡邊貴之 (静岡県立大)