

★リコンフィギャラブルシステム研究会 (RECONF)

専門委員長 本村真人 副委員長 柴田裕一郎・佐野健太郎

幹事 谷川一哉・三好健文 幹事補佐 小林悠記・中原啓貴

日時 5月 9日 (木) 12:35~18:10

10日 (金) 10:00~16:20

会場 東京工業大学東工大蔵前会館 (目黒区大岡山 2-12-1, <http://www.somuka.titech.ac.jp/ttf/index.html> 中原啓貴)

議題 リコンフィギャラブルシステム, 一般

9日 アーキテクチャ

1. RISC-V ソフトプロセッサの効率的な命令フェッチアーキテクチャ ○宮崎広夢・三浦順也・吉瀬謙二 (東工大)

2. n次元ルータを用いた密結合 FPGA クラスターの通信性能評価

○上野知洋 (理研)・土方康平 (東北大)・佐野健太郎 (理研)・滝沢寛之 (東北大)

3. メモリアクセスを最適化するステンシル計算用ラインバッファ自動挿入手法の検討

○谷川一哉・石崎大智・窪田昌史・弘中哲夫 (広島市大)

リコンフィギャラブルロジック

4. 3D フラッシュメモリの製造技術を用いた新しい積層型論理回路の設計法 ○鈴木章矢・渡辺重佳 (湘南工科大)

5. メモリ利用効率の良い自己動的再構成機構の検討 ○福井頌太・川俣裕一・柴田裕一郎 (長崎大)

協調設計

6. Ruby ベース CPU+FPGA コデザインフレームワークにおける再帰記述の高位合成

○山下遼太・照屋大地・中條拓伯 (東京農工大)

7. 関数型言語 Elixir を設計言語とするハードウェア設計環境の構想 ○高瀬英希 (京大/JST さきがけ)・松井健太郎 (京大)・上野嘉大 (デライトシステムズ)・森 正和 (カラピナテクノロジー)・山崎 進 (北九州市大)

8. ハードウェア・ソフトウェア共調設計による高精度な全量み込み深層学習の FPGA 実装について

○下田将之・佐田悠生・中原啓貴 (東工大)

9. ストリーミングによるデータフィルタリング処理の FPGA 実装事例

中川裕貴・堤 泰卓・久我守弘・尼崎太樹・飯田全広・末吉敏則 (熊本大)

招待講演

10. [招待講演] エンジニア・科学者の生きる道 首藤一幸 (東工大)

10日午前 アプリケーション(1)

1. Intel OpenCL を用いた意味的領域分割の FPGA 実装 ○佐田悠生・下田将之・佐藤真平・中原啓貴 (東工大)

2. 2次元拡散方程式のヤコビ法陰解法ソルバの高位合成によるストリーム実装 坂本洋平・長名保範 (琉球大)

3. OpenCL を用いた津波シミュレーションの時間方向並列化による FPGA 実装

○河野郁也 (神戸大)・中里直人 (会津大)

4. FPGA/CPU 混載型 SoC を用いたソフトウェア・ハードウェア協調システムの開発事例—Ultra96 を用いた Julia set explorer の実装—

○佐藤建太・佐藤幸紀 (豊橋技科大)

10日午後 ディープニューラルネットワーク (13:30~)

5. Dither NN: 画像処理から着想を得た組込み向け量子化ニューラルネットワークの精度向上手法

○安藤洸太・植吉晃大・大羽由華・廣瀬一俊・工藤 巧・池辺将之・浅井哲也・高前田伸也・本村真人 (北大)

6. 演算精度を考慮した DNN 設計フレームワークの開発 ○木山真人・尼崎太樹・飯田全広 (熊本大)

7. 特徴マップを空間分割した CNN の FPGA における小メモリ実装 神宮司明良 (東工大)

アプリケーション(2)

8. パイプライン型 Wave-Front-Fetch グラフカットシステムの FPGA 実装

○吉永直史・釜坂 僚・柴田裕一郎・小栗 清 (長崎大)

9. 無効ニューロン予測による DNN 計算効率化手法

○植吉晃大・池田泰我・安藤洸太・廣瀬一俊・浅井哲也・高前田伸也・本村真人 (北大)

10. FPGA を用いたスパース CNN 学習向けアクセラレータに関して

○中原啓貴・下田将之・佐田悠生・佐藤真平 (東工大)

◎9日のプログラム終了後に懇親会を予定しています

【研究会全体に関する問合先】

本村真人 (北大)

E-mail: motomura@ist.hokudai.ac.jp

◎RECONF 研究会ホームページも御覧下さい。

<http://www.ieice.org/~reconf/>