

★VLSI 設計技術研究会 (VLD)

専門委員長 峯岸孝行 副委員長 戸川 望
幹事 新田高庸・小平行秀

★電子部品・材料研究会 (CPM)

専門委員長 廣瀬文彦 副委員長 武山真弓
幹事 中村雄一・赤毛勇一 幹事補佐 木村康男・中澤日出樹・寺迫智昭

★集積回路研究会 (ICD)

専門委員長 日高秀人 副委員長 永田 真
幹事 橋本 隆・夏井雅典 幹事補佐 伊藤浩之・柘植政利・廣瀬哲也

★画像工学研究会 (IE)

専門委員長 浜本隆之 副委員長 木全英明・児玉和也
幹事 河村 圭・高橋桂太 幹事補佐 早瀬和也・松尾康孝

★コンピュータシステム研究会 (CPSY)

専門委員長 中野浩嗣 副委員長 入江英嗣・三吉貴史
幹事 大川 猛・高前田伸也 幹事補佐 伊藤靖朗・津邑公暁

★ディペンダブルコンピューティング研究会 (DC)

専門委員長 福本 聡 副委員長 高橋 寛
幹事 金子晴彦・新井雅之

★リコンフィギャラブルシステム研究会 (RECONF)

専門委員長 本村真人 副委員長 柴田裕一郎・佐野健太郎
幹事 谷川一哉・三好健文 幹事補佐 小林悠記・中原啓貴

◎本研究会は VLD 研究会/DC 研究会/IPSJ-SLDM 研究会/IPSJ-EMB 研究会 (連催), CPM 研究会/ICD 研究会/IE 研究会 (共催), CPSY 研究会/IPSJ-ARC 研究会 (連催), RECONF 研究会の併催です。研究会資料は各研究会ごとに発行されます。

◎本研究会は参加費が必要になります。

ESS の技報電子化研究会に関する御案内ページ (VLD)

<https://www.ieice.org/ess/ESS/gihou-trial-ess2018.html>

エレソの技報電子化研究会に関する御案内ページ (CPM/ICD)

<https://www.ieice.org/es/jpn/e-gihou-2018es/e-gihou-2018es.htm>

ISS の技報完全電子化研究会に関する御案内ページ (IE/CPSY/DC/RECONF)

https://www.ieice.org/iss/jpn/notice/e_gihou.html

日時 12月5日(水) 9:30~17:30

6日(木) 9:00~16:45

7日(金) 9:00~16:55

会場 サテライトキャンパスひろしま (広島市中区大手町 1-5-3, 広島バスセンターから徒歩 3 分または路面電車: 本通り下車, 徒歩 5 分. <http://www.pu-hiroshima.ac.jp/site/satellite/> TEL [082] 830-1599 永山 忍 (広島市大))

議題 デザインガイア 2018—VLSI 設計の新しい大地—

5 日午前 システム応用 (9:30~10:45)

VLD-1. NLoC の自動設計手法と最適な構造の提案 ○梅田悠人・山下 茂 (立命館大)

VLD-2. 動的計画法に基づくドローンの低消費エネルギー配送計画

○舟橋勇佑・柴田敦也・根来俊輔 (立命館大)・谷口一徹 (阪大)・富山宏之 (立命館大)

VLD-3. 機械学習による内視鏡動画リアルタイム診断支援システムのプロトタイピング ○岡本拓巳・小田川真之・竹林光治郎・長野幹央・小出哲士・玉木 徹・Bisser Raytchev・金田和文 (広島大)・吉田成人・三重野 寛 (JR 広島病院)・田中 信治 (広島大)・菅原崇之・戸石浩司・辻 雅之・丹場展雄 (日本ケイデンス)

FPGA を対象とした高位合成 (9:55~10:45)

RECONF-4. 高位合成によるラジオシティ法のソフトウェア／ハードウェア協調 FPGA システム開発

○田村昂太郎・成見 哲（電通大）

RECONF-5. Intel OpenCL を用いた 3 状態 YOLOv2 の FPGA 実装について

○佐田悠生・佐藤真平・中原啓貴（東工大）

回路設計・設計技術（9：55～10：45）

6. チャージポンプによる動的基板バイアス制御を用いた低電圧動作 SRAM の検討

○中鉢洸太・西澤真一・伊藤和人（埼玉大）

7. セル内配線トラック数に応じた配線層の自動選択機能を備えたセルレイアウトジェネレータ

○西澤真一・伊藤和人（埼玉大）

VLD 基調講演 1（11：00～12：00）

8. 〔基調講演〕 ポスト CMOS 回路技術が拓く AI ハードウェアの挑戦 羽生貴弘（東北大）

5 日午後 RECONF 基調講演（13：00～14：00）

9. 〔基調講演〕 低ビット化と枝刈りを同時に行う 3 状態 CNN の設計ツール GUINNESS DREI について

中原啓貴（東工大）

配線技術（14：15～15：30）

VLD-10. グラフ畳み込みネットワークを用いたネットリスト機能推定の検討

○小山大輝・尼崎太樹・飯田全広（熊本大）・安田紘晃・伊藤寛人（三菱電機エンジニアリング）

VLD-11. 側壁ダブルパターニングを前提とした 2 層配線のための改良手法 ○田村昇也・藤吉邦洋（東京農工大）

VLD-12. 水平方向チップ間ワイヤレスバスを用いた形状自在 SiP の検討

○門本淳一郎・入江英嗣・坂井修一（東大）

ポスターセッション（15：45～17：30）

13. 画素単位の 3 次元集積化技術を用いたリニア広ダイナミックレンジ出力 QVGA イメージセンサ 後藤正英

14. 誘導結合 ThruChip Interface の検証方式の実チップ実装 茅島秀人

15. ユニット内フィードバックによるリニアアレイの多重ループ対応手法 岩本 淳

16. An Efficient Multiplier Employing Time-Encoded Stochastic Computing Circuit Tati Erlina

17. 重み推定によるメモリスタニューラルネットワークの信頼性向上 石坂 守

18. TDC 組込み型バウンダリスキャンにおける遅延付加部の分割による検査時間の削減 平井智士

19. 自動生成パターンの微小遅延故障検査用回路への適用性検討 谷口公貴

20. スキャンパス合成に利用可能なセグメントのレジスタ転送レベル探索 湯浅 将

21. SCM/NAND フラッシュハイブリッドストレージにおけるアプリケーション特性に応じた SCM 容量の自律最適化手法 松井千尋

22. 平坦な周波数特性を有するミリ波帯 CMOS 増幅回路の設計法 香原翔太

23. FPGA とマイコンを用いたリングオシレータの超長期経年劣化の実測評価 中野洋希

24. 帰還回路を用いた低雑音ミリ波帯 CMOS 増幅器の設計法 竹川響弥

25. スローウェーブ伝送線路におけるグランド構造の設計指針 小林知広

26. 高位合成によるラジオシティ法のソフトウェア／ハードウェア協調 FPGA システム開発 田村昂太郎

27. Feature-Map Separable Convolution による小メモリ FPGA での画像認識の実現 神宮司明良

28. Resources Utilization of Fine-grained Overlay Architecture Theingi Myint

29. 3 重実装・光再構成型ゲートアレイ VLSI 吉永 透

30. ロボット制御アルゴリズムの FPGA への実装 高木雄介

31. Robust Deep Autoencoder を用いて学習した心電図の外れ値検出器のハードウェア実装について 曾我尚人

32. Intel OpenCL を用いた 3 状態 YOLOv2 の FPGA 実装について 佐田悠生

33. 非均質マルチコアにおける可変並列度タスクの低消費エネルギー化スケジューリング 西川広記

34. 通信時間を考慮した並列タスクのスケジューリング 島田佳奈

35. FPGA 向けメニーコアのメモリアーキテクチャ探索の事例研究 白國誠也

36. GPU 向け OpenCL プログラムのマルチコア上での実行方式の改良 宮崎貴史

37. 動的計画法に基づくドローンの低消費エネルギー配送計画 舟橋勇佑

38. グラフ畳み込みネットワークを用いたネットリスト機能推定の検討 小山大輝

39. 側壁ダブルパターニングを前提とした 2 層配線のための改良手法 田村昇也

40. FiCC を用いた CMOS 互換な超低消費電力不揮発性メモリ素子の特性測定回路の設計と試作 田中一平

41. NLoC の自動設計手法と最適な構造の提案 梅田悠人

42. 演算誤差と回路面積のトレードオフを考慮した Stochastic Number の生成手法 坂本雄大

43. 水平方向チップ間ワイヤレスバスを用いた形状自在 SiP の検討 門本淳一郎

44. マスク補正のための 0-1 二次計画問題を用いた Model-based OPC 東 梨奈

45. 変分混合ガウス分布アクセラレータ設計のための変分推論アルゴリズムの解析 西本宏樹
46. 機械学習による内視鏡動画像リアルタイム診断支援システムのプロトタイピング 岡本拓巳
47. モンテカルロ木探索とギブスサンプリング法を用いたモチーフ抽出問題のハイブリッド解法 湯浅佑介
48. レプリカセンサを用いたNBTIによる回路特性変動予測に関する検討 大島國弘
49. 遅延を抑えたスタック構造によるSOIプロセス向け耐ソフトウェアFFの提案及び実測評価 榎原光則
50. メモリ階層の最適化によるルータの省電力化と高スループット化に関する研究 田中京介
51. ADC2018問題の自動生成手法に関する一検討 和田邦彦
52. 集合対間配線手法のADC2018への適用に関する一考察 赤木佳乃
53. 集合対間配線問題ソルバと引きはがし再配線のADC2018問題への適用 大和田真由

6日午前 FPGAを用いた高速化・仮想化(9:00~10:15)

RECONF-1. Resources Utilization of Fine-grained Overlay Architecture

○Theingi Myint・Motoki Amagasaki・Masahiro Iida・Toshinori Sueyoshi (Kumamoto Univ.)

RECONF-2. FPGAを用いた透過的ネットワーク機能仮想化アクセラレーション手法

○渡邊義和・小林悠記・竹中 崇 (NEC)

RECONF-3. FPGA上のT-CAMを活用するアクセラレーションフレームワークの検討と評価

○三好健文(わさらば/イーツリーズ・ジャパン)・船田悟史(イーツリーズ・ジャパン)

配線アルゴリズム(9:00~10:15)

4. ADC2018問題の自動生成手法に関する一検討

○和田邦彦・大和田真由・赤木佳乃・佐藤真平・高橋篤司(東工大)

5. 集合対間配線手法のADC2018への適用に関する一考察

○赤木佳乃・大和田真由・和田邦彦・佐藤真平・高橋篤司(東工大)

6. 集合対間配線問題ソルバと引きはがし再配線のADC2018問題への適用

○大和田真由・和田邦彦・赤木佳乃・佐藤真平・高橋篤司(東工大)

エマージング技術(9:00~10:15)

VLD-7. 演算誤差と回路面積のトレードオフを考慮したStochastic Numberの生成手法

○坂本雄大・山下 茂(立命館大)

VLD-8. 細粒度再構成可能デバイスMPLDにおけるディープラーニングを用いた論理素子配置の良し悪し判定

○藤石秀仁・鎌田時生・弘中哲夫・窪田昌史・谷川一哉(広島市大)

VLD-9. 機械学習攻撃に耐性のあるPUFのセキュア認証方式 ○野崎佑典・吉川雅弥(名城大)

機械学習のFPGA実装(10:30~11:45)

RECONF-10. FPGAスイッチボードへの深層学習アプリケーションの実装

○武者千嵯・Akram Ben Ahmad(慶大)・工藤知宏(東大)・天野英晴(慶大)

RECONF-11. Feature-Map Separable Convolutionによる小メモリFPGAでの画像認識の実現

○神宮司明良・佐藤真平・中原啓貴(東工大)

RECONF-12. Robust Deep Autoencoderを用いて学習した心電図の外れ値検出器のハードウェア実装について

○曾我尚人・佐藤真平・中原啓貴(東工大)

高信頼化・セーフテスト(10:30~11:45)

DC-13. 重み推定によるメモリスタニューラルネットワークの信頼性向上

○石坂 守・新谷道広・井上美智子(奈良先端大)

DC-14. ニューラルネットワークを用いたランダムキャプチャセーフテストベクトル生成について

○越智小百合・三澤健一郎・細川利典・山内ゆかり・新井雅之(日大)

DC-15. 2nd RRR: 高度な並び替えにより誤り耐性を強化したストカスティック数複製器

○石川遼太・多和田雅師・柳澤政生・戸川 望(早大)

FPGA/GPU(10:30~11:45)

VLD-16. FPGA向けメニーコアのメモリアーキテクチャ探索の事例研究

○白國誠也(立命館大)・谷口一徹(阪大)・富山宏之(立命館大)

VLD-17. GPU向けOpenCLプログラムのマルチコア上での実行方式の改良

○宮崎貴史・左 隼人・北條直久(立命館大)・谷口一徹(阪大)・富山宏之(立命館大)

VLD-18. FPGA NICを用いた40Gbps対応の無効DNSパケット拒否装置

○大輝晶子・八田彩希・川村智明(NTT)・山崎晃嗣(NTT-AT)・羽田野孝裕・宮崎昭彦・新田高庸(NTT)

6日午後 CPSY招待講演(13:00~13:45)

19. [招待講演] AI専用ハードを横目に見ながらやるべきこと 中島康彦(奈良先端大)

テスト生成・テスト容易化設計(13:00~14:40)

DC-20. TDC組込み型バウンダリスキャンにおける遅延付加部の分割による検査時間の削減

○平井智士・四柳浩之・橋爪正樹（徳島大）

DC-21. 論理 BIST のテスト電力制御手法と TEG 評価について

○加藤隆明（九工大）・王 森レイ（愛媛大）・佐藤康夫・梶原誠司（九工大）

DC-22. 自動生成パターンの微小遅延故障検査用回路への適用性検討 ○谷口公貴・四柳浩之・橋爪正樹（徳島大）

DC-23. スキャンパス合成に利用可能なセグメントのレジスタ転送レベル探索

○湯浅 将・岩垣 剛・市原英行・井上智生（広島市大）

アルゴリズム（13：00～14：15）

VLD-24. 論理暗号化に対する SAT 攻撃の効率的なアルゴリズムについて

○松永裕介（九大）・吉村正義（京都産大）

VLD-25. モンテカルロ木探索とギブスサンプリング法を用いたモチーフ抽出問題のハイブリッド解法

○湯浅佑介・永山 忍・稲木雅人・若林真一（広島市大）

VLD-26. 変分混合ガウス分布アクセラレータ設計のための変分推論アルゴリズムの解析

○西本宏樹・中田 尚・中島康彦（奈良先端大）

光再構成型ゲートアレイ・FPGA 実装（14：00～15：15）

RECONF-27. 3重実装・光再構成型ゲートアレイ VLSI ○吉永 透・渡邊 実（静岡大）

RECONF-28. ロボット制御アルゴリズムの FPGA への実装

○高木雄介・渡邊 実（静岡大）・佐野健太郎（理研）

RECONF-29. SoC FPGA アクセラレータにおけるデータオフロード時間を考慮した高速化手法の実装

久恒泰地（日立）

EMB 招待講演（14：30～15：15）

30. [招待講演] 未定 高野了成（産総研）

高周波要素回路技術（14：55～16：10）

ICD-31. スローウェーブ伝送線路におけるグランド構造の設計指針

○小林知広・天川修平・吉田 毅・藤島 実（広島大）

ICD-32. 帰還回路を用いた低雑音ミリ波帯 CMOS 増幅器の設計法

○竹川響弥・天川修平・吉田 毅・藤島 実（広島大）

ICD-33. 平坦な周波数特性を有するミリ波帯 CMOS 増幅回路の設計法

○香原翔太・天川修平・吉田 毅・藤島 実（広島大）

ARC 招待講演（15：30～16：15）

34. [招待講演] 未定 松谷宏紀（慶大）

資源管理・スケジューリング（15：30～16：45）

35. R2OS：WSN における共有資源管理と実行モデルの提案 ○井上明紀・福田浩章（芝浦工大）

VLD-36. 非均質マルチコアにおける可変並列度タスクの低消費エネルギー化スケジューリング

○西川広記・島田佳奈（立命館大）・谷口一徹（阪大）・富山宏之（立命館大）

VLD-37. 通信時間を考慮した並列タスクのスケジューリング

○島田佳奈（立命館大）・谷口一徹（阪大）・富山宏之（立命館大）

◎懇親会&表彰式（18：30～20：30）

7日午前 ネットワークと画像処理（9：00～10：15）

CPSY-1. 高スループットな相互結合網のためのスケーラブルな複数経路選択手法

○河野隆太・安戸僚汰・松谷宏紀（慶大）・鯉渕道紘（NII）・天野英晴（慶大）

2. メモリ階層の最適化によるルータの省電力化と高スループット化に関する研究

○田中京介・八巻隼人・三輪 忍・本多弘樹（電通大）

3. 低消費エネルギー物体追跡システムにおける動的フレームレート制御法の改良

○井上優良・小野貴継・井上弘士（九大）

ミキサ・発振回路技術（9：00～10：15）

ICD-4. 高変換利得を実現するミリ波帯 CMOS ダウンコンバージョンミキサ

○中岡泰彬・吉田 毅・天川修平・藤島 実（広島大）

ICD-5. 高い電力効率を有するミリ波帯 CMOS 発振回路の設計法

○瀧脇朋也・天川修平・吉田 毅・藤島 実（広島大）

ICD-6. ブートストラップインバータを用いた Ring-VCO ○山本晃徳・範 公可（電通大）

回路設計技術（9：00～10：15）

VLD-7. FiCC を用いた CMOS 互換な超低消費電力不揮発性メモリ素子の特性測定回路の設計と試作

○田中一平・宮川尚之・木村知也・今川隆司・越智裕之（立命館大）

VLD-8. トランジスタサイズを変えた記憶保持特性の異なるフリップフロップ群を利用したばらつき評価

○深澤研人・西澤真一・伊藤和人（埼玉大）

VLD-9. レプリカセンサを用いたNBTIによる回路特性変動予測に関する検討

○大島國弘・辺 松・廣本正之・佐藤高史（京大）

VLD 基調講演 2（10：30～11：30）

10. 〔基調講演〕 Google が開発したニューラルネット専用 LSI「Tensor Processing Unit」 佐藤一憲（Google）

7 日午後 IE 基調講演（12：30～13：30）

IE-11. 〔基調講演〕 医用画像診断における AI 藤田広志（岐阜大）

回路実装（13：45～15：00）

CPSY-12. ユニット内フィードバックによるリニアアレイの多重ループ対応手法

○岩本 淳・菊谷雄真・中島康彦（奈良先端大）

13. 高位合成用 DSL コンパイラを用いたコーナー検出処理のハードウェア実装

○原 凌司・井上優良・谷本輝夫・大澤隆志・飯塚拓郎・井上弘士（九大）

CPSY-14. An Efficient Multiplier Employing Time-Encoded Stochastic Computing Circuit

○Tati Erlina・Renyuan Zhang・Yasuhiko Nakashima（NAIST）

信頼性評価・安定化技術（13：45～15：00）

ICD-15. SCM/NAND フラッシュハイブリッドストレージにおけるアプリケーション特性に応じた SCM 容量の自律最適化手法 ○松井千尋・竹内 健（中大）

ICD-16. FPGA とマイコンを用いたリングオシレータの超長期経年劣化の実測評価

○中野洋希（京都工繊大）・岸田 亮（東京理科大）・古田 潤・小林和淑（京都工繊大）

ICD-17. デジタル IC チップのパッケージング実装形態の違いによる電源ノイズ特性変化の解析と評価

○月岡暉裕・地家幸佑・渡辺 航・三浦典之・永田 真（神戸大）

信頼性設計（13：45～15：00）

VLD-18. 遅延を抑えたスタック構造による SOI プロセス向け耐ソフトエラー FF の提案及び実測評価

○榎原光則・山田晃大・古田 潤・小林和淑（京都工繊大）

VLD-19. マスク補正のための 0-1 二次計画問題を用いた Model-based OPC

○東 梨奈・小平行秀（会津大）・松井知己・高橋篤司（東工大）・児玉親亮・野嶋茂樹（東芝メモリ）

VLD-20. 最適ハイパーパラメータ下での機械学習に基づくリソグラフィホットスポット検出手法の比較検討

○片岡 岳・稲木雅人・永山 忍・若林真一（広島市大）

積層デバイス（15：15～16：05）

CPSY-21. 誘導結合 ThruChip Interface の検証方式の実チップ実装

○茅島秀人・小島拓也・奥原 颯・天野英晴（慶大）

CPSY-22. 多様な積層手法のための温度モデリングツール HotSpot6.0 の拡張

○十時知晃（慶大）・鯉渕道紘（NII）・天野英晴（慶大）

CPM/IE（15：15～16：55）

CPM-23. 画素単位の 3 次元集積化技術を用いたリニア広ダイナミックレンジ出力 QVGA イメージセンサ

○後藤正英・本田悠葵・渡部俊久・萩原 啓・難波正和・井口義則（NHK）・更屋拓哉・小林正治・日暮栄治・年吉 洋・平本俊郎（東大）

IE-24. 勾配法に基づく動き推定機能を有する 1 画素 4 セル構造イメージセンサ

○荒谷智広・浜本隆之（東京理科大）

IE-25. 植物生長予測技術の開発に向けた植物生長指標抽出のための画像処理の一手法 ○坂根靖法・岡本拓巳・小出哲士（広島大）・小川敦史・小峰正史・曾根千晴・豊福恭子・鎌田貴浩・木村 健・石川陽子・金田吉弘・矢治幸夫・石井義一（秋田県立大）・笠間敏博・ブーラ ヴォイチェフ・遠藤喜重・三宅 亮（東大）

IE-26. 非線形超解像の 8K 医療映像への応用

○森 千夏・合志清一（工学院大）・谷岡健吉・山下紘正（メディカルコンソーシアム）

◆情報処理学会；システム・アーキテクチャ研究会／システムと LSI の設計技術研究会／組込みシステム研究会連催
IEEE SSCS Japan Chapter；IEEE SSCS Kansai Chapter 共催

☆VLD 研究会今後の予定 [] 内発表申込締切日

2019 年 1 月 30 日（水）、31 日（木） 慶大日吉キャンパス来往舎〔締切済〕 テーマ：FPGA 応用及び一般

2 月 27 日（水）～3 月 2 日（土） 沖縄県青年会館〔未定〕 テーマ：システムオンシリコンを支える設計技術，ハードウェアセキュリティ，一般

【発表申込先】 下記研究会発表申込システムからお申込み下さい。

<https://www.ieice.org/jpn/ken/kenmoushikomi.html>

【問合先】

新田高庸（NTT）

E-mail : nitta.koyo@lab.ntt.co.jp

◎VLD 研究会ホームページも御覧下さい.

<http://www.ieice.org/~vld/>

☆ICD 研究会今後の予定 [] 内発表申込締切日

2019年1月28日(月), 29日(火) NII [締切済] テーマ: 第12回アクセラレーション技術発表討論会「量子コンピュータ」

3月14日(木), 15日(金) (開催日変更) 大濱信泉記念館(石垣島) [1月12日(土)] テーマ: マイクロ波集積回路/マイクロ波一般

【発表申込先】 下記研究会発表申込システムからお申込み下さい.

<https://www.ieice.org/jpn/ken/kenmoushikomi.html>

【問合せ先】

橋本 隆 (パナソニック)

E-mail : hashimoto.takashi1967@jp.panasonic.com

☆IE 研究会今後の予定 [] 内発表申込締切日

2019年3月14日(木), 15日(金) 鹿児島大郡元キャンパス [1月15日(火)] テーマ: 五感メディア, マルチメディア, メディアエクスペリエンス, 映像符号化, イメージメディアの品質, ネットワークの品質及び信頼性, 一般 (魅力工学 (AC) 研究会協賛)

【発表申込先】 下記研究会発表申込システムからお申込み下さい.

<https://www.ieice.org/jpn/ken/kenmoushikomi.html>

【問合せ先】

河村 圭 (KDDI 総合研究所)

E-mail : ie-kanji2017@mail.ieice.org

☆CPSY 研究会今後の予定 [] 内発表申込締切日

2019年1月30日(水), 31日(木) 慶大日吉キャンパス来往舎 [締切済] テーマ: FPGA 応用及び一般

【問合せ先】

三吉貴史 (富士通研)

TEL [044] 754-2931, FAX [044] 754-2672

E-mail : miyoshi.takashi@jp.fujitsu.com

◎最新情報は CPSY 研究会 Web ページを御覧下さい.

<http://www.ieice.or.jp/iss/cpsy/jpn/>

☆DC 研究会

【問合せ先】

吉村正義 (京都産大コンピュータ理工学部)

E-mail : yoshimura.masayoshi@cc.kyoto-su.ac.jp

◎最新情報は, DC 研究会ホームページを御覧下さい.

<http://www.ieice.org/iss/dc/jpn/index.html>

☆RECONF 研究会今後の予定 [] 内発表申込締切日

2019年1月30日(水), 31日(木) 慶大日吉キャンパス来往舎 [締切済] テーマ: FPGA 応用及び一般

【問合せ先】

◎研究会全体に関するお問合せ

本村真人 (北大)

E-mail : motomura@ist.hokudai.ac.jp

◎RECONF 研究会ホームページも御覧下さい.

<http://www.ieice.org/~reconf/>