

★VLSI 設計技術研究会 (VLD)

専門委員長 竹中 崇 副委員長 越智裕之
幹事 福田大輔・永山 忍 幹事補佐 Parizy Matthieu

★コンピュータシステム研究会 (CPSY)

専門委員長 中島康彦 副委員長 中野浩嗣・入江英嗣
幹事 三吉貴史・鯉淵道紘 幹事補佐 大川 猛・高前田伸也

★リコンフィギャラブルシステム研究会 (RECONF)

専門委員長 渡邊 実 副委員長 本村真人・柴田裕一郎
幹事 山口佳樹・谷川一哉 幹事補佐 三好健文・小林悠記

日時 1月23日(月) 13:00~17:40
24日(火) 9:00~18:10
25日(水) 9:00~15:15

会場 慶應義塾大学日吉キャンパス

議題 FPGA 応用及び一般

23日 専用システムとアクセラレータ1

RECONF-1. FPGA と MPU を用いたテンプレートマッチングのハードウェアアクセラレーション

○松本優路・富岡洋一・北道淳司(会津大)

RECONF-2. 実数値 GA 専用プロセッサを用いた FIR フィルタの最適設計 ○塚原彰彦・金杉昭徳(東京電機大)

RECONF-3. 多倍長精度積分計算を加速させる専用システム GRAPE9-MPX の開発とその応用

○台坂 博(一橋大)・中里直人(会津大)・石川 正・湯浅富久子(高エネルギー加速器研究機構)・似鳥啓吾(理研)

FPGA クラスタ

RECONF-4. 高速カメラと可視光通信のための光点追跡モジュールの並列化

○中原 優・泉 知論・孟 林(立命館大)

RECONF-5. CPU-FPGA 混在クラスタにおけるリモート部分再構成の初期性能評価

○長名保範・坂本洋平・松田紘作・大久保慎也(琉球大)

RECONF-6. 高速シリアル光インターコネクトを用いた FPGA 分割実装

○村瀬 大・高木大智・尼崎太樹・久我守弘・飯田全広・末吉敏則(熊本大)

CPSY-7. マルチノード FPGA によるストリームデータ分散結合処理

○多田昂介・川原尚人・吉見真聡・策力木格・吉永 努(電通大)

ニューラルネット1

CPSY-8. GPU の計算結果を集約する 10 GbE FPGA スイッチの検討

○竹本一馬・林 愛美・森島 信・松谷宏紀(慶大)

CPSY-9. DCNN に最適な CGRA の探索と予備評価 ○一倉孝宏・山野龍佑・福岡久和・中島康彦(奈良先端大)

RECONF-10. ディープニューラルネットワークの枝刈りによるメモリ量削減

○藤井智也・佐藤真平・中原啓貴(東工大)・本村真人(北大)

◎懇親会

24日午前 開発支援

RECONF-1. IoT/CPS 技術を支援する高位合成フレームワークの構想 ○照屋大地・中條拓伯(東京農工大)

RECONF-2. MCU-FPGA 複合システム向けフレームワークの検討 ○鈴木涼太・中條拓伯(東京農工大)

3. 北九州学術研究都市 CMOS プロセスに対応した高位合成デジタル LSI 開発フローの構築

古川拓実・河村まりや・富山修平・清水尚彦(東海大)

4. A Framework for Tree-based Checkpointing Architecture for FPGA Computing Vu Hoang Gia(奈良先端大)・

Shinya Takamaeda-Yamazaki(北大)・Takashi Nakada・Yasuhiko Nakashima(奈良先端大)

GPU

CPSY-5. VR アプリケーションのためのリモート GPU 割り当ての検討 ○森島 信・岡崎真博・松谷宏紀(慶大)

CPSY-6. 通信に PEACH3 を利用したアプリケーションの評価

○金田隆大(慶大)・埜 敏博(東大)・天野英晴(慶大)

CPSY-7. GPU によるオブジェクト分割フレネルホログラム生成処理の最適化検討

○渡邊晋平(宇都宮大)・ボアズ ジェシー ジャッキン(NICT)・大川 猛・大津金光・横田隆史・早崎芳夫・谷田貝豊彦・馬場敬信(宇都宮大)

24 日午後 システム・アーキテクチャ (13:30~)

CPSY-8. 多重ループの動的挙動解析のためのループブロックを導入したパスプロファイラの実現

○菊池祐貴・大津金光・馬場敬信・横田隆史・大川 猛 (宇都宮大)

CPSY-9. 耐タンパ性のための位置レジスタ表現の検討 ○佐藤清広・藤枝直輝・市川周一 (豊橋技科大)

RECONF-10. 消費エネルギーを分配した領域毎に立上げ可能なプロセッサの検討

○金子博昭・金杉昭徳 (東京電機大)

11. 省電力 NoC 向けの動的リンク分割を用いたハイブリッドスイッチング手法 和 遠・近藤正章 (東大)
ニューラルネット 2

RECONF-12. 電力性能効率に優れた二値化ディープニューラルネットワークの FPGA 実装

○米川晴義・中原啓貴 (東工大)・本村真人 (北大)

RECONF-13. [ショートペーパー] ニューラルネットワークの ROS 準拠 FPGA コンポーネント化の初期検討

○松本拓也・山科和史・大川 猛・大津金光・横田隆史 (宇都宮大)

RECONF-14. マルチ FPGA 上での CNN の実装 ○武者千嵯 (慶大)・工藤知宏 (東大)・天野英晴 (慶大)
専用システムとアクセラレータ 2

RECONF-15. ストリームデータに対するマハラノビス距離に基づく外れ値検出手法の FPGA 実装

○荒井悠人・若林真一・永山 忍・稲木雅人 (広島市大)

VLD-16. 新しい剰余 SD 数加算アルゴリズムと RSA 暗号処理への応用

○石川和誠・田中勇樹・魏 書剛 (群馬大)

RECONF-17. Trace-Driven Emulation of Large-Scale Networks-on-Chip on FPGAs

○Thiem Van Chu・Kenji Kise (Tokyo Tech)

25 日午前 低電力

CPSY-1. 自然エネルギーによる低電力リコンフィギュラブルアクセラレータの動作

○畔上佳太・増山滉一郎・奥原 颯・天野英晴 (慶大)

VLD-2. 典型的な回路を用いた近似演算における入力系列の演算精度への影響の調査

○佐藤真平・右近祐太・高橋篤司 (東工大)

VLD-3. 高精度スタカスティック演算のための FSM 設計 ○多和田雅師・柳澤政生・戸川 望 (早大)

VLD-4. Verify 機能を備えた不揮発性フリップフロップの提案と評価 ○赤池純也・宇佐美公良 (芝浦工大)

三次元積層／メモリ

VLD-5. 三次元積層チップの発熱におけるチップ内温度の過渡解析及びその評価

○安田匠吾・宇佐美公良 (芝浦工大)

6. ニアメモリロジックによる大規模データ処理の高効率化に関する初期検討 有間英志 (東大)

7. STRAIGHT における投機メモリフォワードイングの実装の検討

酒井一憲・中江哲史・入江英嗣・坂井修一 (東大)

8. 透過的メモリ階層チューニングのための動的バイナリ変換機構の設計と開発

佐藤幸紀・幸朋矢・遠藤敏夫 (東工大)

25 日午後 ネットワーク (14:00~)

CPSY-9. FPGA NIC を用いたブロックチェーン分散型台帳のキャッシング

○榊原優真・中村幸平・松谷宏紀 (慶大)

CPSY-10. 10GbE FPGA スイッチによる MapReduce 遅延タスクの代理応答

○三塚皐矢・林 愛美・松谷宏紀 (慶大)

CPSY-11. 準最適単方向ネットワークトポロジに対するルーティング手法の性能比較

○十時知滉 (慶大)・藤木大地 (ミシガン大)・鯉渕道紘 (NII)・天野英晴 (慶大)

◆情報処理学会；システム・アーキテクチャ研究会／システムと LSI の設計技術研究会連催
☆VLD 研究会

【問合せ先】

福田大輔 (富士通研)

E-mail: d-fukuda@jp.fujitsu.com

◎VLD 研究会ホームページも御覧下さい。 <http://www.ieice.org/~vld/>

☆CPSY 研究会

【問合せ先】

三吉貴史 (富士通研)

TEL [044] 754-2931, FAX [044] 754-2672

E-mail: miyoshi.takashi@jp.fujitsu.com

◎最新情報は CPSY 研究会 Web ページを御覧下さい。 <http://www.ieice.or.jp/iss/cpsy/jpn/>