

★コンピュータシステム研究会 (CPSY)

専門委員長 鯉渕道紘 副委員長 中島耕太・津邑公暁
幹事 井口 寧・小川周吾 幹事補佐 小林諒平・宮島敬明

★ディペンダブルコンピューティング研究会 (DC)

専門委員長 土屋達弘 副委員長 細川利典
幹事 新井雅之・難波一輝

日時 7月27日(水) 9:45~12:30
28日(木) 9:45~18:30
29日(金) 9:45~18:30

会場 海峡メッセ下関/オンライン開催 (〒750-0018 下関市豊前田町3丁目3-1. JR下関駅から徒歩7分. <http://www.kaikyomesse.jp/access/>)

議題 SWoPP2022: 並列/分散/協調システムとディペンダブルコンピューティング及び一般

27日午前 低消費電力テスト (9:45~10:45)

DC-1. 擬似ブル最適化問題を用いたFFR出力信号線遷移とWSAの相関に基づく低消費電力指向ドントケア割当て法
○徐 雁レイ・三浦 怜・細川利典(日大)・吉村正義(京都産大)

DC-2. 故障励起条件を用いた低消費電力指向テスト生成法の高速化
○三浦 怜・細川利典(日大)・吉村正義(京都産大)・新井雅之(日大)

テスト高速化・効率化 (11:00~12:30)

DC-3. ゲート網羅故障のテスト生成高速化のためのブロック分割手法
○溝田桃菜・細川利典(日大)・吉村正義(京都産大)

DC-4. フィールドテストのためのk連続状態遷移に基づく状態信号系列を用いたフィールドテストバリエーションの評価
○豊岡雄大・渡辺悠樹・細川利典(日大)・吉村正義(京都産大)

DC-5. 交差点における交通制御アルゴリズムに対するモデル検査を用いた検証
○埜口裕矢・土屋達弘(阪大)

28日午前 新デバイス・新アルゴリズム (9:45~10:45)

1. SRAMの電力/遅延シミュレータCACTIのCNFETへの対応

○関川栄一郎・三輪 忍(電通大)・ヨウドウキン・塩谷亮太(東大)・八巻隼人・本多弘樹(電通大)

2. 単一磁束量子プロセッサ向けキャッシュメモリ構成法の検討と定量的評価

○鴨志田圭吾・石川伊織・羽野裕太・川上哲志・谷本輝夫・小野貴継(九大)・田中雅光・藤巻 朗(名大)・井上弘士(九大)

クラウド・分散コンピューティング (11:00~12:30)

DC-3. クラウド型鉄道信号における同期ラウンドモデル上の非同期処理手法の評価

○高松純貴・遠山 喬・大原 衛(都立大)・新井雅之(日大)・福本 聡(都立大)

CPSY-4. モバイル分散協調キャッシュにおけるユーザQoE向上のためのコンテンツ配置手法

○秋場大暉・策力木格・吉永 努(電通大)

5. ハイブリッドクラウド環境における段階的クラウドバースティング方式の提案と評価

○和田清美・林 真(日立)

28日午後 エッジコンピューティング基盤 (13:30~15:00)

CPSY-6. RISC-V MPU及びSLM再構成ロジックを混載した「SLMLET」チップの予備評価

○矢内洋祐(慶大)・小島拓也(東大)・奥原 颯(慶大)・飯田全広(熊本大)・天野英晴(慶大)

CPSY-7. FPGA クラスタにおける矩形領域に対するタスク割当手法の検討

○稲毛琢己・飯塚健介・天野英晴(慶大)

CPSY-8. 無線センサノードを対象としたオンデバイス学習の異常検知への応用

○塚田峰登・近藤正章・松谷宏紀(慶大)

アクセラレータ (15:15~16:45)

CPSY-9. 外部メモリアクセス抑制による高効率疎行列積アクセラレータの研究

○永原雄大(東工大)・安藤洸太(北大)・川村一志・劉 載勳・本村真人・Thiem Van Chu(東工大)

CPSY-10. Acceleration of HE-Transformer with bit reduced SEAL and HEXL

○Xinyi Li・Masaki Nishi・Teppei Shishido・Keiji Kimura(Waseda Univ.)

11. SRAMによるデジタルインメモリ近似乗算を用いたDNN向けアクセラレータの検討

○ソニーノ ロレンツォ・シュレスタマリ サソット・和 遠・近藤正章 (慶大)

CPSY & ARC 表彰式 (17:00~18:30)

CPSY & ARC 表彰式

29日午前 Deep Learning (9:45~10:45)

1. Fog-computing を活用した Server-Client 間双方向知識蒸留を用いた連合学習手法 ○山崎雄輔・高瀬英希 (東大)

2. 親ノード集合に着目したベイジアンネットワークのスコアベース構造学習

○宮城竜大・安戸僚汰 (京大)・佐野健太郎 (理研)・高瀬英希 (東大)

AI向けハードウェア (11:00~12:00)

CPSY-3. 経路多様性に着目したニューラルネットワークの配線最適化

○河野隆太 (NII)・松谷宏紀 (慶大)・鯉渕道紘 (NII)・天野英晴 (慶大)

4. Fault-aware Hardware Scheduling of Neurons for Deep Neural Networks

○Shresthamali Shaswot・He Yuan・Kondo Masaaki (Keio Univ.)

29日午後 メモリ (13:30~15:00)

CPSY-5. メモリネットワークにおけるコヒーレンスディレクトリの配置に関する検討

○亀山祐己・丹羽直也・藤木大地・鯉渕道紘・天野英晴 (慶大)

CPSY-6. 並列化に伴うデータ空間の分割とそれによるアクセスパターンの変化がもたらす HBM の振る舞い調査

○瀬口知洋・中井榛希・山口佳樹・藤田典久・小林諒平・朴 泰祐 (筑波大)

CPSY-7. 主記憶帯域使用率向上のための CGRA タンデム化 ○赤部知也・中島康彦 (奈良先端大)

◆情報処理学会；システム・アーキテクチャ研究会連催

☆CPSY 研究会

◎最新情報は CPSY 研究会ホームページを御覧下さい。

<https://www.ieice.org/~cpsy/>

☆DC 研究会

【問合先】

新井雅之 (日大)

E-mail: arai.masayuki@nihon-u.ac.jp

◎最新情報は DC 研究会ホームページを御覧下さい。

<http://www.ieice.org/iss/dc/jpn/index.html>