

★ディペンダブルコンピューティング研究会 (DC)

専門委員長 高橋 寛 副委員長 土屋達弘

幹事 新井雅之・難波一輝

日時 3月1日(火) 9:00~17:00

会場 ハイブリッド開催(機械振興会館, zoom)

議題 VLSI 設計とテスト及び一般

午前 スタンダードセル設計・ソフトウェアテスト (9:00~10:15)

1. スタンダードセル設計を用いた逐次比較型 ADC の自動設計及び補正回路の設計
○平野皓士・小松 聡(東京電機大)
2. スタンダードセル設計による ADC のマルチプロセス自動生成 ○福島拓実・小松 聡(東京電機大)
3. コンセンサスアルゴリズムに対するラウンドモデルに基づいた簡易的なテスト・検証手法の提案
土屋達弘(阪大)

ばらつき・回路評価 (10:25~11:40)

4. オンチップ遅延測定における製造バラツキを考慮した温度電圧影響の補正手法
○加藤隆明(九工大)・三宅庸資(プリバテック)・梶原誠司(九工大)
5. 遅延検査容易化回路の PUF への適用可能性評価 ○大濱瑛祐・知野遥香・四柳浩之・橋爪正樹(徳島大)
6. 高位合成を用いたニューラルネットワークの FPGA 実装と故障動作に関する研究
○石川友介・三浦幸也・原田智広(都立大)

午後 フォールトトレランス・セキュリティ (12:55~14:10)

7. フェールオペレーショナルシステムのための三重系に基づく近似訂正機構について
○芦田満喜・井上智生・市原英行(広島市大)
8. 近似演算回路を用いた耐故障設計における遅延故障用テストパターン生成について
○牧野紘史・四柳浩之・橋爪正樹(徳島大)
9. RTL における SFLL-hd に基づいた論理暗号化手法
○野口葉平・吉村正義(京都産大)・辻川敦也・細川利典(日大)

テスト容易化設計・テスト (14:20~15:35)

10. 信号値遷移確率を用いた高消費電力エリア特定技術の計算処理評価に関する研究
○星野 龍・宇都宮大喜・宮瀬紘平・温 暁青・梶原誠司(九工大)
11. SAT を用いた遅延故障 BIST 向け LFSR シード生成法 ○岩本岬汰郎・大竹哲史(大分大)
12. 無効状態を含んだコントローラの遷移故障検出率向上指向状態割当て法
○飯塚恭平・細川利典・山崎紘史(日大)・吉村正義(京都産大)

ANN・故障診断／解析 (15:45~17:00)

13. 論理及びタイミング故障診断容易化設計のための制御信号のドントケア割当て法
○土淵航平・徐 浩豊・千田裕弥・細川利典(日大)・山崎浩二(明大)
14. ニューラルネットワークと故障検出情報を用いたマルチサイクルキャプチャテストにおける論理故障に関する欠陥種類推定法 ○太田菜月・細川利典(日大)・山崎浩二(明大)・新井雅之・山内ゆかり(日大)
15. CapsNet を用いた多重欠陥ウェハマップ不良パターンの分類に関する一考察
藤田 樹(都立大)・○新井雅之・松田忠勝(日大)・永村美一・福本 聡(都立大)

☆DC 研究会今後の予定 [] 内発表申込締切日

3月10日(木), 11日(金) 天城町防災センター(徳之島) [締切済] テーマ:組込み技術とネットワークに関するワークショップ ETNET2022

【問合先】

新井雅之(日大)

E-mail: arai.masayuki@nihon-u.ac.jp

○最新情報は, DC 研究会ホームページを御覧下さい.

<http://www.ieice.org/iss/dc/jpn/index.html>