

★リコンフィギャラブルシステム研究会 (RECONF)

専門委員長 柴田裕一郎 副委員長 佐野健太郎・山口佳樹
幹事 三好健文・小林悠記 幹事補佐 中原啓貴・竹村幸尚

日時 6月8日(火) 13:00~17:00
9日(水) 9:30~17:00

会場 オンライン開催 (Zoom) (筑波大学 山口佳樹)

議題 リコンフィギャラブルシステム, 一般

8日 メモリアクセス効率化 (13:00~14:15)

1. 乱数生成ノードの並列閾値最適化に基づくエッジ指向決定木アンサンブル学習
○熊澤峻悟・川村一志・Thiem Van Chu・本村真人・劉 載勳 (東工大)
2. 幅優先探索専用のアクセラレータを対象としたアーキテクチャ探索のためのシミュレータ開発
○原口雄士・谷川一哉 (広島市大)・宮島敬明・Jens Huthmann・佐野健太郎 (理研)・弘中哲夫 (広島市大)
3. 特徴空間事前分割に基づく決定木アンサンブルのFPGA 推論アクセラレータ
○北島龍一・川村一志・劉 載勳・本村真人・Thiem Van Chu (東工大)

招待講演(1) (14:30~15:20)

4. [招待講演] (未定) 堀 洋平 (産総研)

AI加速とその応用 (15:45~17:00)

5. 深層学習による2D点群レジストレーションのFPGA実装に関する一検討 ○杉浦圭祐・松谷宏紀 (慶大)
6. エッジ向けCNNアクセラレータ ReNAの実行コード自動生成
○増田雄太・中原康宏・尼崎太樹・飯田全広 (熊本大)
7. 対称的二進表現に基づくビットスケラブルCNN推論手法
○鈴木淳之介・安藤洗太・廣瀬一俊・川村一志・Thiem Van Chu・本村真人・劉 載勳 (東工大)

9日午前 画像処理 (9:30~10:45)

1. FPGAを用いたフルパイプラインによるバイラテラルフィルタの高速化手法 ○橋本信歩・高前田伸也 (東大)
2. 適応的差分符号化によるリアルタイム動画画像圧縮のFPGA実装 ○眞邊泰斗・柴田裕一郎 (長崎大)
3. FPGAによるハイダイナミックレンジ合成への拡張畳み込みの適
片山太智・○今村優太・眞邊泰斗・柴田裕一郎 (長崎大)

9日午後 招待講演(2) (13:00~13:50)

4. [招待講演] シミュレーテッド分岐アルゴリズムのFPGAアクセラレータによるリアルタイムシステムにおける大規模
模組合せ最適化 辰村光介 (東芝)

FPGA応用 (14:15~15:30)

5. コンパクション処理を活用した正規パス問合わせアクセラレータのFPGA実装
○小林諒平・三浦賢人・藤田典久・朴 泰祐・天笠俊之 (筑波大)
6. C++テンプレートによる再帰関数呼び出しを用いた問題サイズに依存しないガウス・ジョルダン法の高速度FPGA
実装 ○勝坂優希・窪田昌史・弘中哲夫 (広島市大)
7. M-KUBOSボード上での充足可能性問題ソルバー・AmoebaSATの実装 ○Yan Ying Jie・青野真士・天野英晴
(慶大)・葛西誠也 (北大)・大古田香織・福田真悟・斉藤健太 (Amoeba Energy)

FPGAシステム (15:45~17:00)

8. 大規模FPGAクラスタのための再構成可能な仮想回線交換網 ○上野知洋・小柴篤史・佐野健太郎 (理研)
9. FPGAクラスタのためのSYCLインターフェースの開発とCPU-FPGA連携の評価
○金子哲士・滝沢寛之 (東北大)・佐野健太郎 (理研)
10. FPGA-optimized RISC-V open-source many-core architecture
○Qixiang Gao・Yoshiki Yamaguchi (Univ. of Tsukuba)

◎2日目の昼休憩 (10:45~13:00) に研究専門委員会を開催します。

【問合先】

柴田裕一郎 (長崎大)

E-mail: shibata@cis.nagasaki-u.ac.jp

◎RECONF研究会ホームページも御覧下さい。

<http://www.ieice.org/~reconf/>