

★VLSI 設計技術研究会 (VLD)

専門委員長 福田大輔 副委員長 小林和淑
幹事 桜井祐市・兼本大輔 幹事補佐 西元琢真

★ハードウェアセキュリティ研究会 (HWS)

専門委員長 池田 誠 副委員長 島崎靖久・永田 真
幹事 小野貴継・高橋順子

日時 3月3日(水) 10:00~16:50

4日(木) 9:30~17:40

会場 オンライン開催

議題 システムオンシリコンを支える設計技術, ハードウェアセキュリティ, 一般

3日午前 VLD-1: 深層学習 (10:00~11:40)

1. ディープラーニングモデルのMRAM格納時における Approximate Computing を用いたエネルギー削減手法
○小野義基・宇佐美公良 (芝浦工大)
2. Evaluation on Approximate Multiplier for CNN Calculation
○Yuechuan Zhang・Masahiro Fujita・Takashi matsumoto (Univ. of Tokyo)
3. Deep Neural Network 推論回路の性能見積もり ○山本 亮・岩河秀知・小川吉大 (三菱電機)
4. 正確なハードウェアエミュレーションのための量子化 DNN ライブラリの開発
○木山真人・中原康宏・尼崎太樹・飯田全広 (熊本大)

3日午後 VLD: 記念講演 (13:00~14:15)

5. [記念講演] Scheduling Sparse Matrix-Vector Multiplication onto Parallel Communication Architecture
○Mingfei Yu・Ruitao Gao・Masahiro Fujita (Univ. of Tokyo)
6. [記念講演] Mode-wise Voltage-scalable Design with Activation-aware Slack Assignment for Energy Minimization
○TaiYu Cheng (Osaka Univ.)・Yutaka Masuda (Nagoya Univ.)・Jun Nagayama・Yoichi Momiyama (Socionext)・Jun Chen・Masanori Hashimoto (Osaka Univ.)
7. [記念講演] Dynamical Decomposition and Mapping of MPMCT Gates to Nearest Neighbor Architectures
○Atsushi Matsuo・Wakaki Hattori・Shigeru Yamashita (Ritsumeikan Univ.)

VLD-2: アルゴリズム及び回路システム (14:30~15:45)

8. 太陽電池混載チップでの CMOS 互換回路による電源電圧変動に頑強な温度センサの測定
○室原脩人・坂野達也・木村知也・今川隆司・越智裕之 (立命館大)
9. RTOS 利用システムのフルハードウェア化におけるサービス処理機能の集約
○六車伊織・石浦菜岐佐・安堂拓也 (関西学院大)・富山宏之 (立命館大)・神原弘之 (ASTEM)
10. 可変並列度タスクの動的スケジューリングアルゴリズム ○疋田拓万・西川広記・富山宏之 (立命館大)

HWS-1: ハードウェアトロイ・チップセキュリティ (16:00~16:50)

11. 半導体チップにおける物理設計改竄の検出に向けた高効率シミュレーション手法の検討
○安田一樹・眞柴 将・中川大地・門田和樹・三木拓司・永田 真 (神戸大)
12. 樹脂へのホログラム転写による IC チップ偽造防止技術に関する研究 ○須藤 嵩・菅原 健 (電通大)

4日午前 VLD-3: 設計技術 (9:30~10:45)

1. 低消費エネルギーな組み込みマルチコアプロセッサの設計空間探索 ○小名木さゆり・原 祐子 (東工大)
2. 精度可変な近似計算回路の高位合成 ○白根健太・西川広記・孔 祥博・富山宏之 (立命館大)
3. 積層型 3次元 LSI のための 3次元モジュール配置の一手法
○野口智博・ヒンダーウィ オムラン・金子峰雄 (北陸先端大)

VLD: 特別講演 (10:45~11:45)

4. タイトル未定 Shmuel Wimer

4日午後 HWS-2: ハードウェア設計 (13:00~14:40)

5. CMOS イメージセンサ PUF における高効率レスポンス生成回路の設計
○青木雅典・大倉俊介・白畑正芳・藤野 毅 (立命館大)
6. Tweakable ブロック暗号を用いた低遅延メモリ保護方式とそのハードウェア設計
○小田麻矢・上野 嶺・本間尚文 (東北大)・井上明子・峯松一彦 (NEC)
7. 線形写像の最適化による高効率 AES S-Box ハードウェアの設計と評価
○中嶋彩乃・上野 嶺・本間尚文 (東北大)
8. 楕円曲線デジタル署名チップを用いたマルチノード IoT システムにおけるデータ真正性の検証実験
○高橋佑弥・松丸琢弥・門田和樹 (神戸大)・佐藤俊寛・沖殿貴明 (電子商取引安全技研組合)・三木拓司・三浦典

之・永田 真（神戸大）

HWS-3：サイドチャンネル攻撃（14：55～15：45）

9. 高位合成による軽量暗号 Chaskey の FPGA 実装及びサイドチャンネル攻撃耐性の評価

○稲垣沙耶・楊 明宇（東工大）・李 陽・崎山一男（電通大）・原 祐子（東工大）

10. 低遅延実装の Midori128 に対する電力解析攻撃とその評価

○竹本 修・池崎良哉・野崎佑典・吉川雅弥（名城大）

HWS-4：システムセキュリティ（16：00～17：40）

11. 自動車向け IDS 技術に関する調査 ○松下綾香・大久保隆夫（情報セキュリティ大）

12. IoT クラウドサービスに対するローカル攻撃の安全性評価に関する研究 ○石田 真・菅原 健（電通大）

13. 複数の漏えい周波数に着目した高解像度ディスプレイからの画面情報復元に関する検討

○荒井公寛・藤本大介・林 優一（奈良先端大）

14. 設置環境の異なるスマートスピーカーからの電磁的情報漏えい評価と対策

○福嶋章悟・藤本大介・林 優一（奈良先端大）

☆VLD 研究会

◎VLD 研究会ホームページも御覧下さい。

<http://www.ieice.org/~vld/>

☆HWS 研究会今後の予定 [] 内発表申込締切日

4月12日（月） 東大武田先端知ビル／オンライン [締切済] テーマ：ハードウェアセキュリティ，一般

【問合先】

小野貴継（九大）・高橋順子（NTT）

E-mail：hws-sec@mail.ieice.org