

★ディペンダブルコンピューティング研究会 (DC)

専門委員長 高橋 寛 副委員長 土屋達弘

幹事 新井雅之・難波一輝

日時 2月5日(金) 10:30~16:45

会場 機械振興会館地下3階2号室

議題 VLSI 設計とテスト及び一般

ばらつき (10:30~11:20)

1. FPGA の配線遅延の影響を考慮した製造ばらつき測定方法の検討
○堤 信吾・三浦幸也(都立大)
2. ランダムばらつきを考慮した電力サイドチャネルの学習によるハードウェアトロイ回路の検出手法
○井上美智子・Riaz-Ul-Haque Mian(奈良先端大)

設計・消費電力解析・レイアウト (11:35~12:50)

3. A Novel High Performance Scan-Test-Aware Hardened Latch Design
○Ruijun Ma・Stefan Holst・Xiaoqing Wen(KIT)・Aibin Yan(AHU)・Hui Xu(AUST)
4. メモリのサイズ及び形状に起因するロジック部の高消費電力エリア特定に関する研究
○高藤大輝・星野 龍・宮瀬紘平・温 暁青・梶原誠司(九工大)
5. CNN による LSI レイアウト画像分類におけるデータ拡張手法の検討
村川 魁・永村美一(都立大)・○新井雅之(日大)・福本 聡(都立大)

午後 テスト (14:00~15:15)

6. RTL ハードウェア要素のテストスケジューリング情報を用いた多重目標故障テスト生成法
○浅見竜輝・細川利典・山崎紘史(日大)・吉村正義(京都産大)・新井雅之(日大)
7. マルチサイクルテストにおける故障検出率の推定法
○中岡典弘・王 森レイ・樋上喜信・高橋 寛(愛媛大)・岩田浩幸・前田洋一・松嶋 潤(ルネサスエレクトロニクス)
8. テスト容易化機能的時間展開モデルの情報を用いたテスト生成法
○中村健太・石山悠太・細川利典(日大)

フィールドテスト・フォールトトレランス (15:30~16:45)

9. レジスタ転送レベルにおける非スキャンベースフィールドテストバリエーションに基づく状態信号系列生成法
○池ヶ谷祐輝・石山悠太・細川利典(日大)・吉村正義(京都産大)
10. CAN バス上の単一ビットエラーによるオーバヘッドの考察
佐藤諒平・○北林友樹・福本 聡(都立大)
11. 相互依存システムにおける耐性強化問題の高速化
○南出大智・土屋達弘(阪大)

☆DC 研究会今後の予定 [] 内発表申込締切日

3月25日(木), 26日(金) 天城町防災センター [未定] テーマ:組込み技術とネットワークに関するワークショップ ETNET2021

【問合先】

新井雅之(日大生産工学部)

E-mail: arai.masayuki@nihon-u.ac.jp

◎最新情報は、DC 研究会ホームページを御覧下さい。

<http://www.ieice.org/iss/dc/jpn/index.html>