

TLC NAND 型フラッシュメモリにおける書き換えストレス緩和時間の評価

山口 紳[†] 溝口 恭史^{††} 小島 大輝^{††} 竹内 健^{†, ††}

[†] 中央大学理工学部電気電子情報通信工学科

^{††} 中央大学大学院理工学研究科電気電子情報通信工学専攻

1. はじめに

近年、Internet of things (IoT)により流通するデータ量が増加し、大容量、高速、低消費電力のストレージが必要とされている。よく知られているストレージとしてハードディスクドライブ (HDD)があるが、機械的な動作が必要なため、消費電力が多く、アクセス速度が遅い。しかし、ソリッドステートドライブ (SSD)に搭載されている NAND 型フラッシュメモリでは機械的な動作ではなく、電気信号により制御するため、低消費電力でアクセス速度は高速である。NAND 型フラッシュメモリは微細化や多値化[1]により大容量が進められている。しかし、メモリセルの微細化により電子を蓄えられる量が減少することにより信頼性が悪化する。さらに NAND 型フラッシュメモリには書き換え回数とデータ保持時間にはトレードオフの関係があり、データ保持時間を増加させるためには、書き換え回数を制限する必要がある。

2. TLC NAND 型フラッシュメモリ

図1に示すように Triple Level Cell (TLC) NAND 型フラッシュメモリでは8つのしきい値電圧を表現することにより3ビットの情報を表現することができる。多値化により低コスト・大容量を実現する事はできるが、しきい値電圧分布間のマージンが狭くなる事により信頼性は悪化する。

3. データ保持エラー

NAND 型フラッシュメモリではデータ保持中にメモリセル内から電子が失われることによりエラーが発生する。図2に NAND 型フラッシュメモリにおけるデータ保持中の信頼性の問題を示す。NAND 型フラッシュメモリでは書き換えを行うことによりトンネル酸化膜内にトラップが生成される。電子がトラップに捕獲され、チャンネル方向へ電子が抜けてしまうことによりしきい値電圧が低下してエラーが発生する。この現象をデトラップと呼ぶ。また、トンネル酸化膜内の欠陥順位を介して電子がチャンネルへ移動してしまい、しきい値電圧を低下させてエラーを発生させる。この漏れ電流を Stress Induced Leakage Current (SILC)と呼ぶ。これらの問題はしきい値電圧が高いほど浮遊ゲートとチャンネル間の電界が高くなるため、多く発生するようになる。そのため、本研究ではしきい値電圧毎のデータ保持エラーを評価した。

4. 書き換えストレス緩和効果

書き換えストレスからデータを書き込むまでの時間を長くすることによりデータ保持エラーが減少することは知られて

いる[2-3]。図3に示すように書き換えストレスを与えてからデータを書き込むまでの時間を変化させることにより書き換えストレス緩和効果を評価できる。本研究では書き換えストレス緩和効果がデータ保持エラーに与える影響について評価した。

謝辞

本研究の一部は、JST、CREST の支援(Grant番号 JPMJCR1532)を受けたものである。

参考文献

- [1] K. Takeuchi *et al.*, in *IEEE Symp. VLSI Circ. Dig. Tech. Papers*, pp. 67-68, Jun. 1997.
- [2] C. M. Compagnoni *et al.*, in *IEEE Int. Reliability Symp.*, 5C.2.1-5C.2.7, May 2010,.
- [3] Y. Deguchi *et al.*, *Jpn. J. Appl. Phys.*, vol. 56, no. 4S, pp. 04CE01-1 - 04CE01-7, Feb. 2017.

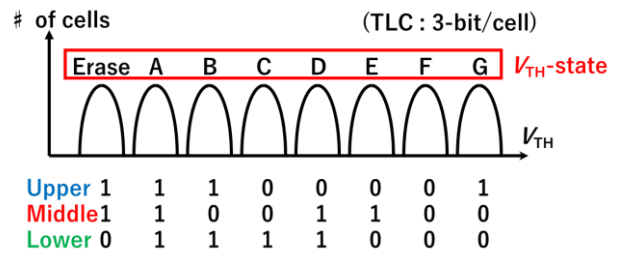


図1 NAND 型フラッシュメモリのしきい値電圧分布

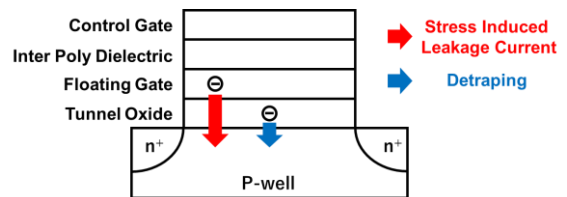


図2 データ保持中の信頼性の問題

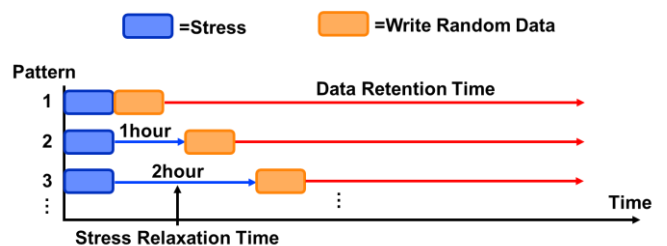


図3 書き換えストレス緩和効果の評価方法