

抵抗変化型メモリの書き換え耐久性におけるエラー低減手法

木下 寛士[†] 福山 将平^{††} 竹内 健^{†,††}

[†] 中央大学電気電子情報通信工学科 ^{††} 中央大学大学院理工学研究科電気電子情報通信工学専攻

1. はじめに

近年、社会の急速な情報化に伴いモノがインターネットと繋がる IoT (Internet of Things) や AI (Artificial Intelligence) が注目され、膨大なデータを高速に処理することが課題となっている。そこで、既存メモリである NAND 型フラッシュメモリより高速かつ低消費電力で書き換えが可能な抵抗変化型メモリ (Resistive Random Access Memory, ReRAM) が次世代不揮発性メモリとして注目されている。

本稿では、ReRAM の書き換え耐久性評価及び、エラー低減手法を提案する。

2. 抵抗変化型メモリ (ReRAM) について

ReRAM の動作原理を図 1 に示す。ReRAM は抵抗値の大きさを“1”と“0”の情報を記憶する不揮発性メモリであり、低抵抗状態 (Low Resistance State: LRS) が“1”、高抵抗状態 (High Resistance State: HRS) が“0”である。ReRAM は上部電極と下部電極の間に金属酸化膜である $Ta_2O_{5-\delta}$ 層と TaO_x 層を重ねた構造であり、抵抗状態は Set と Reset 動作によって切り替わる。低抵抗状態において、 $Ta_2O_{5-\delta}$ 層内の酸素欠陥を電子がホッピング伝導することによって上部電極と下部電極間が導通する[2]。酸素欠陥同士のホッピング伝導による導通経路を導電パス (Percolation Path) と呼ぶ。低抵抗状態から Reset 動作によって $Ta_2O_{5-\delta}$ 層と TaO_x 層の界面の酸素が供給され酸素欠陥が消滅する。界面付近で電子がホッピング伝導できないため上部電極と下部電極が導通しなくなり高抵抗状態となる。対して、Set 動作は界面に酸素欠陥を投入させることで低抵抗状態にする。酸素欠陥で構成される抵抗変化領域を導電性フィラメント (Conductive Filament, CF) と呼ぶ。

3. 書き換え回数に対するエラーの増加

図 2 に書き換え回数に対するエラー率 (Bit Error Rate, BER) の増加を示す。書き換え回数の増加によって LRS の BER が増加する一方、HRS の BER は一貫して低い。書き換え回数が増加すると書き換えストレスによって CF 内にジュール熱が発生し、 V_o が横方向に拡散する。拡散によって、CF 内の V_o 濃度が減少し、 V_o 間でホッピング伝導しにくくなり伝導パスが切れる。書き換え回数の増加によってメモリセルがより高抵抗状態になるため、LRS の BER のみが増加する。従って、LRS の信頼性の改善によって ReRAM の書き換え耐久性は向上する[3]。また、ReRAM の書き換え耐久性は Set と Reset の

書き込み電圧によって変化する。この特性を利用して、LRS のエラーを低減する手法を提案する。電圧の調整によって消費電力を抑え、書き込み速度を変化させずに LRS のエラーを低減することができる。

4. まとめ

本稿では、ReRAM の書き換え耐久性評価及びエラー低減手法を提案した。この手法によって、消費電力を抑え、速度を落とさずに LRS のエラーを低減させることが可能となる。

謝辞

本研究の一部は、JST, CREST の支援 (グラント番号 JPMJCR1532) を受けたものである。

参考文献

- [1] A. Kawahara et al., *ISSCC*, 2013, pp. 220-221.
- [2] R. Yonesaka et al., *IEEE-NANO*, 2016, pp. 790-791
- [3] S. Fukuyama et al., *NVMTS*, 2018, pp. 1-4

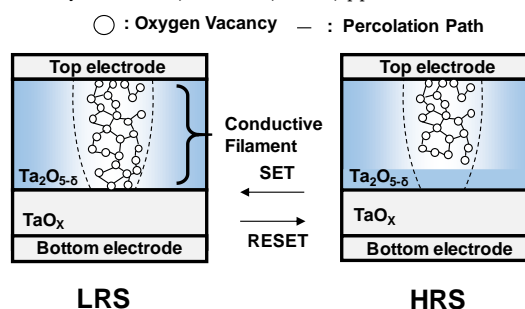


図1. ReRAM の動作原理

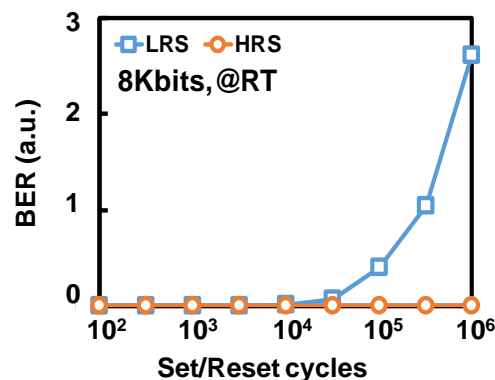


図 2. 書き換え回数に対するエラーの増加