

Chopper-AMP における入力インピーダンスの解析

荒川 祐貴[†] 升井 義博[†]

[†] 広島工業大学 工学部 電子情報工学科

1. はじめに

低周波を有する信号を CMOS-AMP で増幅する時、フリッカ雑音(1/f 雑音)が大きな問題となる。フリッカ雑音の大きさは主に MOS トランジスタ(MOSFET)の面積や単位面積当たりのゲート容量などの構造に起因する。微細化が進む現代の集積回路では MOSFET の大きさには限界があり、MOSFET の面積に頼らない 1/f 雑音の低減手法として Chopper-AMP が利用されている。しかし、Chopper-AMP は変調を利用することで入力インピーダンスが低下する問題点を抱えており、入力インピーダンスを解析することが重要となる。そこで本稿では Chopper-AMP の入力インピーダンスを解析し報告する。

2. Chopper-AMP の基本的な原理

図1に示すブロック図が主な Chopper-AMP の構成図である。信号増幅にあたり、はじめに変調周波数 f_c の変調用チョッパによって入力信号をコーナー周波数(熱雑音とフリッカ雑音が交差する周波数)より高周波に変調する。すると、高周波成分では 1/f 雑音の影響を少なくすることができる。増幅後、復調用チョッパで元の周波数帯域に戻し、LPF をかけ、高周波成分の雑音を除去する。これが Chopper-AMP の基本的な原理である。

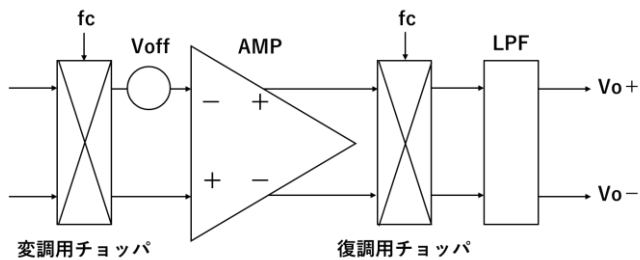


図1 Chopper-AMP の構成図

3. 入力インピーダンスの測定方法

図2が試行した入力インピーダンスを測定する回路図になる。CMOS-AMP の入力インピーダンスを測定するために、AMP をボルテージフォロア構成とし、入力インピーダンス (Z_2) を求めるシミュレーションを行った。信号源の出力インピーダンス (Z_1) を $R = 10M\Omega$ と仮定し、入力インピーダンスを V_s のポイントで分圧の法則から求める。以下の式(2)がその理論式である。

$$V_s = Z_1 \cdot V_{in} / (Z_1 + Z_2) \quad \text{式(1)}$$

$$\Leftrightarrow Z_2 = Z_1 \cdot V_s / (V_{in} - V_s) \quad \text{式(2)}$$

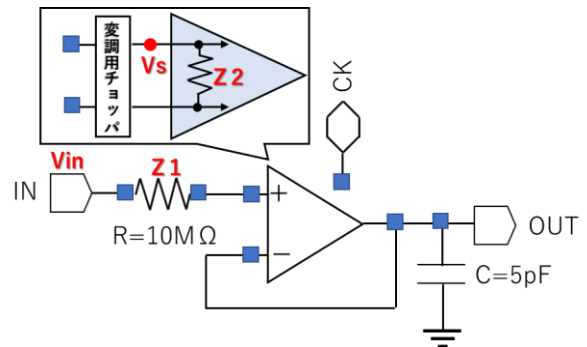


図2 入力インピーダンスの測定回路

4. インピーダンスの解析結果

変調周波数を 0Hz(変調なし), 2MHz, 5MHz, 10MHz と変化させて入力インピーダンスの変化を解析した結果が図3である。入力周波数が低い帯域では変調の有無で約 30~40 倍のインピーダンスの違いが現れることがわかった。

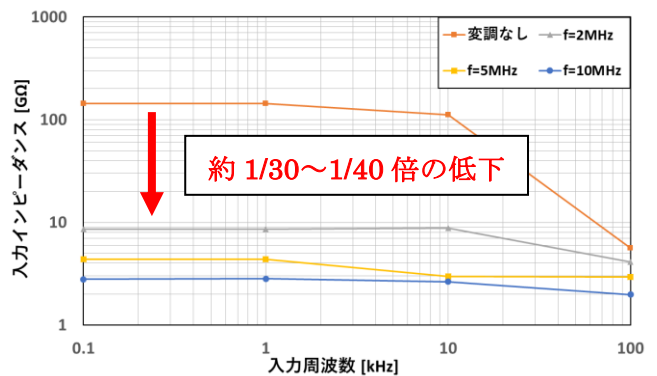


図3 変調周波数の変化によるインピーダンス特性

5. 今後の課題

CMOS-AMP の性能を評価する上で入力インピーダンスは重要な評価項目となり、如何に高く保つかが重要である。CMOS-AMP で発生する 1/f 雑音を低減していく過程で、入力インピーダンスを考慮した Chopper-AMP の設計を実現していく必要がある。

【謝辞】

本研究は東京大学大規模集積システム設計教育研究センターを通じてケイデンス株式会社とローム株式会社の協力、及び JSPS 科研費 JP18K19792 の助成を受けて行われたものである。

【参考文献】

[1] 雑音と線形性を考慮した CMOS 低雑音増幅器の設計手法に関する検討-電子情報通信学会論文誌

[2] 1/f ノイズの基本, その除去方法(Robert Kiely) - Analog Dialogue