

MNIST の識別が可能な 3 層スパースターナリーニューラルネットワークの FPGA 実装性能の検討

関口 翔平[†] 河原 尊之[†]
[†] 東京理科大学工学部電気工学科

1. はじめに

近年, IoT 社会の普及により情報量が増加しているため, 電力および面積に制限のあるモノ側での情報処理が求められている. 本稿では, 3 層スパースターナリーニューラルネットワークを Vivado HLS を用いた高位合成により FPGA に実装し, 中間層のニューロン数を 16, 32, 64, 128, 256 と変化させたときの正答率, 消費電力, 回路規模について検討する.

2. スパースターナリーニューラルネットワーク

スパースターナリーニューラルネットワークとは, 入出力を(-1, 1)の 2 値, 重みを(-1, 0, 1)の 3 値とし, 重み 0 の配線を回路上に実装しないことで回路の小規模化を目指すものである[1]. 図 1 にそのイメージを示す.

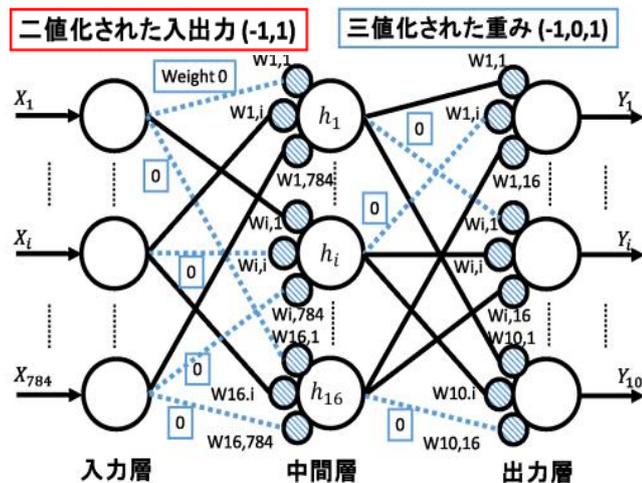


図1 スパースターナリーニューラルネットワークのイメージ

3. 検討項目

3.1 重み 0 の割合の比較

MNIST の推論が可能なスパースターナリーニューラルネットワークを FPGA に実装するためには, あらかじめ重みを学習させておかなければならない. このとき, 重み 0 は回路上に配線しないと考えるため, 中間層のニューロン数を変化させたときにその割合は重要な要素となるため比較検討した.

3.2 実機での MNIST の正答率の比較

正答率と回路規模はトレードオフの関係であると考え, 3 層スパースターナリーニューラルネットワークを高位合成により FPGA に実装し, 実機での MNIST の正答率を比較検討した.

3.3 FPGA での LUT の使用数および消費電力の比較

3 層スパースターナリーニューラルネットワークを高位合成により FPGA に実装したときに, 中間層のニューロン数による LUT の使用数および消費電力の変化を比較検討した.

4. 検討結果

図 2 に検討から得られた結果を示す.

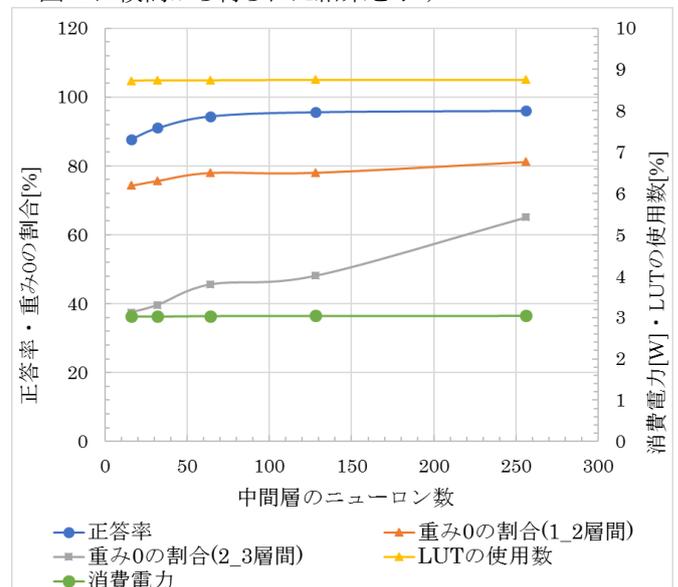


図2 正答率, 消費電力, 回路規模の比較

図 2 から, 中間層のニューロン数が 16 から 256 に増えると, 正答率は 8.25% 増加し, 各層の間の重み 0 の割合はそれぞれ 6.9%, 27.58% と増加するが, 消費電力は 0.0009% しか増加しておらず, LUT の使用数も 0.02% しか増加していないことが分かった.

5. まとめ

3 層スパースターナリーニューラルネットワークを高位合成により FPGA に実装すると, 中間層のニューロン数が増加しても最適化により LUT の使用数が 0.02% しか増加しないことが分かった. しかし, 本研究では中間層のニューロン数を 16, 32, 64, 128, 256 にしか変化させていないため, ニューロン数をさらに増やすことで検討を深める必要がある.

参考文献

[1] 吉田康彦, 河原尊之, “IoT 向け三値化ニューラルネットワークの検討”, 電子情報通信学会研究会, 2017.12.