

# ハードウェアアクセラレータの放射線耐性 Radiation tolerance of a hardware accelerator

寺田涼 渡邊実

Ryo Terada Minoru Watanabe

静岡大学 工学部電気電子工学科

Faculty of Engineering, Department of Electrical and Electronic Engineering, Shizuoka University

## 1. はじめに

原子炉周辺や宇宙空間において半導体デバイスを使用する場合には、高エネルギーの放射線の影響を受ける。影響の一つにフリップフロップの値が反転したり、回路の動作が一時的におかしくなるソフトエラーがある。ソフトエラーを抑えるには回路の多重化が有効である。本稿では、多重化によるソフトエラー耐性を評価する。

## 2. 多重回路

回路の多重化とは同じ回路を複数実装して多数決回路により出力を得る方法である。三重回路ならば、同じ回路を3つ実装しその多数決を出力とする。もし、ソフトエラーが発生して一つの回路出力が反転しても、多数決により正常値を出力できる。回路は多重化するほど冗長性が増し、ソフトエラー耐性は高くなる。

## 3. 評価回路

16ビット加算回路を多重化した、三重16ビット加算回路と五重16ビット加算回路を設計した。これにエラーインジェクションを行い、多重回路のソフトエラー耐性を評価する。実装した三重16ビット加算回路のブロック図を図1に示す。回路はFPGAに実装した。

## 4. 評価結果

多重化したレジスタ出力の多数決の結果がレジスタの正常値と不一致だった場合を異常として検出した。

表1 評価条件

回路	動作周波数 (MHz)	エラーインジェクション回数 (回/秒)
三重回路	50	336万
五重回路	50	560万

表2 多重16ビット加算回路の異常検出数

回路	異常検出数(回/秒)		
	レジスタ_a	レジスタ_b	レジスタ_c
三重回路	186	190	5541
五重回路	0.10	0.10	59.03

表1の条件でエラーインジェクションを行った際の異常検出回数を表2に示す。表2より五重回路の異常検出数は三重回路と比較して、レジスタ\_a、レジスタ\_bでは約0.054%に、加算結果が書き込まれるレジスタ\_cでは約1.1%になっている。16ビット加算回路の多重化では、五重回路は三重回路の約94倍のソフトエラー耐性を持つ。

## 5. まとめ

三重16ビット加算回路と五重16ビット加算回路を設計し、エラーインジェクションでソフトエラー耐性を評価した。今後は、放射線を照射して評価する予定である。

## 参考文献

- [1] 高江洲康太郎, 吉田 たけお, ”多数決冗長系における多数決回路の高信頼化に関する一検討,” 電子情報通信学会論文誌, vol.J84-D-I, no.4, pp, 378-388

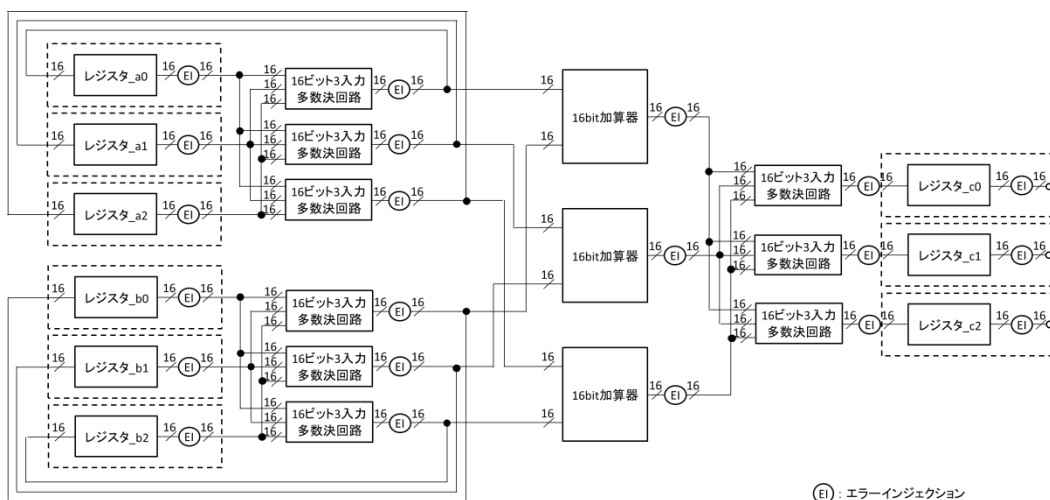


図1 三重16ビット加算回路のブロック図