

NOT 回路と抵抗のみで構成した 設計の容易なフラッシュ型 AD 変換器

池田 将英[†] 和田 康太郎[†] 升井 義博[†] 前田 俊二[†] 田中 武[†]
[†] 広島工業大学工学部電子情報工学科

1. はじめに

AD 変換器は体温計、湿度計などさまざまなところで必要とされている。しかし、AD 変換器の設計には分圧の計算や回路のレイアウトが必要となり、時間がかかる。そこで、本論文では NOT 回路と抵抗のみで構成した設計の容易なフラッシュ型 AD 変換器の構成を提案する。

2. 回路の特徴

提案する AD 変換器は一般的なフラッシュ型とは異なり NOT 回路と抵抗のみを用いて比較器を構成している⁽¹⁾。比較器は図1に示すように NOT 回路の上下に抵抗を接続した構成となっている。そのため、抵抗の値を変えることによってしきい値電圧を設定することができ⁽²⁾、回路設計が容易である。VDD 側に抵抗を接続することによりしきい値電圧が降下し、VSS 側に接続することによりしきい値電圧が上がる。設計を容易にするために、使用する抵抗は1kΩの単位ユニットをアレイし、比較器のしきい値を設定している。

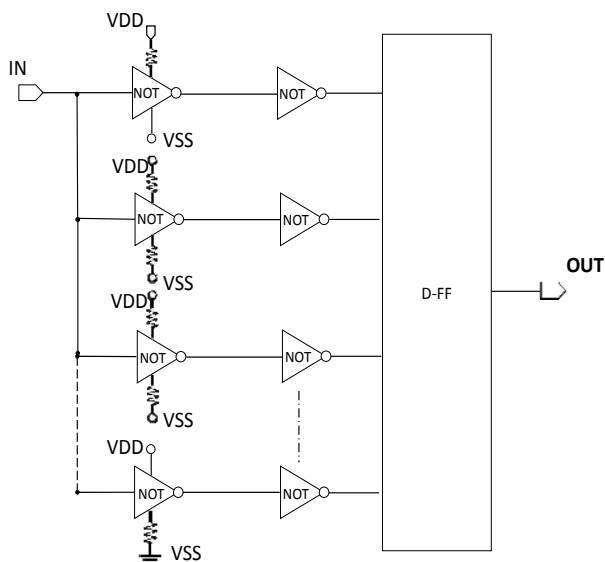


図1 回路図

3. シミュレーション結果

0.18 μm CMOS プロセスを用いた 3bit フラッシュ型 AD 変換器を設計し性能を評価した。表1に設計したフラッシュ型 AD 変換器の性能を示す。図2に波形を示す。平均消費電流は入力電圧を 0.4V~1.5V にスイープした時のものを示している。

表1 性能一覧

bit 数	3bit
DNL [LSB]	0.074 ~ -0.068
INL [LSB]	0.012 ~ -0.071
電源電圧 [V]	1.8
平均消費電流 [μA]	8.7
平均消費電力 [μW]	15.6
プロセス	0.18 μm CMOS
入力電圧レンジ [mV]	335 ~ 1513

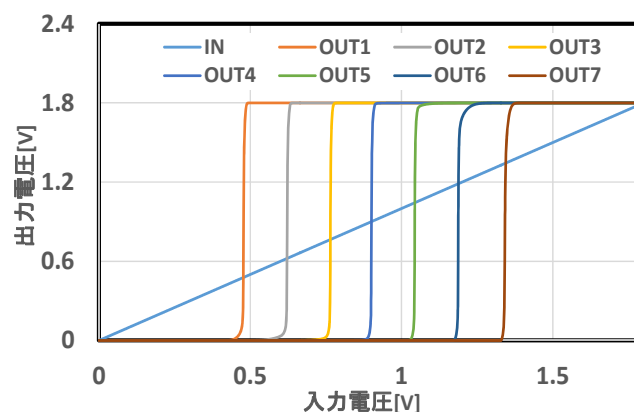


図2 出力波形

4. まとめ

本稿では NOT 回路と抵抗のみを用いた 3bit フラッシュ型 AD 変換器を提案した。今回、設計した回路はアナログ部を 1kΩ の抵抗と NOT 回路のみで構成できるため、設計とレイアウトが容易である。今後の目標として AD 変換器の高 bit 化を目指す。

謝辞

本研究は東京大学大規模集積システム設計教育研究センターを通してケイデンス(株)、およびローム(株)の協力で行われたものである。

参考文献

- (1) 和田 康太郎、升井 義博、田中 武:「エネルギーハーベस्टのための低消費電力フラッシュ型 AD 変換器」:第1回電子デバイス・回路・証明・システム関連教育・研究ワークショップ、pp10~pp11(2015)
- (2) 橋田啓示ほか:「CMOS LSI の Open 故障現象の研究」、高知工科大学 卒業研究報告書、2007.