

画像処理機能のハードウェア化における 高位合成系の評価

桑原 博哉[†] 渡邊 誠也[†] 名古屋 彰[†]
[†] 岡山大学大学院自然科学研究科

1. はじめに

近年、4K や 8K といった高精細な動画が普及しつつあり、画像処理における計算コストの増大に対して、ハードウェアアクセラレータによる対応が求められている。一方で C 言語などの高水準言語を用いた動作記述から RTL 記述を生成する高位合成技術が注目されている。しかし、高水準言語はソフトウェア的な逐次処理の記述が基本であるため、性能面で最適なハードウェアが合成されるとは限らないという問題がある。

そこで、本研究では、画像処理という分野を対象に、設計者が希望する回路を合成するための高位合成ツールの使用方法を明確化する。

2. 高位合成ツール Vivado HLS

本研究では、Xilinx 社の提供する高位合成ツール Vivado HLS^[1] を用いて高位合成を行う。Vivado HLS は、C、C++を主な入力とし、VHDL、Verilog HDL を出力する。合成時には、専用ライブラリを用いた変数のストリーム指定、目標とする最大遅延時間（以降、Target と呼ぶ）の指定、ディレクティブベースの最適化指示子によるパイプライン化などの様々な最適化を施すことができる。

3. 評価に用いるアプリケーションとその実装手法

本研究では、(1) ガウシアンフィルタ、(2) DCT、(3) JPEG エンコーダの一部、の3種類のアプリケーションの実装を行った。(1) は1ピクセル単位に対する処理、(2)、

(3) は画像のブロック単位に対する処理が基本となる。

3種類のアプリケーションについて、(a) メモリインタフェース、(b) FIFO インタフェース、の両者の設計を行い、それぞれの設計記述から高位合成を行う。その際に、主に PIPELINE ディレクティブ、DATAFLOW ディレクティブ、ARRAY_RESHAPE ディレクティブの適用の有無によって、合成結果の性能や使用リソース量 (LUT 数、FF 数) にどのような影響が生じるかを比較することにした。

4. 実装と評価

FPGA (XC7Z020 CLG484-1) への合成結果の一例として、(2)-(b) の設計からの合成結果を、性能と FF 数との関係としてまとめたものを図1に示す。合成結果を示すために用いている図1中の各記号は、それぞれの高位合成時に適用したディレクティブの違いを表している。

(1)、(2)、(3) の各実装結果から、設計者の希望する回路合成のための概ねの指針として以下が判明した。

性能を重視する場合は、(a) では、関数に対しては PIPELINE ディレクティブと DATAFLOW ディレクティブを、入力に対しては ARRAY_RESHAPE ディレクティブを適用することが有効である。(b) では、PIPELINE ディレクティブと DATAFLOW ディレクティブを適用することが有効である。

リソース削減を重視する場合は、(a)、(b) いずれの設計とも、これらのディレクティブを適用しない合成が有効である。

5. 今後の課題

今後の課題として、(1)、(2)、(3) などのアプリケーションとはデータアクセス特性が異なるアプリケーションに対しても、同様の比較評価を行うことが挙げられる。

参考文献

[1] http://japan.xilinx.com/support/documentation/sw_manuals_j/xilinx2014_3/ug902-vivado-high-level-synthesis.pdf.

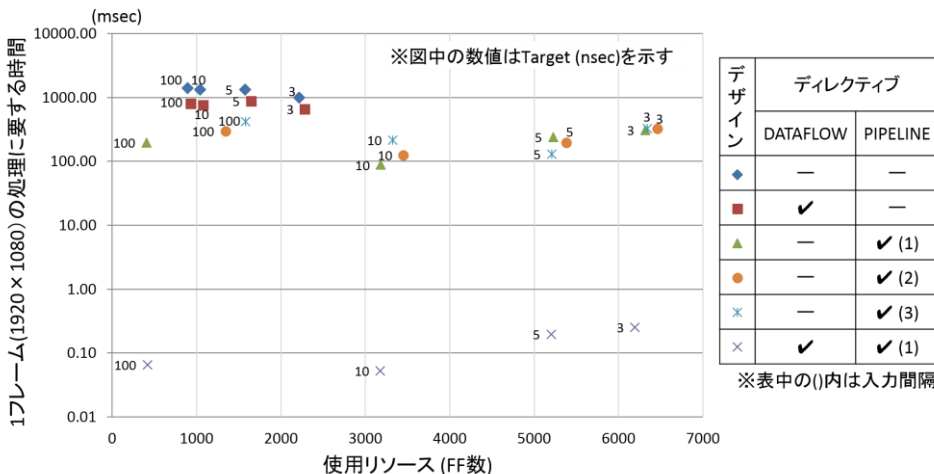


図1. DCT(FIFO インタフェース)の高位合成における条件と合成結果の関係