

# 高密度ダイナミック光再構成型ゲートアレイ

窪田 貴之<sup>†</sup> 渡邊 実<sup>†</sup>  
<sup>†</sup> 静岡大学大学院 工学研究科

## 1. はじめに

我々は光技術と集積回路技術を融合した新たな高速動的再構成デバイスとして、光再構成型ゲートアレイ (ORGA: Optically Reconfigurable Gate Array) の研究開発を行っている。ORGA は、光による回路情報の高速転送と大容量のホログラムメモリを用いることにより、高速な再構成と共に大量の回路情報の保持が可能である。よって、ORGA は動的再構成を行うことで仮想的に大規模なゲート数を実現することができる。ORGA-VLSI には光情報を受け取るために、多数のフォトダイオードが実装されている。ORGA のゲート密度を高めるためには、フォトダイオードの実装密度を向上させる必要があるが、それには短い波長のレーザの使用が有効である。本稿では、404nm レーザを用いたダイナミック ORGA の性能評価の結果について報告する。

## 2. 光再構成型ゲートアレイ

ORGA は図 1 のように、レーザアレイ、ホログラムメモリ、ORGA-VLSI の 3 つから構成される。ホログラムメモリには大量の回路情報が記憶され、それらはレーザアレイによってアドレッシングされる。ホログラムメモリから読み出された回路情報は、光のパターンとして 2 次元の光パスにより完全並列に VLSI 上に転送される。そして、この光情報を VLSI 上に多数実装されたフォトダイオードによって読み取ることにより、ゲートアレイが動作する。ORGA は光による回路情報の高速転送と大容量のホログラムメモリの使用による大量の回路情報の保持の両立が可能である。以上のことから、ORGA は動的再構成を行うことにより仮想的に大規模なゲート数を実現可能である。

## 3. 光再構成型ゲートアレイ VLSI の集積化

ゲート密度向上には、VLSI 上に各フォトダイオードの実装間隔を小さくする必要がある。しかし、その間隔は式(1)に示すレーザ光の回折限界によって制限されてしまう。

$$D = 1.22 \frac{\lambda}{NA} \quad (1)$$

ここで、 $D$  はスポット径、 $NA$  はレンズの開口数、 $\lambda$  はレーザ光の波長である。式(1)から短い波長のレーザ光を用いることによりスポット径を小さくすることができる。従来の ORGA では、波長 850nm の VCSEL を使用しており、そのスポット径は  $30.4 \mu\text{m}$  であった。初期に開発した ORGA-VLSI は、スポット径に十分な余裕を持たせるため、フォトダイオード間隔を  $90 \mu\text{m}$  としていた。しかし、 $0.18 \mu\text{m}$  スタンダード CMOS プロセスを使用すれば、その間隔は  $20 \mu\text{m}$  以下に

することが可能であり、高密度化のためにも短い波長のレーザが必要であった[1]。

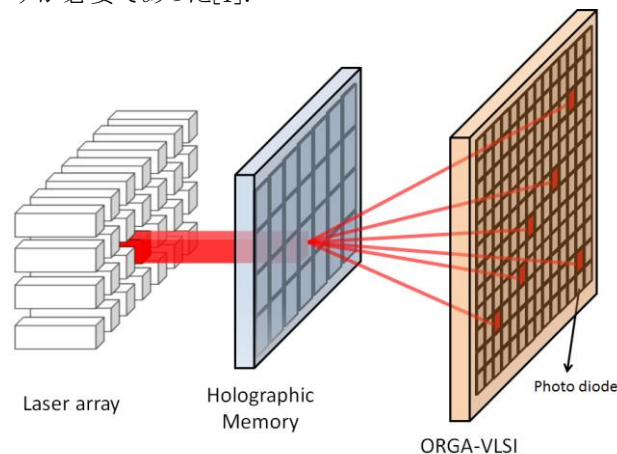


図1. 光再構成型ゲートアレイの概略図

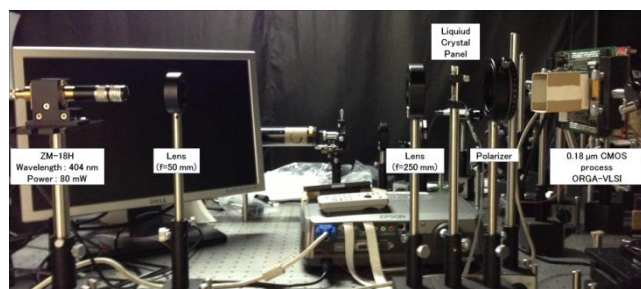


図2. 光学系の写真

## 4. 光再構成評価試験結果とまとめ

図2に示すように  $0.18 \mu\text{m}$  CMOS プロセスダイナミック ORGA-VLSI と波長 404nm, 80mW のレーザ(ZM-18H; Z-Laser Optoelektronik GmbH)を用いて光再構成型ゲートアレイを構成した。ここに 2 ビット乗算器を実装した結果、再構成時間は  $160.7 \mu\text{s}$ 、回路保持時間は  $5.41\text{ms}$  であった。この回路保持時間は現在の DRAM のリフレッシュ時間と同程度である。本実験では約  $30 \mu\text{m}$  間隔でフォトダイオードを実装した光再構成型ゲートアレイまで実証した。加えて、それぞれの明点ビットのピクセルサイズは理論上  $14.4 \mu\text{m}$  となる。以上の結果から、今後 ORGA-VLS のゲート密度をさらに向上させることが可能である。

## 参考文献

- [1] T. Kubota, M. Watanabe, "A dynamic optically reconfigurable gate array using a blue laser," International Conference on Photonics, Melaka, Malaysia, Oct., 2013.