

# FPGA 実装に向けたハイゼンベルクモデルを用いたシミュレーテッドアニーリングの検討

野見山 敏輝 河原 尊之  
東京理科大学工学部電気工学科

## 1. はじめに

組合せ最適化問題を解くための手段としてイジングモデルとシミュレーテッドアニーリング(SA)が挙げられる。本稿では通常のイジングモデルではなくハイゼンベルクモデルを利用することで性能向上と計算量の低減を確認した。

## 2. イジングモデルと組合せ最適化問題

イジングモデルとは上向き(+1)と下向き(-1)のスピンの値を取る格子点から構成される。スピン $\sigma_i$ と $\sigma_j$ の相互作用 $J_{ij}$ とスピン $\sigma_i$ の外部の磁界 $h_i$ によってモデル全体のエネルギー $E$ は次のように表される。

$$E = - \sum_{i,j} J_{ij} \sigma_i \sigma_j - \sum_i h_i \sigma_i \quad (2.1)$$

全体のエネルギー $E$ が小さくなるようにスピンの値を更新することで組合せ最適化問題の近似解を求めることができる。スピン $\sigma_i$ の更新にはシミュレーテッドアニーリング(SA)と呼ばれるアルゴリズムを簡素化した式を用いて行った。[1]

$$\sigma_i = -\text{sgn}(\Delta E \pm T) = -\text{sgn}\left(\sum_j J_{ij} \sigma_j + h_i \pm T\right) \quad (2.2)$$

$\Delta E \pm T$ の符号を確認してスピンを更新することで局所解から脱出することが可能になる。

## 3. ハイゼンベルクモデルを用いたシミュレーテッドアニーリング

イジングモデルに対してハイゼンベルクモデルはスピンの連続的な方向を持つモデルである。上向きと下向きのスピンの他に中間状態を追加することで、性能の向上が見込めないう検証した。今回は $\pm 1$ の2値の他にパラメータ $\pm s$ を追加して4値とした。組合せ最適化問題には8都市の巡回セールスマン問題を使い、パラメータ $s$ の値を変えてベンチマークを行った。更新回数は200回で10000回解いた際の最適解の数を図3.1に示す。

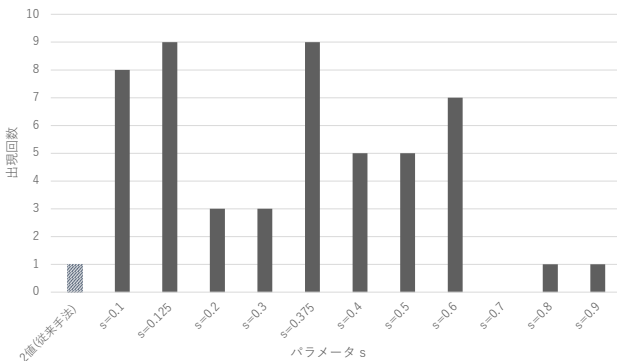


図 3.1 最適解の出現回数

次に300回更新して問題を解いたときの150回目から300回目までのエネルギー遷移を図3.2に示す。パラメータは $s = 0.25$ とした。

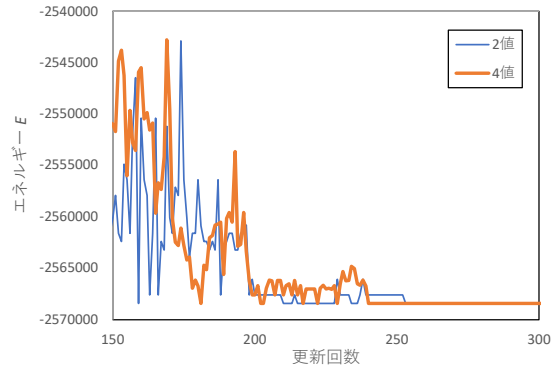


図 3.2 エネルギー遷移図

図3.1より4値で更新を行った方が2値よりも最適解を得られる回数が多いことがわかる。また図3.2よりエネルギーは4値の方が2値より20回ほど速く収束することが読み取れる。したがって、4値を採用することでSAの計算量の低減と性能向上を見込めると考える。

## 4. FPGA 化検討

FPGA実装するにはパラメータ $s$ を0.5や0.25などの2の累乗で割った数を採用することで、相互作用とスピンの積をビットシフトのみで計算できる。小数点演算を行うことなく計算できるため、回路のリソース使用量を削減できる。したがって、提案モデルはスピン状態を増やすが相互作用はそのままであるため、従来のイジングモデルと比較して同程度の回路規模で実装可能であり、低消費電力化と高速化ができないかと考える。

## 5. まとめ

本稿ではハイゼンベルクモデルを用いたSAは更新回数を抑えて最適解の出現回数を増加させることがわかった。今後は実際にFPGA実装して性能の検証を行いたい。

## 参考文献

- [1] A.Endo, T.Megumi and T.Kawahara, "Fabrication and Evaluation of a 22nm 512 Spin Fully Coupled Annealing Processor for a 4k Spin Scalable Fully Coupled Annealing Processing System" IEEE 22nd World Symposium on Applied Machine Intelligence and Informatics (SAMI 2024)