

基礎・境界 ソサイエティ

ニューズレター

April 2006 No.57



The Institute of Electronics, Information and Communication Engineers

第19回 回路とシステム軽井沢ワークショップ開催案内

第19回 回路とシステム軽井沢ワークショップ実行委員長
松永 裕介 (九大)

毎年、春に開催しております回路とシステム軽井沢ワークショップは、回路とシステムに関連した分野の研究者や技術者が集い、招待論文や投稿論文、パネル討論を通じて、分野内だけでなく分野間にまたがる境界領域の課題解決と、将来の研究分野の探求を目的としています。今回は、安浦 寛人先生(九州大学)により特別招待講演「「価値」と「信用」を取り扱う情報技術に向けて」をはじめ、16件の招待講演を含む多彩なプログラムを用意しております。研究者間の技術交流の場として、また最先端の研究に接する絶好の機会ですので、皆様奮ってご参加ください。

ホームページ：<http://www.ieice.org/ess/kws/>

開催日：2006年4月24日(月)、25日(火)

会場：軽井沢プリンスホテル・西館・国際会議場 浅間

(長野県北佐久郡軽井沢町軽井沢, TEL 0267-42-1111)

会場受付：4月23日(日) 18:00~20:00, 24日(月) 8:00~, 25日(火) 8:00~

浅間会場前ロビー

特別招待講演：

「「価値」と「信用」を取り扱う情報技術に向けて」安浦 寛人(九大)

招待講演：下記の招待講演などを企画しています。

「MOSモデルの動向とHiSIMの紹介(仮)」江崎 達也(広島大)

「HiSIMとPSPのベンチマーク結果」大黒 達也(東芝)

「GAによるモデルパラメータ抽出(仮)」馬場 俊祐(沖電気工業)

「スイッチング系のダイナミクスとハイブリッド性」引原 隆士(京大)

「新しいSoC技術を用いた指紋認証チップ」重松 智志(NTT)

「バイオ分野における化学発光計測とワイヤレス光センサ」矢澤 義昭(日立)

「手ぶれ検出用2軸ジャイロモジュール」栗原 一夫(ソニー)

「RF磁気センサによるチップ上高空間分解能EMC計測」山口 正洋(東北大)

「MPEGオーディオの最新動向と応用」野村 俊之(NEC)

「知的情報アクセスを実現するための映像検索に関する研究動向」長谷山 美紀(北大)

目次	第19回 回路とシステム軽井沢ワークショップ開催案内	1
	アナログ回路技術小特集号(英文論文誌A)論文募集	3

「VDEC のこれまでの 10 年と今後の展開」 浅田 邦博(東大)
「ばらつきを克服する設計技術」 小野寺 秀俊(京大)
「Extended Skip Graph for P2P File Exploration」 藤田 聡(広島大)
「An experimental study of web structure mining」 宇野 裕之(阪府大)
「The weakest failure detectors for the stable leader election」 小野 廣隆(九大)
「モデル検査による LAN 設定の検証」 櫻田 英樹(NTT)

参加費：

	2006 年 4 月 11 日(火)まで	2006 年 4 月 12 日(水)から開催期間中
会員	20,000 円	22,000 円
非会員	25,000 円	27,000 円
学生	8,000 円	9,000 円

※いずれも論文集代，論文データを収録した CDROM 代，懇親会費を含みます。

なお，本ワークショップに投稿された論文の著作権は筆者にあり，筆者が CDROM の収録を拒否されたものは収録しません。

※会員とは，電子情報通信学会，IEEE もしくは電気学会の会員です。

参加申込：

参加申込はワークショップのホームページよりお願いします。

会場の受付で参加申込することも可能です。

参加費は会場受付にてお支払い下さい。なお，軽井沢プリンスホテルに宿泊なさらない場合でも参加申込は必要ですので，必ず事前にお申し込み下さい。

参加に関する問い合わせ先：

田岡 智志 (参加担当幹事)

〒739-8527 広島県 東広島市 鏡山 1-4-1 広島大学大学院 工学研究科 情報工学専攻

Tel: 082-424-7666, Fax: 082-422-7028, E-mail: kws-19regist@mail.ieice.org

交通：電車 JR 北陸新幹線，軽井沢駅からタクシー5分，徒歩 15分

車 上信越自動車道碓氷軽井沢 IC から 10km

宿泊：

参加申込時に以下の特別料金(サービス料，諸税込)による軽井沢プリンスホテルならびに軽井沢千ヶ滝温泉ホテルの宿泊を受付けます。

ただし，2006 年 4 月 23 日(日)，24 日(月)の宿泊に限ります。

(料金に含まれるもの：1名さま、ルームチャージ税金込み・サービス料込み)

○ 軽井沢プリンスホテル 西館プリンスコテージ

- ・〈A1 タイプ〉 (ツイン2部屋、バストイレ1ヶ所，4名定員)
4名1棟利用 7,200円/人
- ・〈A2 タイプ〉 (ツイン2部屋、バストイレ1ヶ所，4名定員)
3名1棟利用 8,200円/人 (1、2名使用の両部屋とも)
- ・〈D1 タイプ〉 (ツイン2部屋，各部屋バストイレ付，4名定員)
4名1棟利用 7,700円/人
- ・〈D2 タイプ〉 (ツイン2部屋，各部屋バストイレ付，4名定員)
3名1棟利用 8,700円/人 (1、2名使用の両部屋とも)
- ・〈F1 タイプ〉 (ツイン4部屋、各部屋バストイレ付，8名定員)
8名1棟利用 7,700円/人
- ・〈F2 タイプ〉 (ツイン4部屋、各部屋バストイレ付，8名定員)
7名1棟利用 8,200円/人 (1、2名使用の各部屋とも)

- ※コテージ宿泊は1名からでも可能ですが、同泊者がいない場合はホテル側のアレンジに任せて頂きます。また、その場合、宿泊料金を指定してください。
- 軽井沢プリンスホテル 西館ツインルーム
 - ・1名1室利用 19,200円 (ツインの1名利用)
 - ・2名1室利用 10,200円 (ツイン)
 - ※西館ツインルームには25部屋ほど有線LANが敷設されている部屋があります。利用したい方は申込み時に「備考欄」にその旨を記載してください。なお部屋数に限りがあり、必ずしもご期待に添えるとは限りませんので、予めご了承ください。
 - 軽井沢千ヶ滝温泉ホテル(中軽井沢)
 - ・1名1室利用 10,200円 (ツインの1名利用)
 - ・2名1室利用 5,200円 (ツイン)
 - ※軽井沢プリンスホテル会場への送迎バスは、朝夕1便運行(約20分)。途中、会場を退場し軽井沢千ヶ滝温泉ホテルにお帰りの際は、タクシーまたは他の交通機関をご利用ください。
 - 注1：子供料金について
小学生以下ならば、上記の宿泊費から、500円割引となります。
 - 注2：取り消し料について
14日前～8日前:10%, 7日前～前日:20%, 当日:80%, 当日無連絡不参加:100%。

宿泊申込：

宿泊申込書は、ホームページから入手し、必要事項を記入して、E-mail または FAX で下記の宿泊申込先までお送り下さい。

西武観光

E-mail: y.tsuchiya@seibu-group.co.jp

TEL: 03-3981-8181, FAX: 03-3989-2359, 担当：土屋，薬沢，鈴木

振込の通知をお送りしますので、宿泊費は事前にお振込下さい。

宿泊申し込み締切日：

宿泊申込は2006年4月12日(水)までとなっております。なお、締切日以降でも空室があれば宿泊できますので、その際は上記宿泊申込先までお問い合わせ下さい。

宿泊に関する問い合わせ先：

尾保手 茂樹 (会計・会場・宿泊担当幹事)

〒316-8511 日立市 中成沢町 4-12-1 茨城大学 工学部 メディア通信工学科

Tel: 0294-38-7049, Fax: 0294-38-7049, E-mail: kws-19finance@mail.ieice.org

[プログラム]

ホームページ <http://www.ieice.org/ess/kws/>にてご確認ください。

－アナログ回路技術小特集号（英文論文誌 A）論文募集－

アナログ回路技術英文論文小特集編集委員会

基礎・境界ソサイエティではアナログ回路技術に関連した小特集を1993年以来、その時々に対応しいテーマを掲げて毎年行ってきました。今回も前回に引き続き最新の研究成果を発表・共有する場として、アナログ回路技術の広範な分野から論文をご投稿頂く「アナログ回路技術小特集」を平成19年2月号に企画いたしました。今日のLSI技術は、様々な機能を含むシステムを高速かつ低消費電力のシステムオンチップとして実現できるまでに進歩してきました。このようなシステムは主としてデジタル回路によって実現されて

はいますが、情報の入出力は当然アナログ信号で行われます。一方、デジタル回路といえども、システムの動作速度がデバイスの性能限界に近づくと、それはもはやアナログ回路として扱わなければなりません。また、多種多様な機能を搭載可能なアナログ・デジタル混載システム LSI では、システムの機能、性能、設計コスト等の制約のもとで、いかにアナログ回路部分を巧みに構成し、必要な機能をどのようにアナログとデジタルに切り分けするかが重要となります。最近では移動体通信やブロードバンドの飛躍的な発達に伴い、高速/高周波化、高精度化、高安定化を伴ったアナログ技術も重要となってきております。更に、アナログ回路設計においては、デバイスのモデリングとキャラクタライゼーションに始まり、ビヘイビアモデルからシステムレベルのシミュレーションに至るまで、必要な各段階でのモデリングとシミュレーションが重要な鍵となります。また、近年、アナログ回路の IP 化といった回路資産の標準化による設計の効率化や、FPAA（フィールドプログラマブル・アナログアレイ）化による回路の柔構造化、あるいはフローティングゲート MOSFET やマルチスレッシュホールド技術のアナログ回路への利用、ニューロやカオス等の非線形アナログ回路の実現など、新しいアナログ回路技術の胎動も感じられます。

このような背景から、この小特集号では、デバイスからシステムに至る種々のレベルにおけるアナログ回路の設計手法、シミュレーション技術、試験評価方法、その他関連のアナログ回路技術に関して最新の成果や将来の課題を広く議論することを目的としました。多数の論文の御投稿をお願い申し上げます。

1. 対象分野：アナログ回路設計技術、アナログ・デジタル混載システム技術、及びこれに関連する基礎理論、応用、及び実現技術

- ・低電圧・低消費電力アナログ回路
- ・アナログ・デジタル混載システム・回路・LSI 技術
- ・RF 帯アナログ回路、ネットワーク・通信システム用アナログ回路、知能システム用回路
- ・AD-DA 変換器、アンプ、変復調器、PLL、フィルタ、発振器、センサ回路、FPAA
- ・非線形電子回路
- ・デジタル回路（メモリ、マイコン、DSP など）におけるアナログ回路技術
- ・Built-In Self Test、ノイズ解析技術、基板結合ノイズの解析-低減技術
- ・回路最適化技術、回路性能補償技術
- ・アナログ回路向けのデバイスモデリングとシミュレーション技術
- ・アナログ設計 CAD の利用技術
- ・アナログレイアウト CAD
- ・ビヘイビアモデリングとシステムレベルシミュレーション技術
- ・その他、関連するアナログ回路技術

2. 論文の執筆と取扱い

通常の論文と同一とし、原則として、論文は刷り上がり 8 ページ程度、レターは刷り上がり 2 ページ程度とします。詳細は Information for Authors に従ってください。Information for Authors は、

<http://www.ieice.org/eng/shiori/mokuji.html>

から入手できます。封筒に「アナログ回路技術小特集」と朱記して御投稿下さい。もしくは電子メールにて、下記原稿送付先宛に、原稿の pdf ファイルをお送り下さい。和文の著者名、所属、連絡先、電話、FAX、電子メール等も添付してください。投稿後 5 日を過ぎても受理の連絡が無い場合、下記の連絡先までご連絡下さい。なお、査読後の再提出期間は短縮する場合がありますので、予めご了承下さい。

3. 論文投稿締切日 平成 18 年 6 月 17 日（土） 必着

4. 原稿送付先および問合せ先

和田和千 豊橋技術科学大学工学部情報工学課程 〒441-8580 愛知県豊橋市天伯町雲雀ヶ丘 1-1
Tel. 0532-44-6755, Fax. 0532-44-6757（系事務、共用）、E-Mail: wada@ics.tut.ac.jp

5. 小特集編集委員会

委員長 高木茂孝（東工大）
幹事 和田和千（豊橋技科大）、藤本竜一（東芝）
委員 浅井秀樹（静岡大）、石川雅之（木更津高専）、板倉哲朗（東芝）、片倉雅幸（ソニー）、
熊本敏夫（ルネサス）、島 健（神奈川大）、新谷 悟（アナログ・デバイセズ）、
高井伸和（群馬大）、高窪 統（中大）、塚田敏郎（STARC）、道正志郎（松下電器）、
兵庫 明（東京理科大）、堀田正生（武蔵工大）、森江 隆（九工大）、松谷康之（NTT）、
安田 彰（法政大）、山脇泰造（日立）、湯川 彰（NEC エレクトロニクス）
投稿件数により委員を増員する場合があります。