



【寄稿】(エレクトロニクスソサイエティ賞受賞記)

Si エレクトロニクス分野

「VLSI システムのノイズ問題に関する先駆的貢献」



永田 真 (神戸大学)

この度は、第 18 回エレクトロニクスソサイエティ賞を賜り、大変光栄に存じます。本賞へのご推薦・ご審査を頂きました諸先生方に深く感謝申し上げます。

VLSI システムのノイズ問題は、半導体集積回路設計分野において古くて新しい課題であり、集積規模の拡大、消費電力の低減、そして多機能化と高性能化など、高度する VLSI システム設計開発において乗り越えなければならない障壁として顕在化してきました。VLSI 分野における数多くの傑出した性能・機能達成の舞台裏で、卓越した設計者により様々なノイズの課題が克服されてきたことは注目すべき事実であります。このような中、これまで 15 年以上にわたり、国内外の半導体デバイスメーカー、設計サービスベンダ、設計ツールプロバイダ、等における開発現場の技術者・研究者と共同・連携しながら、VLSI チップと応用システムにおけるノイズの問題について多面的に取り組み、その理解と解析方法や対策技法について体系化を進めてきました。数多くの場面で、ノイズに関するデータと知見の共有や深い議論にお付き合い頂いた方々のご支援なしには、本受賞は実現しなかったと思います。心より御礼申し上げます。

さて、ここで着目している VLSI のノイズとは、電源ノイズです。集積回路が動作すれば、消費電流が動的に発生し、これが電源供給系の寄生インピーダンスに作用して電源電圧や電源電流の変動、すなわち電源ノイズを引き起こします。デジタル集積回路におけるタイミング変動やリーク電流の変動、ミックスドシグナル(アナログデジタル混載) VLSI における回路間の不要な干渉(クロストーク)、VLSI 応用システムにおける電磁環境両立性(EMC)の課題など、様々なトラブルの根源になることが知られています。

電源ノイズは集積回路の規模や動作周波数あるいは動作内容に依存し、チップからボード、さらにはケーブルや筐体まで広域に分散した物理構造に寄生するインピーダンスが関与します。回路とシステムの動作に起因する決定論的なノイズであり、これは電子のランダムな動き、熱によるゆらぎ、不純物準位へのトラップと放出など、統計的な振る舞いを示す素子ノイズとは本質的に異なります。

また、電源ノイズは集積回路の様々な場所で、シリコン基板上の電位変動(=基板ノイズ)として、あるいは金属配線に消費電流が流れることによる電磁界の変動(=電磁ノイズ)として、属性を変えながら広い範囲の周波数で観測されます。デジタル回路のクロック同期動作は周期的でインパルス様の電源ノイズを引き起こし、高次数の高調波成分が高周波無線回路の帯域内スプリアスとして混入します。基板ノイズはアナログ回路における素子のしきい電圧を動的に変化させ、素子マッチングやリーク電流変動により歪特性を劣化します。電磁ノイズは、空間を伝搬して他の機器の動作や特性に干渉します。いずれも、局所的な回路の動作が、ノイズを介して VLSI 応用システムの全体性能にネガティブな影響をおよぼす事象であり、時間・空間・周波数において幅広く作用します。このような課題の拡がりには 2000 年代初頭から議論されてきました(図 1)。

さらに近年、電源ノイズが VLSI システムの内部で扱われる情報処理プロセスや情報データと強い相関を示すことから、電源ノイズの統計的解析が、例えば暗号処理における秘匿データの推定に使われる問題が顕在化しています。暗号アルゴリズムは強固な数学的基盤に基づきますが、デジタル集積回路として具体化されると、電源ノイズのように本来の情報流ではない経路、すなわちサイドチャンネルと呼ばれる傍流経路を通じて秘匿性が損なわれる危険性が指摘されています。

このようにノイズ問題は、集積規模や機能性・性能の拡大とともに複雑化・複合化する厄介な存在です。

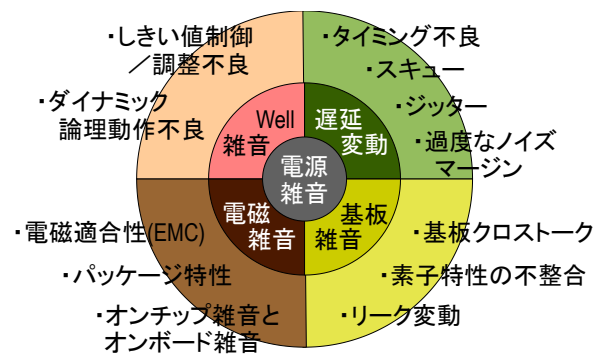


図 1 電源ノイズの問題 (2005 年頃の課題意識)

筆者はこれまで、VLSI のノイズ問題を俯瞰的に捉え、多くの事象に共通に使える理解と対策の抽出に努めてきました。ノイズ問題が難しいのは、「ノイズの発生や伝播の予測」および「ノイズが機能や性能に及ぼす影響の想定」を定量的に見極めることが容易でないからです。

「ノイズの発生や伝播の予測」について、電源ノイズの発生と伝播をチップレベルで精度良くシミュレーションするため、「大規模設計向けの大容量・高効率解析手法」、「小規模だが精度の高い解析手法」、および「ノイズの実測」の三者の相関性を示すことの重要性を提案しました(図 2)。ノイズ発生のモデリングには、トランジスタレベルの詳細な電流解析手法と、論理ゲートレベルのスイッチング情報に基づく電流見積手法があります。ノイズ伝搬のモデリングには、伝搬経路を構成する半導体不純物層や金属配線層等の自己および相互の結合を限定的な狭い範囲で高精度に表現する手法と、チップレベルの広い範囲をメッシュ状に粗く近似する手法があります。このように解析規模や解析精度の異なる手法を、VLSI システムの全体に階層的に適用し、効率のかつ精度を維持したシミュレーション・フローを構築する必要があります。ノイズ・シミュレーション結果の確からしさを評価する尺度は実測との相関性(コリレーション)です。あらかじめ、小規模だが精度の高いノイズ解析の期待できる標準的な解析対象を規定して、ノイズの振幅や周波数成分について期待される精度が得られるようシミュレーション・フローを検証して較正する、すなわちチューニングします。これを大規模の(未知の)VLSI システムの設計に適用することで、ノイズ・シミュレーションの定量的信頼性を確保できることとなります。このような手続きの必要性を示し、半導体製造プロセスの世代や種類に対して実践することを提案しました。ここでノイズの実測データを収集するため、チップ内部の電源配線・グランド配線・シリコン基板の電圧変化をその場で(オンチップで)観測するオンチップモニタ技術を開発しました。

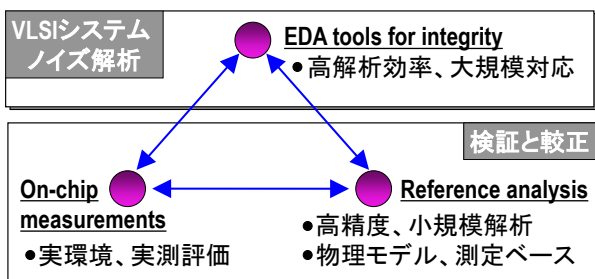


図 2 VLSI システムのノイズ・シミュレーション

「ノイズが機能や性能に及ぼす影響の想定」について、電源ノイズが VLSI システムの全体性能にどのように作用するか見極めるエミュレーション手法として、Hardware-in-the-loop (HILS) 環境によるノイズ評価法を提案しました。一例として、移動体通信システムにおいて、ベースバンド処理を担うデジタル回路のノイズによる無線信号帯域内のスプリアスが通信性能に及ぼす影響を、無線通信アナログフロントエンドとノイズ発生機構を混載したテストチップにより評価しました。無線通信システムシミュレータにより移動体通信方式に準拠した変調信号を生成し、これをテストチップに導入して、アナログフロントエンドによる信号処理出力を得るとともに、無線通信システムシミュレータに帰還して復調します。このようにシミュレータとテストチップを閉回路統合したループバックシステムを構築することで、テストチップ内部のノイズ干渉がスループット等の通信システム性能に与える影響を定量的に予測できることを実証しました。無線通信システム要件に照らして、スプリアスの許容量あるいは必要とされる削減量について知見を得ることができます。

これらの技法により、VLSI システムの構成要素である回路・チップ・パッケージ・プリント基板の全体を包括してノイズ問題の原因と結果を理解する助けとなり、設計者がノイズ対策仕様を策定しやすくなります。

VLSI システムのノイズ問題は、EMC やセキュリティなど、安全・安心の基本的な属性に深く関与するものであり、今後ますます目を離せなくなるでしょう。産業の広範な領域において、デバイス・回路・システムの階層をまたぐ設計法やモデリング(シミュレーション)手法を身につけたノイズ問題エキスパートの輩出が求められます。これからも、ノイズ問題に対処する新しく役に立つ技法の創出と体系化を追求したいと考えています。

最後に、本研究は産学連携、科研費、NEDO 委託事業、総務省委託事業などにより推進しました。

著者略歴：

1993 年学習院大学院物理学専攻修士課程了、1994 年広島大学院材料工学専攻博士課程退学、同年、広島大助手、2002 年神戸大助教授、2009 年同教授、現在同大学院システム情報学研究所教授。博士(工学)。2002 年～2005 年英文誌 C 分冊編集委員。2015 年論文賞。VLSI における雑音とセキュリティに関する研究開発に従事。本会シニア会員。

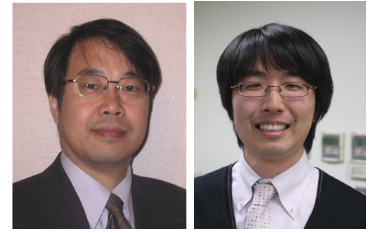


【寄稿】(エレクトロニクスソサイエティ賞受賞記)

化合物半導体および光エレクトロニクス分野 「テラヘルツ固体素子の先駆的研究」

浅田 雅洋 (東京工業大学)

鈴木 左文 (東京工業大学)



このたび、平成 27 年度のエレクトロニクスソサイエティ賞をいただけることとなり、大変光栄に存じます。本選考にかかわられた学会員の皆様、ご推薦いただきました皆様、この研究を支えてくださった多くの方々へ深く感謝申し上げます。

この賞をいただけることになった研究は、光と電波の中間の未開拓周波数であるテラヘルツ帯の室温半導体光源に関するものです。およそ 0.1~10THz のテラヘルツ帯は分光分析、透過イメージング、大容量無線通信など、さまざまな応用が期待され、現在、盛んに研究が行われています。分光分析では、テラヘルツ帯での有機物の特徴的なスペクトルから、化学、医療、バイオ・医薬品分析、環境計測などへの応用が期待され、またイメージングでは、多くの物質に対する透過性から、危険物質検出などのセキュリティ応用や非接触測定による工業材料の検査などの産業応用が期待されています。通信分野では、広帯域の未開拓周波数として、比較的短距離での数十~百 Gbps の超高速無線伝送が期待されています。これらのさまざまな応用には、この周波数帯の電磁波を発生できる光源がキーデバイスとなりますが、室温動作、高効率・高出力、コンパクトさという点を全般的に満足できるデバイスがないのが現状です。半導体単体の光源では、光の側からは量子カスケードレーザが盛んに研究されており、最高動作温度も上昇していますが、まだ室温動作は実現していません。マイクロ波・ミリ波の側から電子デバイスの動作周波数を上げていく研究もあり、室温デバイスとして、ダイオードではタンネット、インパット、ガン、共鳴トンネルダイオード (RTD)、また、トランジスタではヘテロ接合バイポーラトランジスタ (HBT)、高電子移動度トランジスタ (HEMT)、シリコン CMOS トランジスタが研究されています。これらの電子デバイスは数百 GHz の動作が報告されていますが、我々はこの中の RTD において、半導体単体電子デバイスで初めて 1THz を超える室温発振に成功しました。

我々のテラヘルツ光源に関する研究は、1998 年頃に浅田が、RTD にテラヘルツ波を照射して電流電圧特性がどう変わるか見てみたいということで始めた実験がきっか

けになっています。これは、RTD のような半導体量子構造にフォトンエネルギーが数 meV のテラヘルツ波をあてたら誘導放出や吸収が起こるかという物理的興味と、それを利用した新しい高速デバイスができないかという漠然とした内容でしたが、この実験を考え始めたときに、テラヘルツ光源に便利なものがほとんどないことを知り、半導体によるコンパクトな光源の研究へと入って行きました。当時は、周波数 1THz 以上の電磁波の単色光源として実験室で使用可能なものは、ガスレーザか電子管しか探せませんでした。これらは非常に大きく、コンパクトな光源の必要性を痛感しました。現在は、マイクロ波からの通倍、単一走行キャリアフォトダイオード (UTC-PD) による光の差周波数発生、パラメトリック発振器など、単体の光源ではないものの、使いやすい装置も出てきています。

この研究では RTD でテラヘルツ波の誘導放出や吸収 (フォトンアシストトンネルと呼ばれる現象) が観測できました。しかし、それを用いた新しいデバイス構造はなかなか考えつかず、ともかくもコンパクトな光源として、従来からある RTD の微分負性抵抗を利用する原理の発振器を作って、数百 GHz から周波数をあげてテラヘルツ帯を目指そうと考えました。RTD 発振器は、1991 年に MIT からそれまでの最高周波数 712GHz が報告されていましたが、それ以降は周波数の向上はありませんでした。しかし、上述の実験から、共振器の工夫でもっと高い周波数まで可能かもしれないという感触を持ちましたので、特性の良い InP 基板上の InGaAs/AlAs-RTD を使い、平面微細アンテナを集積したコンパクトな発振器を作る研究を始めました。

InP 系の RTD を選んだのは、特性がよいからでもありませんが、すぐ近くに InP 系光集積回路の荒井滋久先生と西山伸彦先生、InP 系トランジスタの古屋一仁先生 (現、東京国立高専校長) と宮本恭幸先生の研究室があったことも大きな理由です。デバイス作製に不可欠な InP 系半導体のエッチングや電極形成など、多くの技術の経験や蓄積があり、頻りにアドバイスをしてくることができたため、大変な助けになりました。

どのようなアンテナを集積すべきか、低周波の寄生発振

が起りやすいが、それをどうやって抑圧したらよいのか、そもそも検出器は何を使ったらよいのかなどなど、手探りを繰り返しながら現在の微細スロットアンテナ構造に辿り着き、ようやく最初の発振が 93GHz で得られ、徐々に周波数が上がっていきました。この頃、鈴木が研究に参加し、RTD の層構造について具体的な議論を始めました。周波数が 340GHz に上がったときには、3 倍高調波 1.02THz の発生も観測できましたが、1THz 以上が出ているとは思わず、測定範囲を 1THz までしかとっていなかったために危うく見逃すところだったこともありました。

RTD の電子遅延時間など高速動作時の物理もいくらか理解できてきて、デバイス構造にそれが反映できるようになり、ようやく 2010 年に電子デバイスとしては初めての 1THz を超える室温基本波発振が得られました。その後も電子遅延時間と構造の関係を詳細に調べるとともに、作製プロセスの改善や、それによるアンテナの导体損失の低減などを行い、発振周波数を 1.3THz、1.55THz と上げていきました。現在、1.92THz までの発振が得られています

(図 1)。また、通常出力は 1~10 μ W と小さいのですが、アンテナ構造の工夫とアレイ構成により 600 μ W の素子も得られました。しかし、多くの応用では少なくとも 1mW は必要であり、もう一工夫が必要です。

1THz を超える発振が得られたので、各種応用に向けた新たな素子構造やその応用自体にも研究を拡張しました。いろいろな応用に便利のように簡単に取り扱えるモジュールを作り (図 2)、分光分析のための周波数掃引が可能な構造も作製しました。テラヘルツ帯の無線通信も RTD を用いて取り組み始めたのですが、最初の 3Gbps の達成以後さっぱり通信速度が伸びず苦勞しました。ごく最近になってようやく通信速度を伸ばすことが出来たのですが、それまでに、高速直接変調構造の模索や通信測定システムの構築から素子への電圧のかけ方などに至るまで、長い期間、議論を繰り返しました。

この様に発展してきた RTD 素子ではありますが、トランジスタの進展も、サブテラヘルツではありますが最近著しいので、RTD のほうはより高い周波数で種々の応用を開拓していくことや、あるいは種々の構造による高機能素子を考えるなど、まだまだ性能向上の努力をしていくことが必要です。

この研究が、試行錯誤がありながらも順調に進んだのは、上述のように、周囲から研究室を超えた交流をしていただくことができたほか、大学に量子ナノエレクトロニクス研

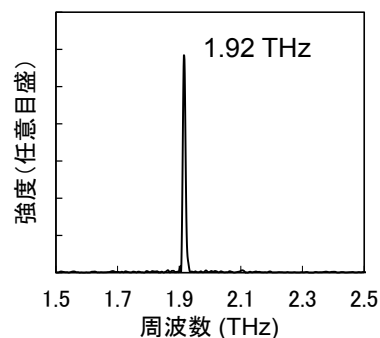


図 1 1.92THz 発振のスペクトル

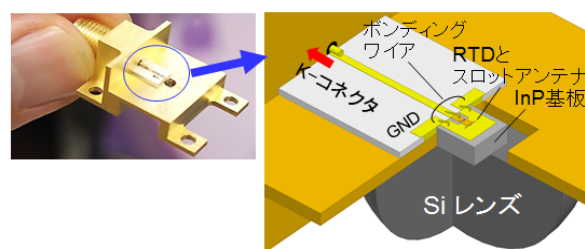


図 2 デバイスパッケージとその断面図

究センターという、電子ビーム露光装置などの極微細加工設備が非常に充実したセンターがあったことも幸運でした。このような環境と、浅田の学生時代からご指導いただいた恩師の末松安晴先生、面倒な議論に付き合っていた近隣研究室の皆様、そして研究を一緒に進めてくれた研究室の学生君たちに深く感謝したいと思います。

著者略歴：

浅田雅洋

1979 年東京工業大学工学部電子物理工学科卒業、1984 年同大学理工学研究科電子物理学専攻博士課程修了 (工学博士)。1986~87 年ドイツ、シュトゥットガルト大学物理研究所研究員 (フンボルト財団)。1999 年東京工業大学総合理工学研究科教授。2003 年および 2006 年応用物理学会 JJAP 論文賞、2006 年市村学術賞、文部科学大臣表彰科学技術賞、2007 年国際コミュニケーション基金優秀研究賞、2015 年 JJAP 編集貢献賞。信学会、IEEE、および応用物理学会フェロー。

鈴木左文

2005 年東京工業大学工学部電気電子工学科卒業、2009 年同大学総合理工学研究科博士課程修了、博士 (工学)。同年、同大学助教を経て、2014 年同大学大学院理工学研究科准教授。2006 年応用物理学会 JJAP 論文賞。信学会、応用物理学会会員。



【寄稿】（レター論文賞受賞記）

「平成26年度エレクトロニクスソサイエティレター論文賞を受賞して」



齊藤 公彦（福島大学）

この度は、私共が執筆した「インクジェット印刷を利用したパターンニングによる裏面電極型ヘテロ接合 Si 太陽電池の作製プロセス構築」というタイトルの論文が、平成26年度エレクトロニクスソサイエティレター論文賞を受賞することになり、正直大変驚いているとともに、非常に光栄に思っております。エレクトロニクスソサイエティの皆様、論文を審査して頂いた委員の皆様へ深く感謝申し上げます。この論文は金子哲也先生（現東海大）が中心となって、弊職の他、佐藤愛子研究員、野毛宏先生、近藤道雄先生と共に行った研究結果の報告になりますが、この開発自体が福島県地域イノベーション戦略支援プログラムの下、現在も福島大で引き続き実施されていることから、弊職の方でこの受賞記を執筆させて頂いております。現在は新たに高岸秀行先生を迎え入れ、更なる研究の進展を図っているところです。本論文の執筆当時は産総研太陽光発電工学研究センター御協力の下実施しておりましたが、現在は産総研福島再生可能エネルギー研究所とも連携し、また、北陸先端科学技術大学院大学下田研究室のアドバイスも頂戴しながら研究を進めており、これら関係各位にも感謝申し上げます。

ところで、先に変驚いていると記載いたしました、この理由は、太陽電池という、“電子情報通信”の（弊職の勝手な思い込みの）本流とは少し違った内容にもかかわらず賞を頂くことが出来たからであり、恐らく‘太陽電池’というよりは、‘インクジェット印刷を利用して半導体層をパターンニングする’といった研究のユニークさが評価されたものではないかと自負しております。

これまでもインクジェット印刷技術は、その非接触かつスケラブルなプロセス特性や、オンデマンドで必要な場所のみに材料を塗布するといった省資源性の特徴を活かして、Ag や Au の配線形成、液晶ディスプレイのカラーフィルターや配向膜の塗布、ポリイミド膜形成やプリント配線基板用のマスク作製といった様々なデバイスの作製プロセスに実用化されています。しかしながらその中身は、主に金属配線形成や、塗料をはじめとする樹脂インクを用いた色の塗り分けや絶縁膜の形成といった応用展開が主となっています。

私共グループでは、結晶シリコン太陽電池の低コスト化に向けて、シリコンウェハ薄型化とそのセル作製プロセスにおける要素技術開発に取り組んでおり、厚み 50 μm 以下のウェハに、高変換効率が期待できかつプロセス温度約 200 $^{\circ}\text{C}$ 程度で作製できる裏面電極型ヘテロ接合太陽電池を作り込むことを最終目標としています。現状市販品のウェハは厚み 160 μm 程度と自立できますが、厚み 50 μm 以下となると、屈曲性が付与できる半面、割れ易いといった、セル形成プロセスでのハンドリング性が著しく低下します。このため、通常はフォトリソグラフィ法でパターンニングされる裏面側の楕形状電極構造に対し、新たな方法として、パターンニングプロセスのステップを減らすことが出来かつ非接触でマスク形成が出来るインクジェット印刷に着目しました。インクジェット印刷の特性を活かすのであれば、p 型や n 型のシリコン半導体層を所望の場所に印刷形成する加法プロセスが本筋ですが、現状それに適切なインク材料が無く困難なため、今回私共は、従来から行われているシリコンを削るという減法加工に対して、そのマスク形成にインクジェット印刷を利用しようというコンセプトでプロセス構築に取り組みました（図 1）。これにより、楕形状電極構造作製のための p 層、n 層、ITO 層の 3 回のパターンニングに対して、フォトリソグラフィプロセスにおける“フォトレジストコート → プリベーク → 露光 → 現像 → ポストベーク”といった工程が“直接描画”の一工程にそれぞれ置き換えることが出来ます。この裏面電極型ヘテロ接合太陽電池の場合、電極幅は 0.2~3mm 程度といった幅であり、マスクずれによる結晶シリコン基板上のパッシベーション層の抜けを防止するために設ける p/n オーバーラップ層を考慮しても、印刷精度は 20~50 μm 程度あれば十分であるという結果を私共の行ったデバイスシミュレーションより得ていることから、解像度が課題とされるインクジェット印刷でも本マスクパターンニングに十分対応できるものと考えております。また、この受賞論文においては、ドライエッチングやウェットエッチング耐性での実績のあるフォトレジストをインクとして用いて検討を行いました、インクジェット印刷を用いる以上、インク材料に感光性は不要であり、現在は非感

光性の汎用的なインクをベースに検討を行っています。これにより、イエロールームを不要とし、より簡便なプロセスとすることが出来るものと期待しております (図2)。

今回の受賞論文では、これらのコンセプト実証ということで、インクジェット印刷マスクを用いたパターンニングでもデバイスが作製でき (図3)、電池の動作も確認することが出来ました。印刷精度や繰り返し再現性の確保にまだまだ課題があり、インクを始めとする改良がまだまだ必要な段階です。ただ、このプロセスの最大のメリットは、オンデマンドでデバイス設計の変更に対応が出来るということであり、例えば将来、IoTにおける小型センサーやチップへの電源確保用として様々なサイズ、形状、電流電圧特性の太陽電池セルを製造する必要がある

生じた場合、このようなインクジェット印刷法を用いたパターンニング方法が有効になるのではないかと考えております。今後、福島発の技術として復興に貢献できるよう、今回の受賞を糧に更に研究に励んでいきたいと思っております。

著者略歴：

1993年早稲田大学大学院理工学研究科修了、同年三井東圧化学 (現 三井化学) 入社。2008年より産業技術総合研究所太陽光発電研究センター非常勤研究員。2010年東京工業大学大学院総合理工学研究科博士後期課程修了、同年太陽光発電技術研究組合技術部担当部長。2012年より現職。23rd International Conference on Amorphous and Nanocrystalline Semiconductors (ICANS 23), Young Researcher Award (2009)。

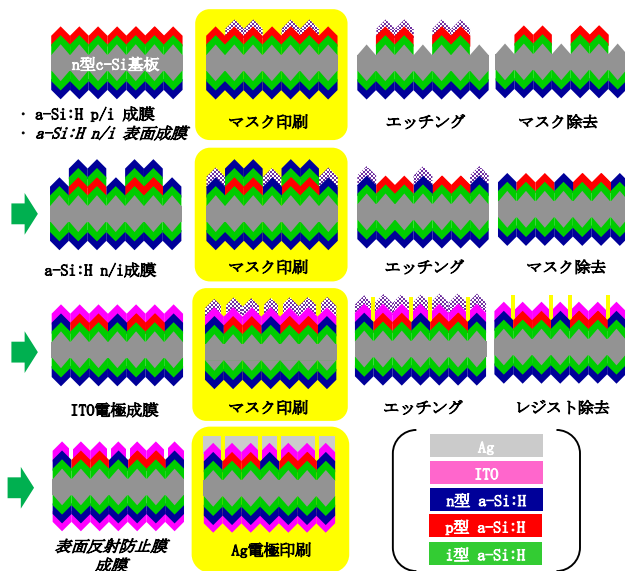


図1 今回検討を行った裏面電極型ヘテロ接合太陽電池のセル作製プロセス。黄色掛けのところにインクジェット印刷を適用。

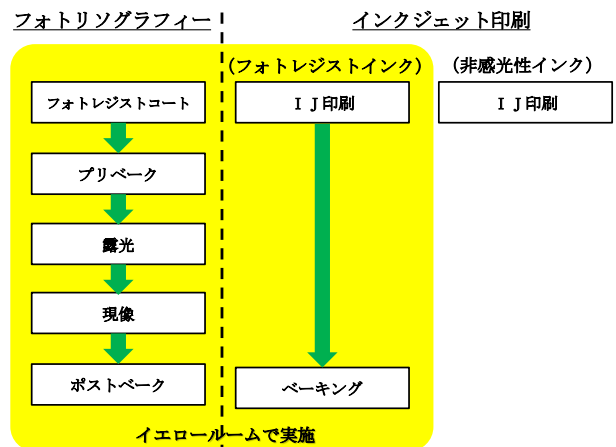


図2 パターンニングプロセス比較。

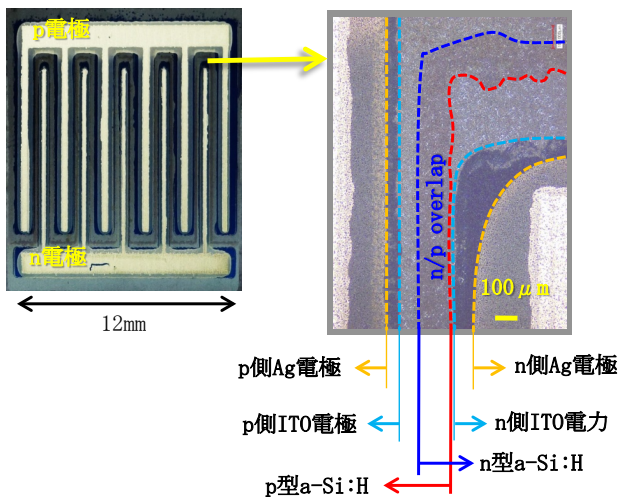


図3 インクジェット印刷マスクで実際にパターンニングを行って作製した裏面電極型ヘテロ接合太陽電池セルの裏面側写真



【寄稿】(ELEX Best Paper Award 受賞記)

「画素配置工夫により距離検知精度を向上させた 三次元距離センサ LSI」

川野 正智 (九州工業大学)

有馬 裕 (九州工業大学)



この度は、第 11 回 ELEX Best Paper Award を賜り、大変有難く光栄に存じます。推薦・評価くださった先生方・本会皆様方に、深く感謝を申し上げます。

我々は、これまでステレオ視方式による三次元距離センサ LSI の実用化を目指し研究・開発に取り組んできました [1-3]。三次元距離センサは、対象物の三次元位置情報をリアルタイムに取得できるので、自動車の衝突回避システムやロボットビジョン、空間センシング等への様々な応用が期待されています。三次元距離のセンシング手法は、大別して 2 種類があります。変調光を照射してその反射信号を基に距離計測を行うアクティブ方式と、照射をせずに受動撮像した情報に基づくパッシブ方式です。現在、ゲーム機用インターフェース機器で普及が進んでいる TOF (Time of Flight) などのアクティブ方式では、照射光の減衰による検知範囲の制限や外光の影響を受け易い問題があり、様々な環境下では利用できません。一方、ステレオ視方式はパッシブ方式であり、その様な制限が無い優位性を持っています。しかし、ステレオ画像間で同一物と判定する対応付け (対応点検索) の演算量が非常に大きく、処理の高速化とシングルチップ LSI 化の両立は非常に難しいテーマでした。

我々が開発してきたステレオ視方式の三次元距離センサ LSI は、2 つのイメージセンサと高速信号処理回路をシングルチップに集積しています (図 1)。このセンサでは、

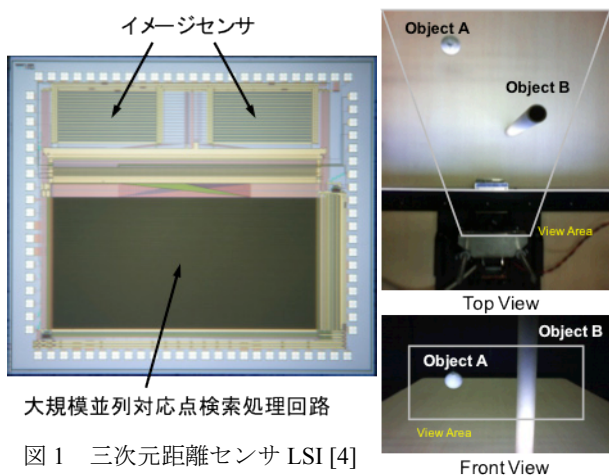


図 1 三次元距離センサ LSI [4]

2 つのイメージセンサで撮像した各画素情報を、輝度とその空間変化量を表したパルス信号に変換することで、対応点検索の為の相関 (類似) 度検知回路を大胆にコンパクト化し処理の完全並列化を実現しました。これにより、シングルチップ化を可能にし、三次元距離センサの低コスト化・小型化、リアルタイム検知に成功しています (図 2)。

その一方で、ステレオ視方式における距離検知精度の制約が課題として残されていました。ステレオ視方式の距離検知精度 (空間分解能) はイメージセンサの横方向画素数によって決まります。特に遠い距離になるほど検知精度が急激に悪くなるという問題があります。つまり、遠い場所にある物体は、実際は違う距離にあっても同じ距離に丸められて検知されてしまう問題が発生します。

この問題の最も簡単な解決手法は、イメージセンサの横方向の画素数を増やすことですが、その場合、対応点検索処理回路のサイズはイメージセンサの横画素数の 2 乗に比例して大きくなるため、センサ LSI 全体のサイズもほぼ 2 乗で増大することになります。

今回、受賞の対象となった論文 [4] では、この問題を解決する一手法を提案しています。この論文では、イメージセンサの画素配置を工夫することで、センサ LSI のサイズを変えずに距離検知精度を向上させる手法と、実際に試作した三次元距離センサ LSI を用いて距離検知実験を行った結果を示しています。

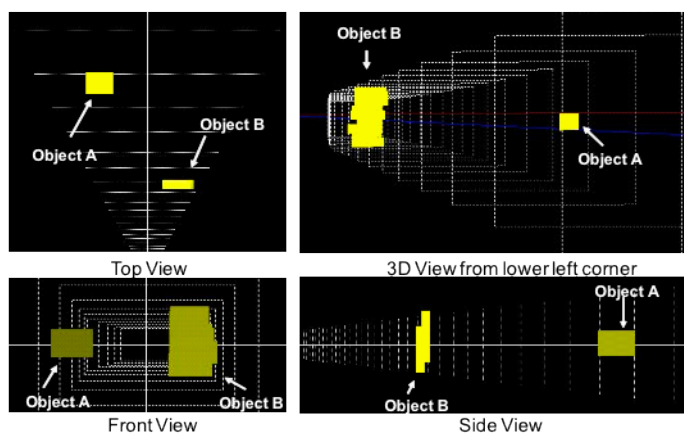


図 2 リアルタイム三次元距離検知実験結果の例 [2]

提案する手法では、図3に示すように、イメージセンサの画素配置を4ライン周期で少しずつ内側へスライドさせています。これによって、これら4つのライン間で異なる視差を得ることができます。したがって、各ラインの空間分解能は変わらないものの、検知可能な距離が4つのラインで少しずつ変化します(図4)。この画素配置構造で対象物を見た場合、その距離に応じて視差の異なる4ラインで検知距離が変化します。これらの検知距離(検知結果)は対象物の距離に応じて連続的に変化し、一定のパターンを示します。したがって、この4ラインの検知結果の分布パターンをみることで、対象物の距離を通常の4倍の精度で推定検知することが可能になります。提案した画素配置構造の三次元距離センサ LSI を、0.35 μm CMOS, 1-poly, 3-metal プロセスを用いて試作し(図1)、距離検知実験を行いました。この実験では、図5のように三次元距離センサ LSI から138cmの距離にターゲット A を置き、ターゲット B の距離を変化させながら距離検知を行いました。図6は、その実験結果を示しています。これらの結果から、通常の画素配置(a)では検知できない距離の違いでも、提案手法(b)~(d)を用いることで4段階の距離に分離して検知できることが確認できました。本手法は、画素配置の修正と簡単な(推定)後処理の追加だけでチップサイズを増大させることなく距離精度を向上できる点において実用化上、大変有用であると考えられます。

参考文献

- [1] M. Kawano, N. Kawaguchi, T. Yoshida, and Y. Arima, Jpn. J. Appl. Phys. 49(4), 04DE05, 2010.
- [2] N. Kawaguchi, M. Kawano, and Y. Arima, Jpn. J. Appl. Phys. 49(4), 04DE06, 2010.
- [3] M. Kawano, Y. Hirata, and Y. Arima: IEEE TENCON2010, 2469, 2010.
- [4] M. Kawano, and Y. Arima, IEICE Electronics Express, 11(19), 20140747, 2014. 20148003 : ERRATA

著者略歴:

川野正智: 2007年九州工業大学情報工学部電子情報工学科卒。2009年同情報システム専攻博士前期課程修了。2015年同情報システム専攻博士後期課程修了 博士(情報工学)。2009年~2012年(財)福岡県産業・科学技術振興財 研究員。

有馬 裕: 1983年熊本大学理学部物理学科卒。1985年同大学院修士課程了。同年三菱電機(株)入社。同社LSI研究所、半導体基礎研究所、先端技術総合研究所においてニューラルネットワーク LSI およびイメージセンサの研究開発に従事。1998年博士(工学)(東京大学)。2000年九工大マイクロ化総合技術センター助教授。2006年同教授。2000年大河内記念技術賞。信学会会員。

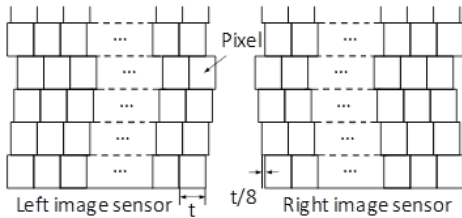


図3 提案手法の画素配置構造

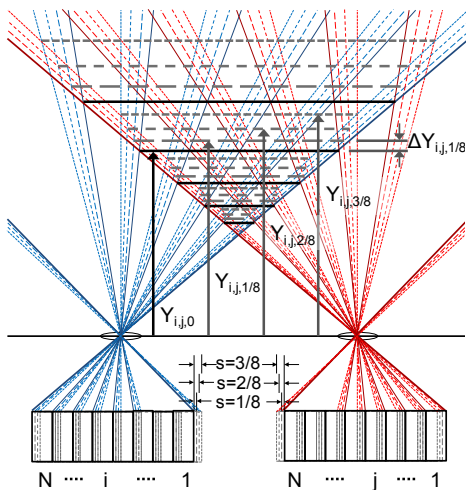


図4 画素配置と検知距離の関係

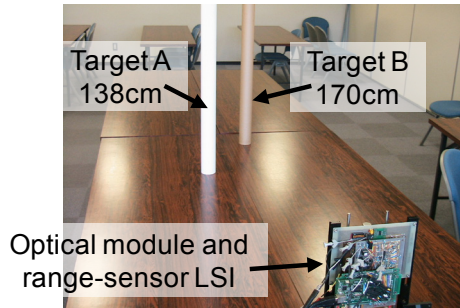


図5 距離検知実験風景

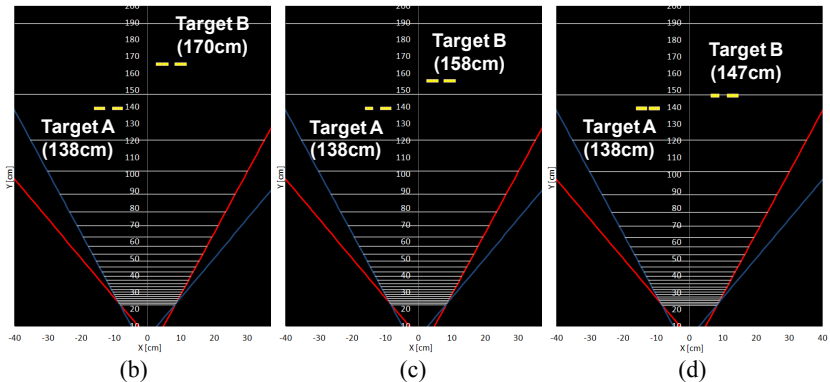
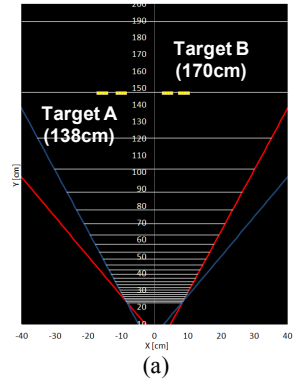


図6 距離検知実験結果 (a): 通常の画素配置 (b)~(d): 提案手法

【寄稿】(学生奨励賞受賞記)

「時間領域 RCS を用いた 複素誘電率推定に関する研究」

相磯 潤也 (中央大学)

この度は名誉あるエレクトロニクスソサイエティ学生奨励賞を頂き、大変光栄に存じます。ご推薦頂いた学会関係者の方々、また本研究を遂行するにあたってご指導頂きました白井宏教授、ならびに、研究室の皆様には厚く御礼申し上げます。



今回受賞対象となりました「時間領域 RCS を用いた複素誘電率推定に関する研究」は、誘電体円柱における後方散乱断面積 (RCS) を用いた複素誘電率を推定する方法についての研究報告です。近年、高周波数帯における物質の誘電率を精度よく測定する技術が望まれています。その方法には、同軸プローブ法や伝送線路法、共振器法など各種の方法がありますが、その一種である自由空間法は、高周波領域の測定に最適であるため、より精度の高い測定法の技術の進展が望まれています。そこで私達の研究室では、物体からの電磁波散乱量を示す指標として用いられる RCS に着目し、RCS 測定法を自由空間法に組み込むことで物体の複素比誘電率を推定する方法について検討してきました。そして過去の研究成果により、誘電体平面による RCS を定義して、その RCS により誘電体角柱の複素誘電率を推定する方法について報告されています。

本研究では、平面のみならず曲面の場合へと汎用性を高めるために、平面電磁波が有限長誘電体円柱に入射した場合の散乱電磁界を幾何光学近似に基づいて解析し、その結果から有限長誘電体円柱による RCS を求めています。そして、RCS を用いて誘電体円柱の複素誘電率推定する方法について検討しています。

今回の受賞を励みとして、一層の精進を重ねる研究に励みたいと思います。今後とも皆様のご指導ご鞭撻のほど、何卒よろしくお願い申し上げます。

著者略歴：

2014年、中央大学理工学部電気電子情報通信工学科卒業。2015年現在、同大学院理工学研究科電気電子情報通信工学専攻修士課程在学中。

「金属メッシュ付き単層グラフェンによる テラヘルツ波増幅」

板津 太郎 (北海道大学)

この度は名誉あるエレクトロニクスソサイエティ学生奨励賞を頂き、大変光栄に存じます。ご推薦下さいました学会関係者の方々、また本研究の遂行にあたり、ご指導頂きました佐野栄一教授、尾辻泰一教授、ならびに関係者の皆様には厚く御礼申し上げます。



今回受賞対象となりました「金属メッシュ付き単層グラフェンによるテラヘルツ波増幅」は、グラフェンと金属メッシュ構造を用いたテラヘルツ (THz) 波増幅器に関する報告です。THz 領域を活用するためには、室温で動作し手軽に扱える THz 波発振器の開発が必須であることから、我々は THz 波光源の元となる THz 波増幅器の開発を行っています。グラフェンのバンド構造は伝導帯と価電子帯が完全対称かつ線形分散であることから、光学励起したグラフェンは THz 帯で反転分布・負性導電率を有することが報告されており、THz レーザーへの応用が期待されています。また金属メッシュ構造は、電磁波が金属表面に入射することで表面プラズモンポラリトン (SPP) が励起され、異常透過現象や電場増強効果が引き起こされることが知られています。本研究ではこれらの原理を用いた増幅器を作製するために、CVD 成長単層グラフェンを GaAs 基板上に転写し、グラフェン上面に金属メッシュを積層することで試料を作製し、THz 時間応答測定を行いました。その結果、グラフェンのみを転写した試料では THz 波の増幅は出来ませんでした。金属メッシュを併用することで SPP が光励起グラフェンと結合し、3 THz 近傍で約 10 dB の増幅を実現しました。現在は、より増幅率の大きい増幅器の設計を進めております。

今回の受賞を励みとして、より一層の精進を重ねて参ります。今後とも皆様のご指導ご鞭撻のほど、どうぞ宜しくお願い申し上げます。

著者略歴：

2014年北海道大学工学部情報エレクトロニクス学科卒業、同年より同大学院情報科学研究科情報エレクトロニクス専攻修士課程在学中。平成 26 年 12 月度電子デバイス研究会において論文発表奨励賞受賞。

【寄稿】(学生奨励賞受賞記)

「BPSK 変調を用いた

300 GHz 帯無線技術の検討」

安田 優 (大阪大学)

この度は名誉あるエレクトロニクスソサイエティ学生奨励賞を授与頂き、身に余る光栄です。ご推薦くださいました学会関係者の皆様方には厚く御礼申し上げます。また、本研究の遂行にあたりご指導いただきました永妻忠夫教授、久武信太郎助教、ならびに NTT 研究所をはじめとする関係者の方々に心から感謝申し上げます。



今回受賞対象となりました「BPSK 変調を用いた 300 GHz 帯無線技術の検討」は、300 GHz 帯無線への多値変調の導入を目的に、まず 2 値位相変調(BPSK)コヒーレント通信について研究したものです。超高速無線通信の実現が期待されるテラヘルツ(THz)波無線通信へコヒーレント多値変調を導入することは、受信感度向上とスペクトル利用効率向上の 2 つの観点から重要となっています。これまで、光周波数コムから光フィルタを用いて切り出された 2 本の光波のビート信号を光電変換するキャリア生成法がコヒーレント伝送に用いられていました。しかし、切り出された 2 本の光波が別々の光ファイバを伝搬した場合、各々独立した位相揺らぎが生じるため、THz 波の位相が変動し、データ信号の復調には、受信側においてデジタル信号処理が必須で、伝送特性の評価はオフラインで行われているといった問題がありました。そこで本研究では、独自の位相安定化システムを用いることでコヒーレント THz 波を生成し、BPSK 変調を用いた 300 GHz 帯無線において、20 Gbps のリアルタイム・エラーフリー伝送に成功しました。また、同システムにおいて、BPSK 変調を用いた場合、オンオフ変調(OOK)を用いた場合に比べ、2 dB 以上の受信感度向上が確認され、理論値(3 dB)に近い改善性能を得ることができました。

今回の受賞を励みとして、より一層の精進を重ねて参ります。今後とも皆様のご指導、ご鞭撻のほど、何卒宜しくお願い申し上げます。

著者略歴：

2014 年大阪大学基礎工学部電子物理科学科卒業。現在、同学基礎工学研究科システム創成専攻電子光科学領域修士課程在学中。

「DRAM 動作領域における STT-RAM

読み出し安定性の検討」

風間 大和 (東京理科大学)

この度は名誉あるエレクトロニクスソサイエティ学生奨励賞を頂くことになり、大変光栄に思っています。ご推薦頂いた学会関係者の皆様方には厚く御礼申し上げます。また、本研究について指導を頂きました、河原尊之教授に心から感謝申し上げます。



今回受賞対象となりました「DRAM 動作領域における STT-RAM 読み出し安定性の検討」は、スピン注入メモリ(Spin-Transfer-Torque RAM(STT-RAM))の高速読み出し時における安定性に関する報告です。現在、STT-RAM は高集積性、不揮発性、及び DRAM 並の高速性から次世代 RAM の最有力候補とされています。この高速性の向上には、大きな読み出し電流が望まれますが、STT-RAM では大きな読み出し電流はメモリセルの読み出し安定性を劣化させてしまうという問題があります。また、DRAM ではメモリセル部分の読み出し時間は 10ns 以下が必要とされています。

そこで本研究では、10ns 以下での読み出し安定性についての検討を行いました。STT-RAM は 10ns 以下の短い読み出し時間の領域では、書換え電流が急激に増大するという現象が知られていました。この現象から、高速領域と低速領域における磁化反転過程の物理を解明し、新たな DRAM 動作領域での読み出し安定性のモデルを提案しました。さらにこのモデルを検討し、安定性を維持したまま読み出し速度の高速化が可能であることを示しました。これにより、STT-RAM の従来メモリ置き換えに対して一助になり得るものと考えております。

今回の受賞を励みとして、今後も低電力メモリの発展に貢献できるよう努力してまいりたいと思います。今後とも、皆様のご指導ご鞭撻のほど、何卒よろしくお願ひいたします。

著者略歴：

平成 27 年東京理科大学工学部第一部電気工学科卒業、同年、同大学院工学研究科電気工学専攻修士課程在学中。