

オンチップオープNSTAB

図 1 にオープNSTABの構造を示す。線路はマイクロストリップ線路であり、他の規範問題にて特性を評価している。導体の導電率は全て $2.5 \times 10^7 \text{ S/m}$ である。図 2 にチップ写真を示す。図 3 に S パラメータの実測値を示す。結果はディエンベディングを行い、図 1 のポートに参照面を変換している。ポートのマイクロストリップ線路(MSL)のシグナル(S)の線路幅は $10 \mu\text{m}$ である。特性インピーダンスは約 50Ω である。

図 2 のチップ写真のように、実際には S の左右に $20 \mu\text{m}$ の間隔を空けて、グランド(G)の壁が存在する。(これは、スタブ部分ではモデル化しなくても影響がないはずである。理由は線路が CPW モードではなく、MSL モードで動作しているからである)

GSG パッドの構造は[1]を参照されたい。S はトップメタルのみで作成されており、G はファーストメタルからトップメタルまでビアで接続された構造をしている。複雑なモデルであるが、全部を金属ブロックでモデル化しても、結果への影響は少ないはずである。

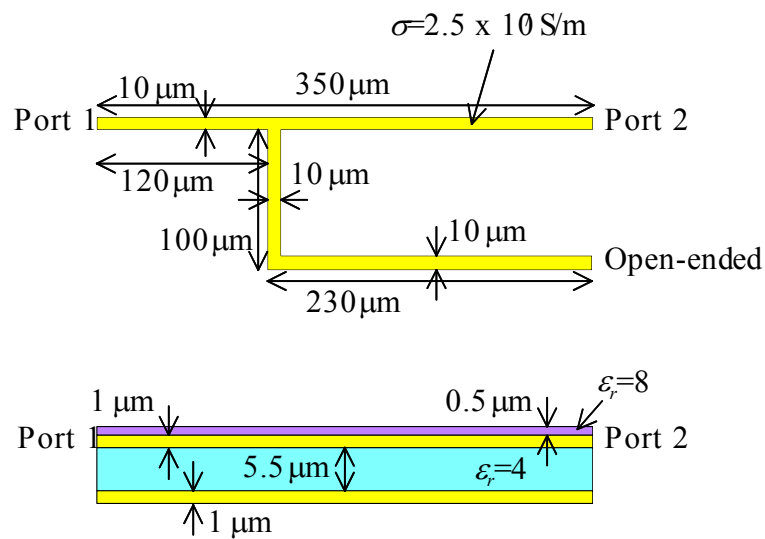


図 1 オープNSTABの構造

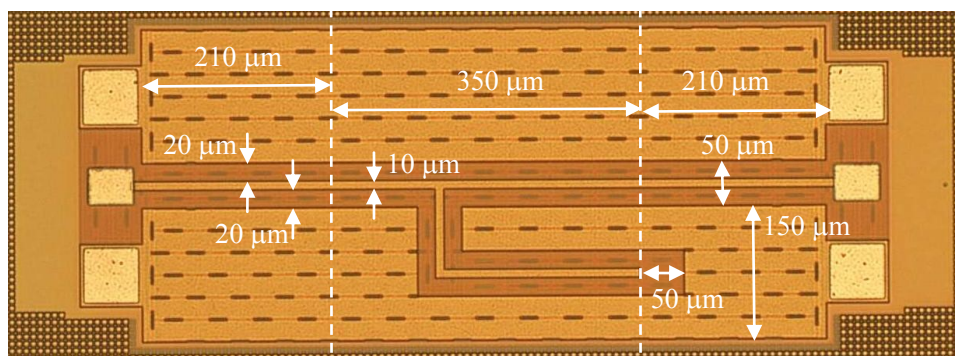
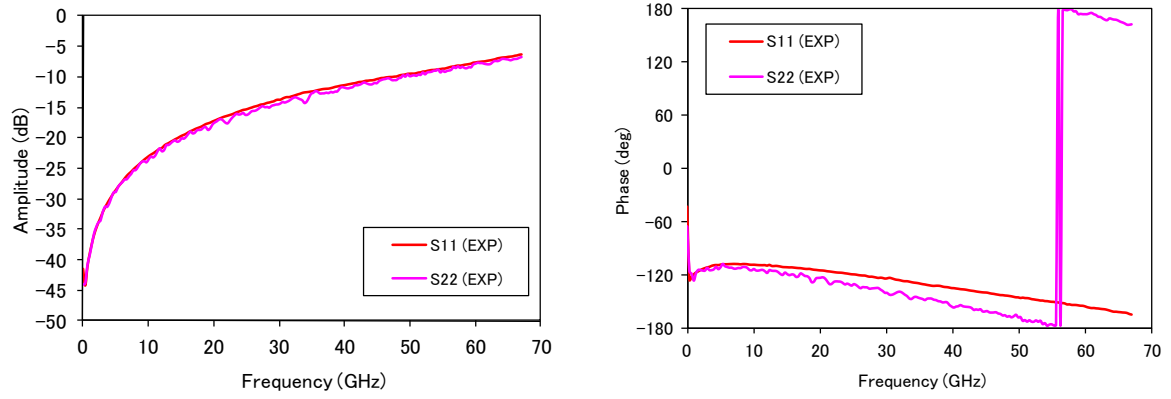
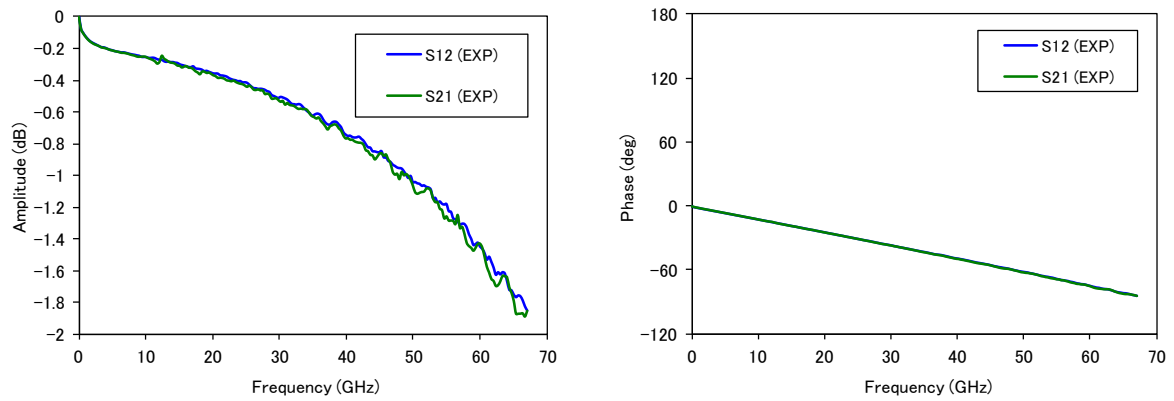


図 2 オープNSTABのチップ写真



(a) S_{11} and S_{22}



(b) S_{12} and S_{21}

図 3 オープンスタブの S パラメータ(ディエンベディング後, ポートの定義は図 1 参照)

参考文献

- [1] T. Hirano, K. Okada, J. Hirokawa, and M. Ando, “Accuracy Investigation of De-embedding Techniques Based on Electromagnetic Simulation for On-wafer RF Measurements,” Numerical Simulation - From Theory to Industry, InTech Open Access Book, ISBN: 978-953-51-0749-1, September 19, 2012.
Available:
<http://www.intechopen.com/books/numerical-simulation-from-theory-to-industry/accuracy-investigation-of-d-e-embedding-techniques-based-on-electromagnetic-simulation-for-on-wafer-r>
- [2] Y. Ono, T. Hirano, K. Okada, J. Hirokawa, and M. Ando, “Eigenmode Analysis of Propagation Constant for a Microstrip Line with Dummy Fills on a Si CMOS Substrate,” IEICE Trans. Electron., Vol.E94-C No.6, pp.1008-1015, June 2011.