

デザインガイア 2008

2008年11月17日(月) ~ 11月19日(水) 於 北九州学術研究都市

電子情報通信学会 VLSI 設計技術研究会(VLD)
 電子情報通信学会 ディペンダブルコンピューティング研究会(DC)
 電子情報通信学会 コンピュータシステム研究会(CPSY)
 電子情報通信学会 リンコフィギャラブルシステム研究会(RECONF)

情報処理学会 システム LSI 設計技術研究会(SLDM)
 電子情報通信学会 電子部品・材料研究会(CPM)
 電子情報通信学会 集積回路研究会(ICD)

11月17日(月)

【産学連携センター 中会議室 1】	【産学連携センター 中会議室 2】	【産学連携センター 大研修室】
13:00~14:40 RECONF: リンコフィギャラブルアーキテクチャ 座長 名古屋 彰(岡山大) 1. 反転・非反ダイナミック転光再構成アーキテクチャのエミュレーション試験 加藤進一・渡邊 実(静大) 2. 光再構成型ゲートアレイのホログラム部の組み立て精度について 森田裕宣・渡邊 実(静大) 3. 低エネルギーを目的とした大規模リンコフィギャラブルプロセッサアレイ SMA の予備評価 天野英晴(慶大)・金 均東(東大)・松谷宏紀・タンブンヘン バスタン(慶大)・近藤正章(電通大)・中村 宏(東大)・宇佐美公良(芝浦工大) 4. マルチコンテキスト型リンコフィギャラブルプロセッサにおけるデータ並列タスクの処理法 荒木光一・佐藤幸紀・井口 寧(北陸先端大)	13:00~14:40 VLD/DC/SLDM: テスト生成 座長 井上智生(広島市立大) 1. ドントケア抽出を用いた縮退故障テストの遷移故障検出率向上手法 濱崎和光・細川利典(日大) 2. An Integer Programming Formulation for Generating High Quality Transition Tests Tsuyoshi Iwagaki・Mineo Kaneko(JAIST) 3. 実速度スキャンテストにおけるキャプチャセーフテスト生成手法について 高嶋敦之・温 暁青・宮瀬紘平・梶原誠司・大和勇太・古川 寛(九工大) 4. TEG チップを用いたオープン故障の解析 堤 利幸・刈谷泰由紀・山崎浩二(明大)・橋爪正樹・四柳浩之(徳島大)・高橋 寛・樋上喜信・高松雄三(愛媛大)	13:00~14:15 VLD/DC/SLDM: 暗号処理設計 座長 石原 亨(九大) 1. 周辺回路を含んだ暗号 LSI に対するスキャンベース攻撃手法 奈良竜太・戸川 望・柳澤政生・大附辰夫(早大) 2. 暗号回路におけるスキャンベースサイドチャネル攻撃に耐性を持つスキャンアーキテクチャ 跡部浩士・奈良竜太・史 又華・戸川 望・柳澤政生・大附辰夫(早大) 3. クロスバスイッチを用いた S-Box 切替による AES 暗号処理回路のパワーマスキング手法 川畑伸幸・奈良竜太・戸川 望・柳澤政生・大附辰夫(早大) 14:30~15:20 VLD/DC/SLDM: レイアウト 座長 田中正和(パナソニック) 1. 排他的近接対称配置制約を考慮した配置手法の研究 浅野晋平・藤吉邦洋(農工大) 2. CAFE router: 障害物を含む領域における連結度を考慮した複雑配線手法 小平行秀・高橋篤司(東工大) 15:40~16:55 VLD/DC/SLDM: ディペンダブル設計 座長 川口 博(神戸大) 1. 柔軟なディペンダビリティを実現する粗粒度再構成可能アーキテクチャの検討 高 永勲・Dawood Alnajjar・密山幸男・橋本昌宜・尾上孝雄(阪大) 2. タイミングエラーの予報を目的とするカナリア FF の挿入位置限定 國武勇次(九大)・佐藤寿倫(福大)・安浦寛人(九大) 3. 高信頼セルによる回路の信頼性評価 堀田敬一・中 尚・中西正樹・山下 茂・中島康彦(奈良先端大)
15:00~17:05 RECONF: チップ間通信, ルーティング, インターコネクト 座長 梶原信樹(NEC) 1. 粒度可変論理セル向けローカルインタコネクト構造の提案と評価 井上万輝・尼崎太樹・飯田全広・末吉敏則(熊本大) 2. Turn モデルに基づく二次元トラス網の適応ルーティング 山和也・三浦康之・渡辺重佳(湘南工大) 3. 階層型相互結合網における適応型ルーティングのハードウェア実装コストの検討 金子昌弘・三浦康之・渡辺重佳(湘南工大) 4. FPGA のスイッチマトリクスを対象とするソフトエラー対策 洪 勇基・中西正樹・山下 茂・中島康彦(奈良先端大) 5. 高性能差分法計算のための FPGA アレイにおける FPGA 間通信機構の検討 王 陸洲・佐野健太郎・初田義明・山本 悟(東北大)	15:00~16:40 VLD/DC/SLDM: 演算器最適化 座長 中村祐一(NEC) 1. Area Efficient Multipliers Utilizing the Sum of Operands Hirotsuka Kawashima・Naofumi Takagi(Nagoya Univ.) 2. Hardware Algorithm for Division in GF(2 ^m) Based on the Extended Euclid's Algorithm Accelerated with Parallelization of Modular Reductions Katsuki Kobayashi・Naofumi Takagi(Nagoya Univ.) 3. 高効率列処理演算器によるマルチレートに対応した高スループットレギュラ-LDPC 復号器 長島諒信・今井優太・戸川 望・柳澤政生・大附辰夫(早大) 4. 歩行者向けデフォルト地図生成のための並列処理ハードウェアエンジンの設計 荒幡 明・奈良竜太・戸川 望・柳澤政夫・大附辰夫(早大)	

11月18日(火)

【産学連携センター 中会議室 1】	【産学連携センター 中会議室 2】	【産学連携センター 大研修室】	【会場 メインホール】
10:00~11:15 CPSY: コンピュータシステムの設計・検証技術および一般 I 座長 三木良雄(日立) 4. 小規模クラスター型並列計算機 Ships4 向けネットワークの開発と評価 一加藤 渉・松原裕大・三浦康之・大谷真・渡辺重佳・高野誠一(湘南工大) 2. ループ構造を考慮したバススペースレッド分割手法の検討 小川大仁・大津金光・横田隆史・馬場敬信(宇都宮大) 3. ループバスに基づいたプログラムの挙動解析 矢野目秀人・大津金光・横田隆史・馬場敬信(宇都宮大) 4. 広域情報を用いた迂回ルーティング手法の検討 森 裕貴・横田隆史・大津金光・馬場敬信(宇都宮大)	10:30~11:20 VLD/DC/SLDM: システムレベル設計 座長 吉田浩章(東大) 4. システムレベル設計支援ツール MESSUT の動作記述部分に関する開発 一鈴木大介・梶浦暢人・堤 利幸(明大) 2. 組み込みシステムの 2 階層キャッシュとスクラッチパッドメモリのシミュレーション手法 東條信明・戸川 望・柳澤政夫・大附辰夫(早大) 3. 配線遅延を考慮した回路モデル上でのハードウェアアルゴリズムの評価 長瀬哲也・高木一義・高木直史(名大)	10:30~11:45 VLD/DC/SLDM: テスト容易化設計 座長 堤 利幸(明大) 1. テストデータ削減のための必須割当に基づく(テストポイント挿入法 平本和子・吉川祐樹・市原英行・井上智生(広島市立大) 2. 伝搬支配性に着目した遅延テストのためのハイブリッドスキャン設計 怒和友美・吉川祐樹・市原英行・井上智生(広島市立大) 3. マルチクロックドメインコアテストのための再構成可能ラッパーの一構成法 吉田直司・米田友和・藤原秀雄(奈良先端大)	9:00~10:40 RECONF: 招待講演 新しいシステム LSI の展望 座長 天野英晴(慶大) 1. The End of Moore's Law and the Future of Computing Systems, Probably Krishna V. Palem(Rice Univ.) 2. C ベースプログラマブル HW コア「STP エンジン」の現状と展望 本村真人(NEC エレクトロニクス) 11:00~11:45 ICD/CPM: 招待講演 高性能プロセッサ・システム LSI の実装設計 I 座長 池永 剛(早大) 高速・高性能プロセッサボードの開発と評価 佐藤雄一・大溝 孝(東芝)
13:00~14:15 CPSY: コンピュータシステムの設計・検証技術および一般 II 座長 安里 彰(富士通) 1. サーバ仮想化機構 Virtage 向け命令デコードキャッシュの実装と評価 森木俊臣・服部直也・對馬雄次・大岩栄一郎(日立) 2. サーバ仮想化機構 Virtage におけるシャドウ PT 部分更新方式の実装と評価 服部直也・森木俊臣・對馬雄次・早川典充(日立) 3. MX コアにおける MIMD 型 PE 間データ通信の一最適化手法 兒玉章宏・溝上雄太・中野光臣・飯田全広・末吉敏則(熊本大)	13:00~13:50 VLD/DC/SLDM: 高位検証 座長 河野一郎(ルネサステクノロジ) 1. 内部等価点の推定によるルールベース高位検証の高精度化 吉田浩章・藤田昌宏(東大) 2. 反例を利用した網羅性の高いプロパティ集合生成手法 松本剛史・李 運福・吉田浩章(東大)・余宮尚志(東芝)・藤田昌宏(東大)	13:00~14:15 RECONF: リンコフィギャラブル応用 座長 堀 洋平(産総研) 1. 書換え可能な二変数関数の数値計算回路について 永山 忍(広島市立大)・笹尾 勤(九工大)・Jon T. Butler(海軍大) 2. An adaptive pattern recognition hardware with on-chip dynamic and partial reconfiguration Hiroyuki Kawai・Yoshiki Yamaguchi・Moritoshi Yasunaga(Tsukuba Univ.)・Kyrre Glette・Jim Toressen(Oslo Univ.) 3. A Novel network optimization method using On-Chip Virtual Network on Dynamically Reconfigurable processor DAPDNA-2 Shan Gao・Taku Kihara・Sho Shimizu・Yutaka Arakawa・Naoki Yamanaka(Keio University)・Kosuke Shiba(IPFlex)	13:00~14:30 ICD/CPM: 招待講演 高性能プロセッサ・システム LSI の実装設計 II 座長 柴田貴行(デンソー) 1. 高性能プロセッサの実装設計における電源系の最適化 住永 伸(日本 IBM) 2. スーパーコンピューター SX における熱設計およびオンチップ温度観測 梶田幹浩・實吉永典・野瀬浩一・水野正行(NEC)

		14:30 ~ 15:45 RECONF: ツール 座長 泉 知論(立命館大)	14:50 ~ 16:20 ICD/CPM: 招待講演 高性能プロセッサ・システム LSI の実装 設計 III 座長 高橋 博(日本 TI)
		<p>1. An improvement on Black-Diamond compiler for dynamically reconfigurable processors Vasutan Tunbunheng・Hideharu Amano (Keio Univ.)</p> <p>2. DRP 向け拡張 C 言語を使用した画像処理回路自動生成実験 ~ DAPDNA 用ハードウェア自動生成言語 DFC-その課題と対策 - 山田和雄・内藤孝雄(富士ゼロックス)・吉村光正・岩井二郎(アイビーフレックス)</p> <p>3. サイドチャネル攻撃対策の評価ボード SASEBO とツールの開発 堀 洋平・片下敏宏・坂根広史・戸田賢二・佐藤 証(産総研)・今井秀樹(中央大)</p>	<p>1. LSI, PCB 協調解析技術 佐藤敏郎(富士通アドバンステクノロジ)</p> <p>2. 高性能プロセッサ・システム LSI の実装設計 ~ EMC 設計 ~ 市川浩司(デンソー)</p>

16:30 ~ 18:30 【会場 イベントホール】ポスターセッション			
<p>1. 高効率列処理演算器によるマルチレートに対応した高スループットイレギュラー LDPC 復号器 長島諒侑・今井優太・戸川 望・柳澤政生・大附辰夫(早大)</p> <p>2. Delay Variability-Aware Datapath Synthesis Based on Safe Clocking for Setup and Hold Timing Constraints Keisuke Inoue・Mineo Kaneko・Tsuyoshi Iwagaki(JAIST)</p> <p>3. 周辺回路を含んだ暗号 LSI に対するスキャンベース攻撃手法 奈良竜太・戸川 望・柳澤政生・大附辰夫(早大)</p> <p>4. Area Efficient Multipliers Utilizing the Sum of Operands Hirotaka Kawashima・Naofumi Takagi(Nagoya Univ.)</p> <p>5. Hardware Algorithm for Division in GF(2^m) Based on the Extended Euclid's Algorithm Accelerated with Parallelization of Modular Reductions Katsuki Kobayashi・Naofumi Takagi(Nagoya Univ.)</p> <p>6. 配線遅延を考慮した回路モデル上でのハードウェアアルゴリズムの評価 長瀬哲也・高木一義・高木直史(名大)</p> <p>7. 排他的近接対称配置制約を考慮した配置手法の研究 浅野晋平・藤吉邦洋(農工大)</p> <p>8. 実速度スキャンテストにおけるキャプチャセーフテスト生成手法について 高嶋敦之・温 暁青・宮瀬紘平・梶原誠司・大和勇太・古川 寛(九工大)</p> <p>9. テストデータ削減のための必須割当に基づくテストポイント挿入法 平本和子・吉川祐樹・市原英行・井上智生(広島市大)</p>	<p>10. 伝搬支配性に着目した遅延テストのためのハイブリッドスキャン設計 怒和友美・吉川祐樹・市原英行・井上智生(広島市大)</p> <p>11. An Integer Programming Formulation for Generating High Quality Transition Tests Tsuyoshi Iwagaki・Mineo Kaneko(JAIST)</p> <p>12. MX コアにおける MIMD 型 PE 間データ通信の最適化手法 兒玉章宏・溝上雄太・中野光臣・飯田全広・末吉敏則(熊本大)</p> <p>13. サイドチャネル攻撃対策の評価ボード SASEBO とツールの開発 堀 洋平・片下敏宏・坂根広史・戸田賢二・佐藤 証(産総研)・今井秀樹(中央大)</p> <p>14. 書換え可能な二変数関数の数値計算回路について 永山 忍(広島市大)・笹尾 勤(九工大)・Jon T. Butler(海軍大)</p> <p>15. 粒度可変論理セル向けローカルインタコネクト構造の提案と評価 井上万輝・尼崎太樹・飯田全広・末吉敏則(熊本大)</p> <p>16. A Novel network optimization method using On-Chip Virtual Network on Dynamically Reconfigurable processor DAPDNA-2 Shan Gao・Taku Kihara・Sho Shimizu・Yutaka Arakawa・Naoki Yamanaka(Keio University)・kosuke Shiba(IPFlex)</p> <p>17. 反転・非反動的ダイナミック転光再構成アーキテクチャのエミュレーション試験 加藤進一・渡邊 実(静大)</p> <p>18. 光再構成型ゲートアレイのホログラム部の組み立て精度について 森田裕宣・渡邊 実(静大)</p>		

18:00 ~ 20:00 【会場 イベントホール】懇親会

11月19日(水)

【産学連携センター 中会議室1】	【産学連携センター 中会議室2】	【産学連携センター 大研修室】
<p>10:00 ~ 11:40 VLD/DC/SLDM: 高位合成 座長 高木一義(名大)</p> <p>1. 不定サイクル演算を考慮した高位合成の可変スケジューリング・バインディング 戸田勇希・石浦菜岐佐・曾根康介(関学)</p> <p>2. レジスタ分散型アーキテクチャを対象としたフロアプラン指向高位合成のためのマルチプレクサ削減手法 遠藤哲弥・大智 輝・戸川 望・柳澤政生・大附辰夫(早大)</p> <p>3. Delay Variability-Aware Datapath Synthesis Based on Safe Clocking for Setup and Hold Timing Constraints Keisuke Inoue・Mineo Kaneko・Tsuyoshi Iwagaki(JAIST)</p> <p>4. Enlarging Schedulable Solution Spaces Based on Skew Optimization Takayuki Obata・Mineo Kaneko(JAIST)</p>	<p>10:00 ~ 11:40 VLD/DC/SLDM: 遅延・電源ノイズ解析 座長 今井 雅(東大)</p> <p>1. Random Walk 法を用いた回路解析高速化手法の検討 三輪 仁・鈴木五郎(北九州市大)</p> <p>2. 確率過程を用いた遅延解析手法の検討 堀 和輝・鈴木五郎(北九州市大)</p> <p>3. 線形計画法を用いた電源ノイズ解析高速化手法の検討 胡摩窪 武・鈴木五郎(北九州市大)</p> <p>4. マルチ閾値電圧トランジスタを用いた2線2相式非同期回路のリーク電力削減 高田幸永・今井 雅・中村 宏・南谷 崇(東大)</p>	<p>10:50 ~ 11:40 ICD/CPM: 電源ノイズ 座長 廣瀬哲也(神戸大)</p> <p>1. 容量充電モデルによるプロセッサ電源雑音解析の高速化手法 岩佐福一・澤田卓也・深澤光弥・永田 真(神戸大)</p> <p>2. 電流容量比を用いたデカップリング容量分配手法 小林 進・土居直史(NEC エレクトロニクス)</p>

12:45 ~ 12:55 【会場 メインホール】ポスターセッション表彰式

13:00 ~ 15:15 【会場 メインホール】共同企画 招待講演 2025 年半導体デバイスの進化予測 座長 藤島 実(東大)

<p>1. 2050 年の技術を考える 唐津治夢(SRI)</p> <p>2. 新時代のユビキタスネットワーク 市川晴久(電通大)</p>	<p>3. BOP に向けたビジネス戦略 安浦寛人(九大)</p> <p>4. 垂直統合と垂直非統合のビジネス戦略 王 淑珍(北九州市立大)</p>
---	--

15:30 ~ 17:00 【会場 メインホール】共同企画 パネル討論 2025 年半導体デバイスの進化予測 座長 甲斐康司(パナソニック)

2025 年半導体デバイスの進化予測 ~ 集積回路研究会主催「LSI の未来を考えるワークショップ」からの提言 ~
安浦寛人(九大)・唐津治夢(SRI インターナショナル)・市川晴久(電通大)・王 淑珍(北九州市立大)・甲斐康司(パナソニック)・藤島 実(東大)