

デザインガイア 2006

2006年11月28日(火) - 11月30日(木) 於 北九州国際会議場

電子情報通信学会 VLSI 設計技術研究会(VLD)
 電子情報通信学会 デペンダブルコンピューティング研究会(DC)
 電子情報通信学会 コンピュータシステム研究会(CPSY)
 電子情報通信学会 リンフィギャラブルシステム研究会(RECONF)

情報処理学会 システム LSI 設計技術研究会(SLDM)
 情報処理学会 コンピュータアーキテクチャ研究会(ARC)

11月28日(火)

<p>09:00 ~ 10:40 【21会議室】 CPSY: コンピュータシステム一般 座長 横田 隆史(宇都宮大)</p> <p>1.ソフトエラーを低減する高信頼性キャッシュメモリのためのタスクスケジューリング 杉原 真(ISIT)・石原 亨・村上和彰(九大)</p> <p>2.通信品質を考慮したデジタル無線通信システムの低消費エネルギー化の検討 徳永将之(九大)・辻本泰造(FLEETS)・安浦寛人(九大)・室山真徳(SLRC)</p> <p>3. Grid Service Platform の開発:業務用グリッド環境における自律的な資源共有の実現 繁田聡一・今村信貴・上田晴康・小橋博道・村田美穂・吉田武俊・久保田敦・安里 彰・門岡良昌(富士通研)</p> <p>4.動的再構成プロセッサを用いた分散ネットワークランザクション装置の開発 磯部隆史(日立)</p>	<p>09:00 ~ 10:40 【32会議室】 VLD/SLDM: 検証 座長 木村 晋二(早稲田大)</p> <p>1.仕様書から検証シナリオを生成する手法 大石亮介・松田明男・岩下洋哲・高山浩一郎(富士通研)</p> <p>2.同値制約を考慮した第一階述語論理の決定可能なサブクラスによる等価性判定 小澤弘明・浜口清治・柏原敏伸(阪大)</p> <p>3.動的局所変数を含むアサーションに対する限定モデルチェック 竹内 翔・浜口清治・柏原敏伸(阪大)</p> <p>4.算術演算回路の形式的検証手法とその評価 渡邊裕樹・本間尚文・青木孝文(東北大)・樋口龍雄(東北工大)</p>	
<p>11:20 ~ 12:10 【11会議室】 ARC: 並列化コンパイラ 座長 吉瀬 謙二(東工大)</p> <p>1.OSCAR コンパイラにおける制約付き C プログラムの自動並列化 間瀬正啓・馬場大介・長山晴美・益浦 健・深津幸二・宮本孝道・白子 準・中野啓史・木村啓二・笠原博徳(早大)</p> <p>2.SMP サーバ及び組み込み用マルチコア上での OSCAR マルチグレイン自動並列化コンパイラの性能 白子 準・田川友博・三浦 剛・宮本孝道・中野啓史・木村啓二・笠原博徳(早大)</p>	<p>10:55 ~ 12:10 【21会議室】 DC: VLSI のテスト I 座長 米田 友和(奈良先端大)</p> <p>1.平衡構造に基づく階層テストにおけるテストプラン生成法 川原侑大・市原英行・井上智生(広島市大)</p> <p>2.マルチメディアコアの展開機能を利用したテストデータ圧縮・展開 瀬戸原志典・中島佑介・市原英行・井上智生(広島市大)</p> <p>3.ブロードサイドテストにおける N 回検出用テストパターンに対する X 判定 谷口謙二郎(九州工大)・宮瀬紘平(JST)・梶原誠司・温 暁青(九州工大)</p>	<p>10:55 ~ 12:10 【32会議室】 VLD/SLDM: 論理・回路設計 座長 越智 裕之(京都市大)</p> <p>1.Decision Diagram Data Structure to Represent Quantum Circuit Shigeru Yamashita (NAIST)・Michael Miller (UVIC)</p> <p>2.LUT 段数最小かつ個数極小な LUT 型 FPGA 向けテクノロジ・マッピング 高田大河・松永裕介(九大)</p> <p>3.高速モードと低消費電力モードを有する 2 線式論理回路の設計手法 森本薫夫・永田 真(神戸大)・瀧 和男(AIL)</p>
<p>14:00 ~ 16:00 【イベントホール】 ポスターセッション</p>		
<p>1.同値制約を考慮した第一階述語論理の決定可能なサブクラスによる等価性判定 小澤弘明・浜口清治・柏原敏伸(阪大)</p> <p>2.動的局所変数を含むアサーションに対する限定モデルチェック 竹内翔・浜口清治・柏原敏伸(阪大)</p> <p>3.LUT 段数最小かつ個数極小な LUT 型 FPGA 向けテクノロジ・マッピング 高田大河・松永裕介(九大)</p> <p>4.高速モードと低消費電力モードを有する 2 線式論理回路の設計手法 森本薫夫・永田真(神戸大)・瀧和男(AIL)</p> <p>5.マルチメディアコアの展開機能を利用したテストデータ圧縮・展開 瀬戸原志典・中島佑介・市原英行・井上智生(広島市大)</p> <p>6.ブロードサイドテストにおける N 回検出用テストパターンに対する X 判定 谷口謙二郎(九州工大)・宮瀬紘平(JST)・梶原誠司・温暁青(九州工大)</p> <p>7.再構成可能な演算回路を含む hwObject による テンプレートマッチング回路 佐藤季花・工藤健慈・関根優年(農工大)</p> <p>8.LUT 型 FPGA を対象とした消費電力および遅延の見積り手法について 中村隆二・松永裕介(九大)</p> <p>9.OSCAR コンパイラにおける制約付き C プログラムの自動並列化 間瀬正啓・馬場大介・長山晴美・益浦健・深津幸二・宮本孝道・白子準・中野啓史・木村啓二・笠原博徳(早大)</p> <p>10.EVBDD を用いた数値計算回路の構成 永山忍(広島市大)・笹尾勤(九州工大)・Jon T. Butler(米国防海軍大学院大)</p> <p>11.クロックスケジューリングを用いた消費電力波形平滑化による LSI のピーク電力削減手法 高橋洋介・高橋篤司(東工大)</p> <p>12.一般同期方式におけるレジスタ再配置によるレジスタ削減手法 小平行秀・高橋篤司(東工大)</p>		
<p>16:10 ~ 17:25 【11会議室】 ARC: セキュアシステムとスケジューラ 座長 木村 哲郎(東芝)</p> <p>1.Secure Processor Architecture for High-Speed Verification of Memory Integrity 岡崎篤也(IBM)・中西正樹・山下 茂(奈良先端大)</p> <p>2.プログラム保護を行うプロセッサの公開鍵暗号ハードウェアの評価 酒井智也・田端猛一・北村俊明(広島市立大)</p> <p>3.ハードウェアスケジューラによる Linux 上での近細粒度並列処理の高速化 大原一輝・佐々木敬泰・近藤利夫・大野和彦(三重大)</p>	<p>16:10 ~ 17:00 【21会議室】 DC: VLSI のテスト II 座長 米田 友洋(国立情報学研究所)</p> <p>1.メモリコアに対する組み込み自己修復を考慮した SoC のテストスケジューリング 福田雄介・米田友和・藤原秀雄(奈良先端大)</p> <p>2.動的再構成可能なプロセッサの自己テストに関する考察 藤井昂志・市原英行・井上智生(広島市大)</p>	<p>16:10 ~ 17:25 【32会議室】 VLD/SLDM: 動作合成/データパス合成 座長 富山 宏之(名古屋大)</p> <p>1.東データ方式による非同期式回路の動作合成手法の提案 濱田尚宏・小西隆夫・齋藤 寛(会津大)・米田友洋(NII)・南谷 崇(東大)</p> <p>2.遅延ばらつきを考慮したデータパス合成に関する基礎的考察 井上恵介・金子峰雄・岩垣 剛(北陸先端大)</p> <p>3.Computational Complexity of Simultaneous Optimization of Control Schedule and Skew in Data Path Synthesis Takayuki Obata・Mineo Kaneko (JAIST)</p>

11月29日(水)

<p>8:30 ~ 12:10 【メインホール】 システム LSI ワークショップ共同企画 座長 横田 隆史(宇都宮大)、吉田 正昭(NEC エレクトロニクス)</p> <p>1.「超高速・低消費電力を実現する製造後調整技術」 高橋 栄一(産技総研)</p> <p>2.「低消費電力 H.264 動き検出プロセッサの垂直統合設計」 吉本 雅彦(神戸大)</p> <p>3.「組み込みソフトウェアの形式検証の現状と課題」 青木 利晃(北陸先端大)</p> <p>4.「デペンダブル VLSI」 福本 聡・新井 雅之・岩崎 一彦(首都大)</p> <p>5.「システム LSI とリコンフィギャラブルデバイス」 末吉 敏則(熊本大)</p>

13:30~15:10【メインホール】特別講演 座長 石浦 菜岐佐(関西学院大)		
1. SystemVerilog チュートリアル 明石貴昭(シノプシス)・浜口加寿美(松下電器)・湯井丈晴(沖)・後藤謙治(ケイデンス)・土屋丈彦(東芝)・千綿幸雄(富士通)・山元 渉(メンター)・高嶺美夫(ルネサス)・竹田津弘州(松下電器)・岡本実幸(三洋電機)・杉浦正志(図研)		
2.SAT アルゴリズムとその応用 (仮題) 藤田 昌宏(東大)		
15:30~17:10【11会議室】ARC:省電力アーキテクチャ 座長 山崎 剛(ソニーコンピュータエンタテインメント)	15:30~17:10【21会議室】RECONF: リンフィギラブルシステム応用 I 座長 名古屋 彰(岡山大)	15:30~17:10【32会議室】VLD/SLDM: 高速化/低消費電力化 座長 宇佐美 公良(芝浦工業大)
1.省電力に配慮したスケラブルな命令ウィンドウの提案と評価 渡辺慎吾・千代延昭宏(九工大)・佐藤寿倫(九大)	1.リアルタイム画像処理システムの構築 山田和雄・内藤孝雄(富士ゼロックス)	1.LSI 電源設計検証のための順序回路の最大動作率解析 樋口博之・金澤裕治・盛山 修(富士通研)・伊藤則之(富士通)
2.Drowsy キャッシュにおけるモード切替アルゴリズムの評価 関子純平・富山宏之・高田広章(名大)・井上弘士(九大)	2.FPGA によるリアルタイム画像処理 佐藤祥爾・田中和明・安部憲広(九工大)	2.クロックスケジューリングを用いた消費電力波形平滑化によるLSIのピーク電力削減手法 高橋洋介・高橋篤司(東工大)
3.A EDP Study on the Optimal Pipeline Depth for Pipeline Stage Unification Adoption Jun Yao・Hajime Shimada(京大)・Yasuhiko Nakashima(奈良先端大)・Shin-ichiro・Mori(福井大)・Shinji Tomita(京大)	3.周波数変調を用いた超音波計測のリアルタイム信号処理 大笹高志・田中和明・安部憲広(九工大)	3.一般同期方式におけるレジスタ再配置によるレジスタ削減手法 小平行秀・高橋篤司(東工大)
4.リーク電力削減のための細粒度命令スケジューリング手法の検討 近藤正章・中村 宏(東大)	4.動的再構成可能なマルチレート対応LDPC符号復号器の実装 今井優太・清水一範・戸川 望・柳澤政生・大附辰夫(早大)	4.On Chip PLLを使ったLSSD設計でのアツスピードテスト 横田俊彦(日本IBM)

【11月29日(水), 17:45 - 20:00】懇親会 2Fレストラン「ラ・プラージュ」

11月30日(木)

09:25~10:40【11会議室】ARC: プロセッサアーキテクチャ 座長 安里 彰(富士通研究所)	09:25~10:40【21会議室】RECONF: リンフィギラブルシステム応用 II 座長 永山 忍(広島市立大)	09:00~10:40【32会議室】VLD/SLDM: 高速化/低消費電力化 II 座長 石原 亨(九州大)
1.異種命令セット同時実行プロセッサ OROCHI の構成 島田貴史・田端猛一・北村俊明(広島市立大)	1.AES の S-BOX 回路の DPA 対策設計 佐々木稔・岩井啓輔・黒川恭一(防衛大)	1.LUT 型 FPGA を対象とした消費電力および遅延の見積もり手法について 中村隆二・松永裕介(九大)
2.OROCHI 評価用集中命令ウィンドウ型スーパーパスカルの設計 小島知也・中島康彦(奈良先端大)	2.FPGA を用いたウイルスチェックシステムの構築と評価 石田由香里(東邦大)・飯島洋祐(筑波大)・高橋栄一(産総研)・古谷立美(東邦大)・樋口哲也(産総研)	2.走行時パワーゲーティングを適用した低消費電力乗算器のアーキテクチャ設計 香嶋俊裕・武田清大・久保直昭・白井利明・宇佐美公良(芝工大)
3.命令の並列性と逐次性を利用したクラスター型プロセッサの命令ステアリング方式 佐藤幸紀・鈴木健一・中村雄男(東北大)	3.再構成可能な演算回路を含む hwObject による テンプレートマッチング回路 佐藤季花・工藤健慈・関根優年(農工大)	3.走行時パワーゲーティングを適用した低消費電力乗算器の物理設計と試作 武田清大・香嶋俊裕・久保直昭・白井利明・宇佐美公良(芝工大)
4.命令グルーピングによる効率的な命令実行方式 佐々木広・近藤正章・中村 宏(東大)		4.木構造部分積加算回路をもつ乗算器の高速化に関する研究 水口貴之・橋 昌良(高知工科大)
10:55~12:10【11会議室】ARC: 通信アーキテクチャ 座長 新田 高庸(NTT)	10:55~12:10【21会議室】RECONF: 演算手法 座長 飯田 全広(熊本大)	10:55~12:10【32会議室】VLD/SLDM: 物理設計 座長 高島 康裕(北九州市立大)
1.中粒度並列処理用ハードウェア同期処理機構の提案 伊賀崇幸・佐々木敬泰・大野和彦・近藤利夫(三重大)	1.算術分解を用いた基数変換回路の構成法(2) 井口幸洋(明大)・笹尾 勤・松浦宗寛(九工大)	1.Routability Driven Via Assignment and Routing for 2-Layer Ball Grid Array Packages Yoichi Tomioka・Atsushi Takahashi(TIT)
2.DIMMnet-2 を用いた間接メモリアクセスの高速化 宮代具隆・宮部保雄・北村 聡(慶大)・田邊 昇(東芝)・中條拓伯(農工大)・天野英晴(慶大)	2.EVBDD を用いた数値計算回路の構成 永山 忍(広島市立大)・笹尾 勤(九工大)・Jon T. Butler(海軍大学院大)	2.アナログ IC 設計における近接対称配置制約を考慮した配置手法 甲田真一・藤吉邦洋(農工大)
3.ハードウェアによる MPI 派生データ型通信の支援 宮部保雄・宮代具隆・北村 聡(慶大)・田邊 昇(東芝)・中條拓伯(東京農工大)・天野英晴(慶大)	3.デジタリシリアル演算を用いた再構成型アーキテクチャの検討 谷川一哉・弘中哲夫(広島市立大)	3.On Chip Probe による LSI の信号伝搬波形の測定 川越伸一・橋 昌良(高知工科大)
13:30~14:20【11会議室】ARC: SMT プロセッサと専用ハードウェア 座長 吉岡 康介(松下電器産業)	13:30~14:45【21会議室】RECONF: リンフィギラブルアーキテクチャ I 座長 谷川 一哉(広島市立大)	13:30~14:45【32会議室】VLD/SLDM: システム設計手法 座長 橋 昌良(高知工科大)
1.SMT プロセッサにおけるキャッシュメモリアドレス方式の動的切り替え 小笠原嘉泰・佐藤未来子・並木美太郎・中條拓伯(農工大)	1.配線共有型マルチコンテキスト手法を用いた低消費電力化 門司秀明・篠原 拓・飯田全広・末吉敏則(熊本大)	1.システムレベル設計における通信仕様の探索 小林憲貴・山崎亮介・吉田紀彦(埼玉大)・植崎修二(長崎大)
2.並列画像・グラフィック処理プロセッサ構成の検討 藤田 浩(九大)・若谷彰良(甲南大)	2.メディア処理向け小面積リンフィギラブルアーキテクチャの設計 高橋一真・密山幸男・尾上孝雄(阪大)・白川 功(兵庫県立大)	2.アプリケーションプロセッサのフォーディングユニット最適化手法 日浦敏宏・小原俊逸・史 又華・戸川 望・柳澤政生・大附辰夫(早大)
	3.ストリームアプリケーションを用いたマルチコア DRP の性能評価 桂 直弘・長谷川揚平・ヴ マン トウアン・松谷宏紀・天野英晴(慶大)	3.高速画像エフェクト処理のためのデュアルコア ASIP 野津隆弘・坂圭圭史・武内良典・今井正治(阪大)
	15:00~16:15【21会議室】RECONF: リンフィギラブルアーキテクチャ II 座長 井口 幸洋(明治大)	15:00~16:15【32会議室】VLD/SLDM: システム設計・開発 座長 神原 弘之(京都高度技術研究所)
	1.動的再構成型アーキテクチャ同士の比較を狙ったベンチマークの開発 頭山哲也・谷川一哉・弘中哲夫(広島市立大)	1.非接触 IC カード用セキュアプロセッサ SEP-6 の開発 高橋大介・猪股俊光・曾我正和・新井義和(岩手県大)
	2.動的再構成システムにおける複数アプリケーション間の機能共有実装の一検討 吉廣秀章・木佐貴 健・八並泰一郎・清田享伸・久我守弘・末吉敏則(熊本大)	2.C ベース設計による粒子抽出技術の高速化 上甲憲市・上津寛和・中川寛誉・神戸尚志(近大)
	3.粒度可変構造を持つ再構成可能論理セル向けテクノロジーマッピング手法 中山英明・山口良一・尼崎太樹・松山和憲・飯田全広・末吉敏則(熊本大)	3.最小 p-準クリーク被覆問題に対するハードウェアアルゴリズム 渡辺秀一(会津大学大学院)・北道淳司・奥山祐市・黒田研一(会津大)