

## ★ディペンダブルコンピューティング研究会 (DC)

専門委員長 井上美智子 副委員長 福本 聡

幹事 吉村正義・金子晴彦

日時 2月21日(火) 10:30~17:00

会場 機械振興会館地下3階6号室(港区芝公園3-5-8. 東京メトロ日比谷線:神谷町駅下車徒歩8分, 都営地下鉄三田線:御成門駅下車徒歩8分, 都営地下鉄大江戸線:赤羽橋駅下車徒歩10分, 都営地下鉄浅草線/大江戸線:大門駅下車徒歩10分, JR山手線/京浜東北線:浜松町駅下車徒歩15分. <http://www.jspmi.or.jp/about/access.html>  
TEL [03] 3434-8216 井上智生・細川利典)

議題 VLSI 設計とテスト及び一般

### 低消費電力テスト

1. キャプチャセーフテストベクトルを利用した低消費電力指向テスト生成における動的テスト圧縮法  
○細川利典・平井淳士・山崎紘史・新井雅之(日大)
2. 電源ネットワークに対する IR-Drop の影響範囲特定に関する研究  
○宮瀬紘平・濱崎機一(九工大)・ザウアー マティアス(フライブルク大)・ポリアン イリア(パッサウ大)・ベッカー ベルンド(フライブルク大)・温 暁青・梶原誠司(九工大)

### 故障診断

3. 論理回路の組込み自己診断に関する提案  
○香川敬祐・矢野郁也・王 森レイ・樋上喜信・高橋 寛(愛媛大)・大竹哲史(大分大)
4. 機械学習を用いたフェールチップ判別の性能向上に関する検討  
○柚留木大地・大竹哲史(大分大)・中村芳行(ルネサス セミコンダクタ パッケージ&テスト ソリューションズ)

午後 動作合成・テスト不能判定(14:00~)

5. Impact of Operational Unit Binding on Aging-induced Degradation in High-level Synthesis for Asynchronous Systems  
○Tsuyoshi Iwagaki・Kohta Itani・Hideyuki Ichihara・Tomoo Inoue(Hiroshima City Univ.)
6. 到達不能状態を用いた SAT ベース順序回路のテスト不能故障判定法  
○二関森人・細川利典(日大)・吉村正義(京都産大)・新井雅之(日大)・四柳浩之・橋爪正樹(徳島大)

### セキュリティ・ディペンダブルネットワーク

7. 拡張シフトレジスタを用いた強セキュア回路設計法 ○山崎紘史・細川利典(日大)・藤原秀雄(阪学院大)
8. マルチパス・アボイダンス・ルーティング(MPAR)についての一考察  
○杉浦佑介・酒井和哉・福本 聡(首都大東京)

### アナログ回路

9. FPGA に実装したリングオシレータの特性に関する考察 ○佐藤晃平・三浦幸也(首都大東京)
10. 三次元積層 IC の TSV 相互接続の評価容易化設計 DFE—アナログバウンダリスキャンによる接続抵抗評価—  
○亀山修一(愛媛大/富士通)・王 森レイ・高橋 寛(愛媛大)

☆DC 研究会今後の予定 [ ] 内発表申込締切日

3月9日(木), 10日(金) 具志川農村環境改善センター [締切済] テーマ:組込み技術とネットワークに関する  
ワークショップ ETNET2017

### 【問合先】

吉村正義(京都産大コンピュータ理工学部)

E-mail: [yoshimura.masayoshi@cc.kyoto-su.ac.jp](mailto:yoshimura.masayoshi@cc.kyoto-su.ac.jp)

◎最新情報は, DC 研究会ホームページを御覧下さい.

<http://www.ieice.org/iss/dc/jpn/index.html>