

★VLSI 設計技術研究会 (VLD)

専門委員長 竹中 崇 副委員長 越智裕之
幹事 福田大輔・永山 忍 幹事補佐 Parizy Matthieu

★電子部品・材料研究会 (CPM)

専門委員長 野毛 悟 副委員長 廣瀬文彦
幹事 小館淳一・岩田展幸 幹事補佐 坂本 尊・中村雄一

★集積回路研究会 (ICD)

専門委員長 藤島 実 副委員長 日高秀人
幹事 吉田 毅・高宮 真 幹事補佐 橋本 隆・夏井雅典・伊藤浩之・範 公可

★画像工学研究会 (IE)

専門委員長 高村誠之 副委員長 浜本隆之・市ヶ谷敦郎
幹事 坂東幸浩・宮田高道 幹事補佐 河村 圭・高橋桂太

★コンピュータシステム研究会 (CPSY)

専門委員長 中島康彦 副委員長 中野浩嗣・入江英嗣
幹事 三吉貴史・鯉渕道紘 幹事補佐 大川 猛・高前田伸也

★ディペンダブルコンピューティング研究会 (DC)

専門委員長 井上美智子 副委員長 福本 聡
幹事 吉村正義・金子晴彦

★リコンフィギャラブルシステム研究会 (RECONF)

専門委員長 渡邊 実 副委員長 本村真人・柴田裕一郎
幹事 山口佳樹・谷川一哉 幹事補佐 三好健文・小林悠記

◎本研究会は VLD 研究会/DC 研究会/IPSJ-SLDM 研究会 (連催), CPM 研究会/ICD 研究会/IE 研究会 (共催), CPSY 研究会/IPSJ-ARC 研究会 (連催), RECONF 研究会の併催です。研究会資料は各研究会ごとに発行されます。

日時 11月28日(月) 10:30~17:40
29日(火) 9:00~17:45
30日(水) 9:00~15:00

会場 立命館大学大阪いばらきキャンパス (OIC) 立命館いばらきフューチャープラザ (茨木市岩倉町 2-150。来学の際は公共交通機関を御利用下さい。 <http://www.ritsumei.ac.jp/accessmap/oic/> TEL [072] 665-2500 (OIC B 棟ホール受付) 谷口一徹)

議題 デザインガイア 2016—VLSI 設計の新しい大地—

28日午前 回路設計 1 (10:30~11:45)

VLD-1. 最小の入力数で Stochastic Number を生成する回路設計手法 ○六車利都子・山下 茂 (立命館大)

VLD-2. 高精度ストカスティック演算のための FSM 設計 ○多和田雅師・柳澤政生・戸川 望 (早大)

VLD-3. 可変な並列度を有する Fork-Join タスクのスケジューリング

○島田佳奈・谷口一徹・富山宏之 (立命館大)

ニューラルネットワーク (10:30~11:45)

4. スケーラブルなディープラーニング向けアクセラレータチップの設計と評価

○高田 遼・石川 潤・坂本龍一・近藤正章・中村 宏 (東大)・大久保徹以・小島拓也・天野英晴 (慶大)

5. ナノフォトニック・ニューラルアクセラレーション構想

○川上哲志・磯部 聖・浅井里奈・小野貴継・本田宏明・井上弘士 (九大)・納富雅也 (NTT)

6. 可飽和吸収体の利用を前提としたナノフォトニック・ニューラルアクセラレータ向け活性化関数の評価

○磯部 聖・川上哲志・小野貴継・井上弘士 (九大)・納富雅也 (NTT)

28 日午後 回路設計 2 (12:45~14:00)

VLD-7. マイクロエナジーハーベスティングのための 2 段昇圧型チャージポンプ回路方式

○木村知也・越智裕之 (立命館大)

VLD-8. 薄膜 BOX-SOI (SOTB) におけるレベルシフトレス設計の実現性の検討と評価

○小暮俊輔・宇佐美公良 (芝浦工大)

VLD-9. Xilinx FPGA のための RTL 記述からの一般同期式回路の実装フロー

○寺田万理・増子 駿・小平行秀 (会津大)

ARC 招待講演 (13:00~14:00)

10. 車載用画像認識プロセッサ Visconti シリーズの開発 田辺 淳 (東芝)

ノイズ・ソフトエラー (14:15~15:55)

VLD-11. TCAD シミュレーションを用いた FDSOI プロセスの耐ソフトエラー回路構造の検討

○山田晃大・丸岡晴喜・梅原成宏・古田 潤・小林和淑 (京都工繊大)

VLD-12. PHITS-TCAD シミュレーションによる FinFET と FDSOI のソフトエラー耐性の評価

○梅原成宏・古田 潤・小林和淑 (京都工繊大)

VLD-13. 重イオン照射測定による FDSOI における FF のソフトエラー耐性の評価

○一三 潤・梅原成宏・丸岡晴喜・古田 潤・小林和淑 (京都工繊大)

VLD-14. 40 nm SiON プロセスにおけるランダムテレグラフノイズ複合欠陥モデルを用いた回路解析手法

○藪内美智太郎・大島 梓・駒脇拓弥・小林和淑・岸田 亮・古田 潤 (京都工繊大)・Pieter Weckx (KUL/IMEC)・Ben Kaczer (IMEC)・松本高士 (東大)・小野寺秀俊 (京大)

高位合成及びリコンフィギュラブルアクセラレータ (14:15~15:55)

RECONF-15. 高位合成を用いた 3 次元立体音響プロセッサの設計 ○大平婆耶・土屋尚暉・松村哲哉 (日大)

RECONF-16. 可変パイプライン超低電力粗粒度再構成可能アクセラレータの実装と評価

○安藤尚輝・増山滉一郎・奥原 颯・天野英晴 (慶大)

RECONF-17. FPGA ソーティングアクセラレータのためのマージネットワークの改良

○齊藤 誠・眞下 達・Thiem Van Chu・吉瀬謙二 (東工大)

RECONF-18. PLC 命令列の高位合成によるハードウェア化

○石垣良樹・田中 佑・藤枝直輝・市川周一 (豊橋技科大)

ポスターセッション (16:10~17:40)

P19. Vivado HLS による○×ゲーム探索再帰記述のハードウェア化 広江友哉

P20. 原子移動型スイッチを用いた小面積なプログラマブルロジックとそのための遅延最適なテクノロジマッピング手法 東 俊輝

P21. 3 次元 FPGA 向け消費電力解析ツール 池邊雅登

P22. 低消費電力 FPGA の応用回路実装を伴う評価のための環境構築と予備実験 片下敏宏

P23. 最小の入力数で Stochastic Number を生成する回路設計手法 六車利都子

P24. 可変な並列度を有する Fork-Join タスクのスケジューリング 島田佳奈

P25. マイクロエナジーハーベスティングのための 2 段昇圧型チャージポンプ回路方式 木村知也

P26. TCAD シミュレーションを用いた FDSOI プロセスの耐ソフトエラー回路構造の検討 山田晃大

P27. セレクタ論理に帰着させたバタフライ演算器の FPGA 実装評価 伊東光希

P28. ディープラーニングを用いたリソグラフィシミュレーションモデルの高精度化 渡辺友希

P29. CCN ルータのためのコンテンツのネーム長による分割ハッシュテーブルと平衡木による FIB の構築 島崎健太

P30. 動作中の IoT デバイスに対する電気容量変化の測定を用いた不正改変検知装置の設計 北山遼育

P31. 経年劣化を考慮したフロアプラン統合化高位合成手法 井川昂輝

P32. 高位合成によるアクセラレータ設計を対象としたサイクル数削減及びバッファサイズ最小化のためのデータ転送最適化手法 石川大輔

P33. 微小遅延故障テストのための TDC 組込み型スキャン FF の設計について 河塚信吾

P34. A Golden-IC Free Clock Tree Driven Authentication Approach for Hardware Trojan Detection Fakir Sharif Hossain

P35. 半導体ストレージシステムにおける SCM, MLC/TLC NAND フラッシュメモリの最適な構成の設計 松井千尋

P36. IoT デバイス向け ReRAM 書き込み電圧生成回路の低電圧化及びコンパレータ回路のバイアス電流最適化手法
鶴見 洸太

P37. スケーラブルなディープラーニング向けアクセラレータチップの設計と評価 高田 遼

29 日午前 FPGA 応用及び一般 (10:05~11:45)

RECONF-1. Vivado HLS による O×ゲーム探索再帰記述のハードウェア化

○広江友哉・大野真史・泉 知論・孟 林 (立命館大)

RECONF-2. 原子移動型スイッチを用いた小面積なプログラマブルロジックとそのための遅延最適なテクノロジーマッピング手法 ○東 俊輝・越智裕之 (立命館大)

RECONF-3. 3次元 FPGA 向け消費電力解析ツール

○池邊雅登・趙 謙・尼崎太樹・飯田全広・久我守弘・末吉敏則 (熊本大)

RECONF-4. 低消費電力 FPGA の応用回路実装を伴う評価のための環境構築と予備実験

○片下敏宏・日置雅和・堀 洋平・小池帆平 (産総研)

回路実装 (9:00~10:15)

VLD-5. 薄膜 BOX-SOI を用いた基板バイアス制御による低消費電力スタンダードセルメモリの設計と実装

○吉田有佑・宇佐美公良 (芝浦工大)

VLD-6. 超低消費電力再構成可能アクセラレータ CC-SOTB2 の実装と評価

○増山滉一朗・安藤尚輝・松下悠亮・奥原 颯・天野英晴 (慶大)

VLD-7. セレクタ論理に帰着させたバタフライ演算器の FPGA 実装評価

○伊東光希・柳澤政生・戸川 望 (早大)

メモリ・デバイス技術 (9:00~10:15)

ICD-8. ランダムばらつきが低減されたプロセスにおける超低電圧条件下での STI ストレス効果と逆狭チャネル効果による閾値ばらつきの実測 ○小笠原泰弘・小池帆平 (産総研)

ICD-9. 半導体ストレージシステムにおける SCM, MLC/TLC NAND フラッシュメモリの最適な構成の設計

○松井千尋・山賀祐典・杉山佑輔・竹内 健 (中大)

ICD-10. TSV を用いた三次元実装 LSI の電源配線における EMI 特性

○荒賀佑樹 (産総研)・永田 真・三浦典之・池田博明 (神戸大)・菊地克弥 (産総研)

配線・DFM (10:30~11:45)

VLD-11. ディープラーニングを用いたリソグラフィシミュレーションモデルの高精度化

○渡辺友希・松縄哲明・木村泰己・野嶋茂樹 (東芝)

VLD-12. 集合対間配線問題のための配線の付け替えによる配線長差最小化手法

○原 秀太郎・藤吉邦洋 (東京農工大)

VLD-13. カットプロセスを前提とした Self-Aligned Double Patterning のための 2色グリッドに準じた配線手法

○三浦発彦・長谷川 充・藤吉邦洋 (東京農工大)

CPM 招待講演 (10:30~11:45)

CPM-14. 未定

29 日午後 RECONF 招待講演 (13:00~14:00)

RECONF-15. [招待講演] ソフトウェアエンジニアと高位合成 ○満田賢一郎・大和田浩司・山本真司 (ISP)

ICD 招待講演 (13:15~14:00)

ICD-16. [招待講演] 超大規模超高速画像表示技術と応用展開 川瀬英路 (カミエンス)

◎ポスター表彰 (14:05~14:35)

29 日午後 VLD 基調講演 (14:40~15:30)

共通-17. [基調講演] IoT 時代に向け組合せ最適化問題を効率的に解く CMOS アニーリングマシン
山岡雅直 (日立)

IE 基調講演 1 (15:45~16:30)

共通-18. [基調講演] デジタル映像の符号化技術・伝送装置の開発とハイビジョン化への貢献
中川 章 (富士通研)

IE 基調講演 2 (16:45~17:45)

共通-19. [基調講演] データマイニング技術と応用—グラフマイニングと探索的データ分析— 鬼塚 真 (阪大)

30 日午前 テスト生成及びテスト容易化設計 (9:00~10:40)

DC-1. 重み付き故障カバレッジに基づくテストパターン並替えの高速化手法

○犬山慎吾・岩崎一彦（首都大東京）・新井雅之（日大）

DC-2. 微小遅延故障テストのための TDC 組込み型スキャン FF の設計について

○河塚信吾・四柳浩之・橋爪正樹（徳島大）

VLD-3. SAT ソルバを用いた信号遷移回数を考慮した遷移故障向けテストパターン生成手法について

松永裕介（九大）

DC-4. オンチップ故障診断のための LFSR シード生成法 ○南蘭隼人・大竹哲史（大分大）

コンピュータシステム一般（9：00～10：40）

CPSY-5. オンチップボディバイアス調節機構アーキテクチャの提案と実装

○奥原 颯・Akram Ben Ahmed・天野英晴（慶大）

CPSY-6. 内部抵抗の大きい電源に対応するボディバイアス制御手法 ○天野英晴・増山滉一郎・奥原 颯（慶大）

7. データ圧縮機能搭載ストレージにおける空き容量を考慮したライト制御方式

○松下貴記・川口智大・関 俊哉（日立）

CPSY-8. リモート GPU を用いたグラフ処理における GPU 間同期手法の検討 ○森島 信・松谷宏紀（慶大）

セキュリティ及びネットワーク（10：55～12：10）

VLD-9. CCN ルータのためのコンテンツのネーム長による分割ハッシュテーブルと平衡木による FIB の構築

○島崎健太（早大）・右近祐太・宮崎昭彦（NTT）・津田俊隆・中里秀則・戸川 望（早大）

VLD-10. 動作中の IoT デバイスに対する電気容量変化の測定を用いた不正改変検知装置の設計

○北山遼育（早大）・竹中 崇（NEC）・柳澤政生・戸川 望（早大）

DC-11. A Golden-IC Free Clock Tree Driven Authentication Approach for Hardware Trojan Detection

○Fakir Sharif Hossain・Tomokazu Yoneda・Michiko Inoue（NAIST）・Alex Orailoglu（UCSD）

画像処理・アーキテクチャ（10：55～12：10）

ICD-12. リアルタイム HEVC エンコーダ LSI の電力削減手法の提案

○大西隆之・大森優也・岩崎裕江・清水 淳（NTT）

ICD-13. 単一磁束量子回路を用いたシフトレジスタ型キャッシュメモリ・アーキテクチャの提案

○石田浩貴（九大）・田中雅光（名大）・小野貴継・井上弘士（九大）

IE-14. 解像度変化に頑健な画像マッチングのための特徴点検出法と特徴点指標 ○吉川 慧・亀山啓輔（筑波大）

30 日午後 高位合成（13：20～14：10）

VLD-15. 経年劣化を考慮したフロアプラン統合化高位合成手法 ○井川昂輝・柳澤政生・戸川 望（早大）

VLD-16. 高位合成によるアクセラレータ設計を対象としたサイクル数削減及びバッファサイズ最小化のためのデータ

転送最適化手法 ○石川大輔・瀬戸謙修（東京都市大）

アナログ回路技術（13：20～15：00）

ICD-17. 不揮発マイコン向け高速・低電力アナログ・デジタル変換回路の構成

○玉越 晃・夏井雅典・羽生貴弘（東北大）

ICD-18. エネルギーハーベスティング向け、完全集積可能な最低入力電圧 100 mV の昇圧電源回路

○更田裕司・大内真一・松川 貴（産総研）

ICD-19. FPGA を用いた並列型確率的 A/D 変換器のシステム検証手法に関する研究

○勇 正大・松岡俊匡（阪大）

ICD-20. IoT デバイス向け ReRAM 書き込み電圧生成回路の低電圧化及びコンパレータ回路のバイアス電流最適化手

法 ○鶴見洗太・田中誠大・竹内 健（中大）

◆情報処理学会；システム・アーキテクチャ研究会連催。システムと LSI の設計技術研究会併催。IEEE CEDA All Japan Joint Chapter, IEEE CAS Society Kansai Chapter 協賛

◎キャンパス内は全面禁煙ですので御留意下さい。

◎29 日の夜、懇親会を予定しております（有料、事前申込制）。申込み方法は別途御案内致します。

☆VLD 研究会今後の予定 [] 内発表申込締切日

2017 年 1 月 23 日（月）～25 日（水）慶大日吉キャンパス [11 月 7 日（月）] テーマ：FPGA 応用及び一般

【発表申込先】 下記研究会発表申込システムからお申込み下さい。

<http://www.ieice.org/jpn/ken/kenmoushikomi.html>

【問合先】

福田大輔（富士通研）

E-mail：d-fukuda@jp.fujitsu.com

◎VLD 研究会ホームページも御覧下さい。

<http://www.ieice.org/~vld/>

☆CPM 研究会今後の予定 [] 内発表申込締切日

12月12日(月), 13日(火) 京大桂キャンパス〔締切済〕テーマ:窒化物半導体・光電子デバイス・材料, 関連技術及び一般

☆ICD 研究会今後の予定 [] 内発表申込締切日

12月15日(木), 16日(金) 東工大〔締切済〕テーマ:学生・若手研究会

【問合せ先】

吉田 毅 (広島大)

TEL & FAX [082] 424-7643

E-mail: tyoshida@dsl.hiroshima-u.ac.jp

☆IE 研究会今後の予定 [] 内発表申込締切日

12月8日(木), 9日(金) 石川県地場産業復興センター〔締切済〕テーマ:画像符号化, 通信・ストリーム技術, 一般

2017年2月 北大〔未定〕テーマ:未定

【問合せ先】

坂東幸浩 (NTT)

E-mail: ie-kanji2016@mail.ieice.org

☆CPSY 研究会今後の予定 [] 内発表申込締切日

12月15日(木), 16日(金) 東工大〔締切済〕テーマ:学生・若手研究会

2017年1月23日(月)~25日(水) 慶大日吉キャンパス〔11月7日(月)〕テーマ:FPGA 応用及び一般

【発表申込先】 下記研究会発表申込システムからお申込み下さい。

<http://www.ieice.org/jpn/ken/kenmoushikomi.html>

【問合せ先】

三吉貴史 (富士通研)

TEL [044] 754-2931, FAX [044] 754-2672

E-mail: miyoshi.takashi@jp.fujitsu.com

◎最新情報は CPSY 研究会 Web ページを御覧下さい。

<http://www.ieice.or.jp/iss/cpsy/jpn/>

☆DC 研究会今後の予定 [] 内発表申込締切日

12月16日(金) 酒田市総合文化センター〔締切済〕テーマ:安全性及び一般

2017年2月 東京〔未定〕テーマ:VLSI 設計とテスト及び一般

【発表申込先】 下記研究会発表申込システムからお申込み下さい。

<http://www.ieice.org/jpn/ken/kenmoushikomi.html>

【問合せ先】

吉村正義 (京都産大コンピュータ理工学部)

E-mail: yoshimura.masayoshi@cc.kyoto-su.ac.jp

◎最新情報は, DC 研究会ホームページを御覧下さい。

<http://www.ieice.org/iss/dc/jpn/index.html>

☆RECONF 研究会今後の予定 [] 内発表申込締切日

2017年1月23日(月)~25日(水) 慶大日吉キャンパス〔11月7日(月)〕テーマ:FPGA 応用及び一般

【発表申込先】 下記研究会発表申込システムからお申込み下さい。

<http://www.ieice.org/jpn/ken/kenmoushikomi.html>

【問合せ先】

谷川一哉 (広島市大大学院情報科学研究科)

E-mail: tanigawa@hiroshima-cu.ac.jp