

★ディペンダブルコンピューティング研究会 (DC)

専門委員長 金川信康 副委員長 井上美智子

幹事 岩田浩司・吉村正義

日時 2月17日(水) 10:00~16:30

会場 機械振興会館地下3階2号室(港区芝公園3-5-8。東京メトロ日比谷線:神谷町駅から徒歩8分,都営地下鉄三田線:御成門駅から徒歩8分,都営地下鉄大江戸線:赤羽橋駅から徒歩10分,都営地下鉄浅草線/大江戸線:大門駅から徒歩10分,JR山手線:浜松町駅から徒歩15分。http://www.jspmi.or.jp/kaigishitsu/access.html 井上智生(広島市大)・細川利典(日大)

議題 VLSI 設計とテスト

テスト生成

1. 双対近似回路を用いた同時多重過渡故障検出に関する一考察 ○曾根原啓介・新井雅之(日大)
2. Logic-Path-and-Clock-Path-Aware Capture-Power-Safe At-Speed Scan Test Generation
○Fuqiang Li・Xiaoqing Wen・Stefan Holst・Kohei Miyase・Seiji Kajihara(Kyutech)
3. 論理値割当隣接線の選択による断線故障用テスト生成時間の削減 ○藤谷和依・四柳浩之・橋爪正樹(徳島大)

高速化設計とシミュレーション

4. 連続ビット系列の動的共有によるストカスティックコンピューティングの高速化
○高森研輔・市原英行・岩垣 剛・井上智生(広島市大)
5. ゼロ遅延論理シミュレーションに基づく遅延故障インジェクション環境
○川崎真司・米田友和・大和勇太・井上美智子(奈良先端大)

午後 テスト容易化設計と故障診断(14:00~)

6. 故障励起条件解析を用いたユニバーサル論理故障診断のための被疑故障ランキング
○高野秀之・細川利典・山崎紘史(日大)・山崎浩二(明大)
7. 重み付きランダムパターンとリシードを組み合わせた組込み自己テスト手法
○里中沙矢香・米田友和・大和勇太・井上美智子(奈良先端大)
8. テストパターン数削減のためのRTLテストポイント挿入法
○大崎直也・細川利典・山崎紘史(日大)・吉村正義(京都産大)

高信頼化設計と解析

9. 三次元積層後のTSV抵抗の精密計測法のアナログ回路設計について
○王 森レイ・香川敬祐(愛媛大)・亀山修一(富士通)・樋上喜信・高橋 寛(愛媛大)
10. 車載ネットワークCANにおけるハイブリッド通信プロトコル
○許斐康司・中村宗幸・酒井和哉・福本 聡(首都大東京)
11. 電源ノイズによるFF回路の動作への影響に関する研究 ○山本拓弥・三浦幸也(首都大東京)

☆DC研究会今後の予定〔 〕内発表申込締切日

3月24日(木),25日(金) 福江文化会館・勤労福祉センター〔締切済〕 テーマ:組込み技術とネットワークに関するワークショップETNET2016

5月16日(月),17日(火) 東大生研〔未定〕 テーマ:LSIとシステムのワークショップ2016

【発表申込先】 下記研究会発表申込システムからお申込み下さい。

http://www.ieice.org/jpn/ken/kenmoushikomi.html

【問合せ先】

吉村正義(京都産大コンピュータ理工学部)

E-mail:yoshimura.masayoshi@cc.kyoto-su.ac.jp

◎最新情報は,DC研究会ホームページを御覧下さい。

http://www.ieice.org/iss/dc/jpn/index.html