

★VLSI 設計技術研究会 (VLD)

専門委員長 澁谷利行 副委員長 松永裕介
幹事 峯岸孝行・富山宏之 幹事補佐 宮澤武廣・山本 亮

★コンピュータシステム研究会 (CPSY)

専門委員長 吉永 努 副委員長 安里 彰・中島康彦
幹事 中野浩嗣・入江英嗣 幹事補佐 井上浩明・大川 猛

★リコンフィギャラブルシステム研究会 (RECONF)

専門委員長 弘中哲夫 副委員長 渡邊 実・本村真人
幹事 山田 裕・山口佳樹 幹事補佐 谷川一哉・三好健文

日時 1月29日(木) 8:30~18:20

30日(金) 8:30~17:50

会場 慶應義塾大学日吉キャンパス来往舎 (<http://www.keio.ac.jp/ja/access/hiyoshi.html> 天野英晴)

議題 FPGA 応用及び一般

29日午前 データベース・NoC

CPSY-1. GPUを用いたドキュメント指向型データベースの高速化 ○森島 信・松谷宏紀(慶大)

CPSY-2. FPGA NICとインカーネルKey-Value キャッシュを用いたNOSQLの高速化

○田村是慶・林 愛美・徳差雄太・松谷宏紀(慶大)

CPSY-3. FPGA NIC向けオンライン外れ値検出機構 ○林 愛美・徳差雄太・松谷宏紀(慶大)

CPSY-4. 固定型及び適応型ルーティングを切り替え可能なNoC向けTurbo Boost Router

○本間夏樹・松村 剛(慶大)・鯉渕道紘(NII)・天野英晴・松谷宏紀(慶大)

CPSY-5. 優先度に基づくパケット追いつしとリソース制御を付加したNoCアーキテクチャ

○大槻周平・溝谷圭悟・高須雅義(慶大)・山崎大輝(ソニー)・山崎信行(慶大)

再構成アーキテクチャ

RECONF-6. 光再構成型ゲートアレイの並列構成法の放射線耐性に関する一考察

○伊藤宏幸・森脇 烈・渡邊 実(静岡大)

RECONF-7. 再構成可能論理回路の設計と評価

○嘉藤淳紀・渡辺重佳・二宮 洋・小林 学・三浦康之(湘南工大)

RECONF-8. 配線遅延の削減を実現するMPLDの検討

○徳佐田直弥・弘中哲夫・谷川一哉(広島市大)・石黒 隆(太陽誘電)

RECONF-9. レイヤ間接続を削減した3次元FPGAアーキテクチャの検討

○趙 謙・尼崎太樹・飯田全広・久我守弘・末吉敏則(熊本大)

29日午後 招待講演(12:45~)

RECONF-10. [招待講演] マルチモーダルインタラクションに基づく知能共進化アーキテクチャ

山口高平(慶大)

論理シミュレータ

11. マルチコアを用いた高速並列論理シミュレーション手法 竹内勇矢・豊永昌彦・村岡道明(高知大)

12. FPGAを用いた高速論理シミュレーションエンジン 松本夏樹・村岡道明(高知大)

13. GP-GPUを用いた高速並列論理シミュレータ 橋口拓哉・青野寛之・豊永昌彦・村岡道明(高知大)

FPGA 応用(1)

RECONF-14. 電波望遠鏡用AWF型デジタル分光器に関して

○中原啓貴(愛媛大)・中西裕之(鹿児島大)・岩井一正(国立天文台)

RECONF-15. 残差長の量子化に基づく小面積・高スループット帯域圧縮ハードウェアの提案

○上野知洋・伊藤 涼・佐野健太郎・山本 悟(東北大)

RECONF-16. ビルディングキューブ法に基づく流体専用計算機のキューブ間データ交換に関する一考察

○上野友也・上野知洋・佐野健太郎・山本 悟(東北大)

RECONF-17. PWM制御向け高時間分解能信号生成回路のFPGA実装

○柏木 瞬・柴田裕一郎・小栗 清・丸田英徳・黒川不二雄(長崎大)

製造・性能考慮手法

VLD-18. クロックツリー遅延解析技術に関する研究 鈴木五郎・竹田隆太郎(北九州市大)

VLD-19. 薄膜BOX-SOIを用いた基板バイアス印加温度センサの検討 ○小坂 翼・宇佐美公良(芝浦工大)

VLD-20. A Dual-mode Scheduling Strategy for Task Graphs with Data Parallelism

○Yang Liu・Lin Meng・Ittetsu Taniguchi・Hiroyuki Tomiyama (Ritsumeikan Univ.)

VLD-21. 電源電圧としきい値電圧の同時最適化が集積回路の消費エネルギーに与える影響の解析

○竹下俊宏・西澤真一・石原 亨・小野寺秀俊 (京大)

VLD-22. C コンパイラの算術最適化を対象としたテストスイート CF3 ○日比野佑亮・石浦菜岐佐 (関西学院大)

30日午前 FPGA 応用(2)

RECONF-1. FPGA アクセラレータを用いたストリーム処理における電力性能最適化に関する検討

○福本航太・翁 浩二・副島梨恵・柴田裕一郎・小栗 清 (長崎大)

RECONF-2. ニューラルネットワークを用いたストリーム画像圧縮アーキテクチャの提案

○浜崎 薫・柴田裕一郎・小栗 清 (長崎大)

RECONF-3. 高速ネットワークにおける多バイト遷移非決定性有限オートマトンによる侵入検知

若林真一・○橋本智明・小石涼平・高口裕貴・永山 忍・稲木雅人 (広島市大)

RECONF-4. FLOPS-2D の低レベル通信制御機構の実装と性能評価

○喜屋武克樹・新垣 誠・平井裕介・仲宗根宏貴 (琉球大)・藤田直行 (JAXA)・天野英晴 (慶大)・長名保範 (琉球大)

RECONF-5. Vivado-HLS を用いた数値計算ハードウェアの実装手法に関する検討

○仲宗根宏貴・長名保範・長田康敬 (琉球大)

検出技術と設計手法

VLD-6. 剰余 SD 数演算回路を用いた算術演算誤り検出 ○根間祐智・田中勇樹・茂木和弘・魏 書剛 (群馬大)

VLD-7. トロイネットの特徴に基づくハードウェアトロイ検出手法

○大屋 優・史 又華・柳澤政生・戸川 望 (早大)

VLD-8. LSI 自動設計における凸域探索迷路法の提案 ○堀野洋平・平山 潤・大石倅子・堤 利幸 (明大)

VLD-9. ランダムテストによる C コンパイラの算術最適化機会の検出 ○橋本淳史・石浦菜岐佐 (関西学院大)

VLD-10. 同期シフトに基づく Deep Convolutional Neural Network の FPGA 実装

○李 寧・富岡洋一・北澤仁志 (東京農工大)

30日午後 並列化技術 (13:20~)

CPSY-11. GPU における疎行列ベクトル積の実装と共役勾配法への適用

○浅野翔太郎・稲木雅人・永山 忍・若林真一 (広島市大)

CPSY-12. 多面体モデルに基づく並列化コンパイラにおける制約条件の緩和

○尾形冬馬・中野秀洋・宮内 新 (東京都市大)

CPSY-13. 複数 FPGA ボードを用いたビッグデータ分割処理の高速化

○工藤 龍・オゲ ヤースイン・吉見真聡・入江英嗣・吉永 努 (電通大)

CPSY-14. 2階層 Supervisor Processor における信頼性管理機能

○山本大貴・久我守弘・尼崎太樹・飯田全広・末吉敏則 (熊本大)

FPGA 応用システム

RECONF-15. USB3.0 接続の手軽で高速な FPGA アクセラレータの設計と実装

○白井琢真・小林諒平・吉瀬謙二 (東工大)

RECONF-16. MieruSys プロジェクト：複数の FPGA を用いた先進的な計算機システムの開発

○松田裕貴・小川愛理・味曾野智礼 (東工大)・藤枝直輝・市川周一 (豊橋技科大)・吉瀬謙二 (東工大)

RECONF-17. 同期 FIFO の FPGA ベンダ非依存記述と高速化設計 泉 知論 (立命館大)

RECONF-18. PLC 命令列のハードウェア化と難読化の検討 ○宇山和輝・藤枝直輝・市川周一 (豊橋技科大)

リアルタイム処理

CPSY-19. Dependable Responsive Multithreaded Processor における低遅延リアルタイム実行

○溝谷圭悟・羽鳥雄介・久村雄輔・高須雅義・千代浩之・山崎信行 (慶大)

CPSY-20. Responsive Link におけるリアルタイムスケジューリング

○大沢幸平・萩原秀磨・久村雄輔・溝谷圭悟・高須雅義・山崎信行 (慶大)

CPSY-21. MPEG 符号化データの直接的演算による動体輪郭抽出のリアルタイム処理

○丸山彰介・中野秀洋・宮内 新 (東京都市大)

CPSY-22. 誘導結合型三次元積層マルチコアプロセッサにおけるキャッシュ間通信手法の検討

○松村正隆 (電通大)・近藤正章 (東大)・松谷宏紀 (慶大)・和田康孝 (早大)・本多弘樹 (電通大)

◆情報処理学会；システム LSI 設計技術研究会連催

☆VLD 研究会

◎VLD 研究会ホームページも御覧下さい。

<http://www.ieice.org/~vld/>

☆CPSY 研究会今後の予定 [] 内発表申込締切日

3月6日（金）、7日（土） 奄美市社会福祉協議会〔1月13日（火）〕テーマ：組込み技術とネットワークに関する
ワークショップ ETNET2015

【発表申込先】 下記研究会発表申込システムからお申込み下さい。

<http://www.ieice.org/jpn/ken/kenmoushikomi.html>