

解説

スピントランジスタ

Spin Transistors for Integrated Spin-electronics

菅原 智

A bstract

本稿ではスピニエレクトロニクスにおけるキーデバイスとして期待されるスピントランジスタについて解説する。スピントランジスタはその内部に強磁性体を含み、通常のトランジスタ動作に磁気抵抗素子の機能を付加した高機能トランジスタである。このようなスピントランジスタを半導体集積回路に応用すれば、スピノの自由度を利用した新たなアーキテクチャに基づく集積エレクトロニクスの展開が可能となる。これまでに提案された代表的なスピントランジスタ及びスピントランジスタによる集積エレクトロニクスの実現に向けた課題について述べる。

キーワード：スピニエレクトロニクス、スピントランジスタ、半導体集積回路、不揮発性メモリ、リコンフィギュラブル論理回路

1. はじめに

スピニエレクトロニクス（またはスピントロニクス）とは従来のエレクトロニクスの分野で用いられることのなかったキャリヤのスピノや材料の磁性に関する自由度・機能を積極的に活用した新しいエレクトロニクスの分野である^{(1)~(4)}。スピントランジスタはデバイス内部に強磁性体を取り込みスピノ偏極したキャリヤによる電流（スピノ偏極電流）の制御を可能とした機能デバイスであることから、スピニエレクトロニクスのキーデバイスとして注目を集めている。これまでに様々な動作原理・構造のスピントランジスタが提案されているが、スピノ偏極電流を用いた機能のみに着目してトランジスタ本来の機能を犠牲にしているものも多い。スピントランジスタを集積回路に応用して新たなエレクトロニクスへと展開させるためには、スピントランジスタはスピノ偏極電流による機能（後述する磁気電流比など）が十分であることのほかに、通常のトランジスタと同様に高い電流駆動能力や低消費電力などといった要請を満足するものでなくてはならない。本稿では集積エレクトロニクスへの応用という観点から代表的なスピントランジスタを選択して紹介を行う^(注1)。

2. 基本特性と材料

スピノ偏極電流を制御する最も簡単なデバイスは薄い非磁性金属を強磁性金属で挟み込んだスピノバルブや、薄いトンネル障壁を強磁性金属で挟み込んだ強磁性トンネル接合といった二端子の磁気抵抗素子である。これらのデバイスでは2層ある強磁性体の磁化をそれぞれが同じ方向を向く平行磁化と、互いに反対方向を向く反平行磁化に変化させて、これらの磁化状態に対応した電気抵抗を発現させる。この機能はスピノバルブでは巨大磁気抵抗（GMR）効果^{(5)~(7)}、強磁性トンネル接合ではトンネル磁気抵抗（TMR）効果^{(8)~(11)}に基づく。通常、このような磁気抵抗素子の二端子間のコンダクタンスは平行磁化の場合に高く、反平行磁化の場合に低くなる。

このような磁気抵抗素子に対してスピントランジスタはどうなものであろうか。スピントランジスタも二端子の磁気抵抗素子と同様にデバイス内部に強磁性体を含み、この磁化状態によって出力特性が変化する。スピントランジスタの出力特性は動作原理・デバイス構造によって異なるが、強磁性体の磁化状態によって入力電圧（V_I）による出力電流（I_O）の駆動能力である伝達コンダクタンス g_m (= ∂I_O / ∂V_I) を変化させるものが多い。

菅原 智 東京大学大学院新領域創成科学研究科
E-mail sugahara@cryst.t.u-tokyo.ac.jp
Satoshi SUGAHARA, Nonmember (Graduate School of Frontier Science, The University of Tokyo, Kashiwa-shi, 277-8561 Japan).
電子情報通信学会誌 Vol.88 No.7 pp.541-550 2005年7月

(注1) スピントランジスタは、必ずしも集積回路への応用を前提として提案されたものではなく、センサや一種の変調器として提案されたものも多い。スピニエレクトロニクスの研究が盛んになるにつれて集積エレクトロニクスへの応用が意識されるようになった。

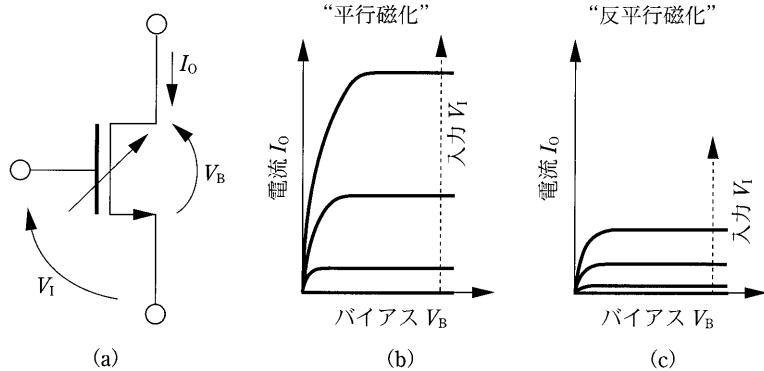


図1 スピントランジスタの基本特性
スピントランジスタは内部に含まれる強磁性体の磁化状態によって伝達コンダクタンス $g_m = \partial I_0 / \partial V_I$ を可変できるトランジスタである。この意味でスピントランジスタのシンボルを(a)のように書く。(b)平行磁化の場合と(c)反平行磁化の場合では g_m が異なり、同じバイアスを印加していても出力電流の大きさは異なる。

平行磁化では g_m が大きく、小さな入力 V_I でも大きな出力 I_0 が得られる。一方、反平行磁化では g_m が小さくなり同じ入力 V_I を加えても出力 I_0 は小さくなる(図1)。したがって、スピントランジスタは g_m を可変できるトランジスタであるということができる。平行磁化における出力電流 I_0^P と反平行磁化における出力電流 I_0^{AP} の変化率 $\gamma_{MC} = (I_0^P - I_0^{AP}) / I_0^{AP}$ を磁気電流比と呼びスピントランジスタの評価に用いる。このように一つのトランジスタで g_m のような電流駆動能力を切り換えることができれば、わずかな数のトランジスタのみで高機能・多機能の集積回路を実現できることはよく知られている^{(12), (13)}。スピントランジスタでは更にこの電流駆動能力の状態を磁化状態として不揮発に保持できるため、不揮発性メモリをはじめとする今後の半導体エレクトロニクスの発展の要となるモバイル機器や省エネ機器に対応した集積回路を実現することができる。スピントランジスタを能動デバイスとして集積回路に対応させるためには、単なる三端子の磁気抵抗素子ではなくトランジスタとしての性能が重要になる。したがって、上述した①磁気電流比などのスピントランジスタによる機能が十分であることのほかに、②高い電流駆動能力(高速動作のため)、③增幅能力(減衰した信号の復元と大きなファンアウトの実現のため)、④低い電力遅延積と低いオフ電流(高密度集積化と低消費電力化のため)、⑤半導体(特にシリコン)テクノロジーに整合するデバイス構造(微細化による高性能化、高密度集積化、高歩留り実現のため)などの要請を満足するものでなくてはならない⁽¹⁴⁾。

スピントランジスタの機能・性能は用いる強磁性体の種類にも依存する。以下、スピントランジスタで用いられる強磁性体について簡単にまとめる。図2(a)はNi, Fe, Co やこれらの合金に代表される強磁性金属のバンド構造を模式的に示したものである。アップスピントンバンドとダウンスピントンバンドの交換相互作用によるバンド分

裂によって、フェルミエネルギー (E_F) におけるアップスピントンバンドのキャリヤ密度 n_\uparrow とダウンスピントンバンドのキャリヤ密度 n_\downarrow は異なる。特に、キャリヤ密度の多い方のスピントンを多数スピントンと呼び、少なの方を少数スピントンと呼ぶ。強磁性金属をスピントランジスタへ応用する場合では、キャリヤはできるだけ一方のスピントンに偏っていることが好ましい。スピントン分極率 P を $(n_\uparrow - n_\downarrow) / (n_\uparrow + n_\downarrow)$ で定義して、この偏りの程度を表す。

図2(b) は非磁性半導体の結晶格子の一部を磁性元素で置き換えた強磁性半導体(または希薄磁性半導体)のバンド構造を模式的に示したものである。この強磁性半導体における強磁性発現のメカニズムはホスト材料中に高濃度でドープされた磁性元素とこれによって生じるキャリヤとの相互作用によることから、キャリヤ誘起強磁性と呼ばれている^{(15)~(19)}。強磁性半導体のスピントン分極率は強磁性金属の場合と同様にフェルミ準位が多数スピントンバンドと少数スピントンバンドを横切る位置で決まる。特に、多数スピントンのバンドのみにフェルミ準位がかかる場合にはスピントン分極率が 100% となるハーフメタル強磁性体となる(後述)。これまでに $Ga_{1-x}Mn_xAs$ や $In_{1-x}Mn_xAs$ など III-V 族化合物半導体を中心に強磁性半導体が実現されているが^{(15)~(19)}、 $Ge_{1-x}Mn_x$ など IV 族半導体を用いた強磁性半導体の形成も試みられている⁽²⁰⁾。強磁性半導体の最大の課題は室温以上に強磁性転移温度(キュリー温度)を上げることであるが、最近ではこのような強磁性半導体も実現されている⁽²¹⁾。強磁性半導体は高いスピントン分極率を有し、半導体と界面構造の優れたエピタキシャルヘテロ接合を形成できるため^{(22), (23)}、半導体へのスピントン注入に適している。更に、半導体の特徴である電界効果によるキャリヤ密度の制御によって磁性を操作できるといった機能も有する^{(24), (25)}。

図2(c) にハーフメタル強磁性体のバンド構造を模式的に示す。ハーフメタル強磁性体では、フェルミ準位は

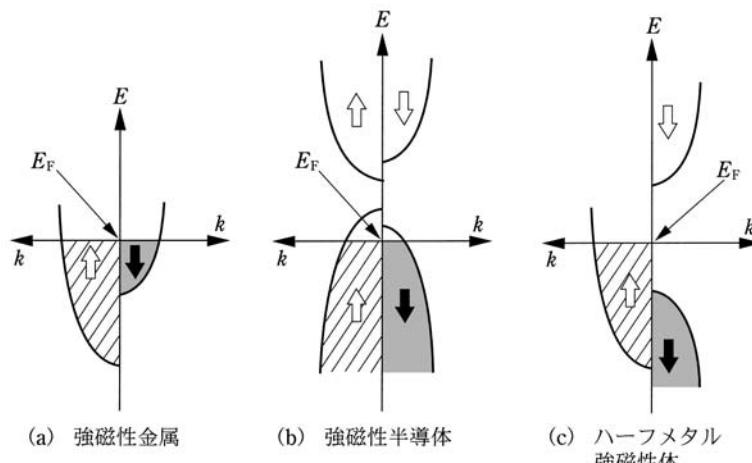


図2 強磁性体のバンド構造 (a), (b), (c) はそれぞれ強磁性金属、強磁性半導体、ハーフメタル強磁性体のバンド構造を模式的に表したものである。フェルミエネルギーにおけるキャリヤ密度によってスピントラニジスタの解析には図のような放物線型のバンド構造を仮定した自由電子モデルがよく使われる。

一方のスピンドバンドの中を横切り、もう一方のスピンドバンドに対してはバンドギャップ中を横切る。したがって、多数スピントラニジスタは金属的なスピンドバンドに属し、少数スピントラニジスタは絶縁体的（または半導体的）なスピンドバンドに属する。金属的スピンドバンドのみが電気伝導に寄与するキャリヤを担うため、キャリヤのスピントラニジスタの分極率は100%となる。したがって理想的なスピントラニジスタとなる。ハーフメタル強磁性体としては CrO_2 、 Fe_2O_3 、ホイスラー合金がよく知られているが^{(26),(27)}、先に述べたキャリヤ誘起強磁性による強磁性半導体⁽²⁸⁾やせん亜鉛鉱構造 CrAs などにおいてもハーフメタル強磁性体となることが予想されている⁽²⁹⁾。

スピントラニジスタの定性的な動作解析は、強磁性体のバンド構造を図2のような放物線型のバンド構造で近似して^{(30),(31)}、多数スピントラニジスタと少数スピントラニジスタによる電流を独立に取り扱う二流体モデルを用いることで十分な結果が得られることが多い。一部のスピントラニジスタを除き、スピントリップ散乱など二流体モデルでは表せない現象を極力生じないようにデバイスデザインすることがスピントラニジスタの本質だからである。

3. スピントラニジスタの構造と特性

3.1 磁気抵抗素子を内蔵したスピントラニジスタ

ホットエレクトロントランジスタ（HET）⁽³²⁾の構造の一部を磁気抵抗素子に置き換えたスピントラニジスタが幾つか報告されている。図3(a)はMonsmaらによって提案されたスピントラニジスタ（SVT）である^{(33),(34)}。SVTはメタルベーストランジスタとよばれる熱注入型HETのベース層をスピントラニジスタとよばれる構造を有し、エミッタ障壁とコレクタ障壁はベース層と

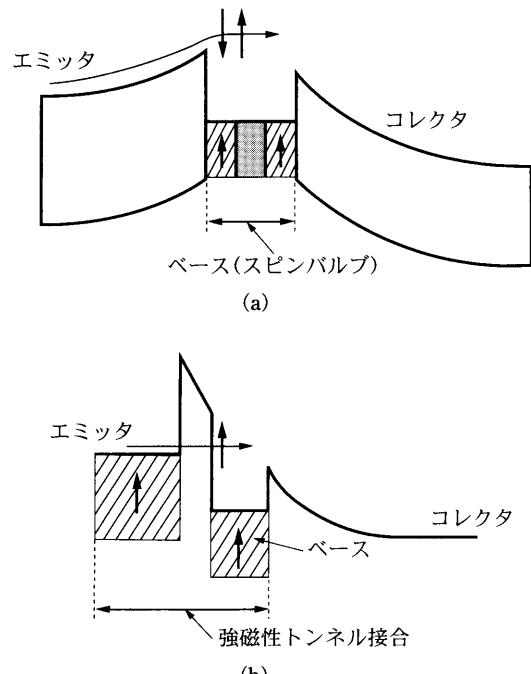


図3 磁気抵抗素子を内蔵したスピントラニジスタ (a) スピントラニジスタ（SVT）のバンド図。熱注入型ホットエレクトロントランジスタ（HET）のベース層がスピントラニジスタになっている。(b) マグネティックトンネルトランジスタ（MTT）のバンド図。エミッタ・ベース間をマグネティックトンネル接合で構成したトンネル注入型HETである。共に大きな磁気電流比が観測されているが、電流伝送率は著しく小さく、增幅作用を持たない。

半導体の接合によるショットキー障壁を用いる。SVTではエミッタ障壁から熱電子放出によりホットエレクトロントランジスタをベース層へ注入して、コレクタ障壁によってこのホットエレクトロントランジスタのみを選択的にコレクタへ導くが、注入されたホットエレクトロントランジスタがベース層内の散乱によってエネルギーを失うとコレクタ障壁を乗り越えられ

なくなり、コレクタ電流が減少する。ベース層内でホットエレクトロンが無散乱に伝導できる平均距離（平均自由行程）はスピン依存散乱と呼ばれるエネルギー緩和の存在によってベース層のスピノルバルブの磁化状態に依存する。入射されたホットエレクトロンが強磁性金属層の多数スピノルバンドと反平行のスピノルを持つ場合では平行スピノルの場合に比べてよりエネルギー緩和される頻度が高い。SVTではエミッタから注入されるホットエレクトロンのアップスピノルとダウスピノルの数は等しいため、スピノルバルブが反平行磁化の場合ではどちらの向きのスピノルも同様に強くスピン依存散乱されて平均自由行程が短くなる。一方、平行磁化の場合ではベース層に注入されたホットエレクトロンのうち少なくとも一方のスピノルに対してはスピン依存散乱の影響が小さく平均自由行程は長い。これは平行磁化の場合では反平行磁化の場合に比べてエミッタからコレクタへ到達できるホットエレクトロンの数が多いことを意味する。したがって、出力電流（コレクタ電流）は平行磁化の方が大きくなる。SVTでは磁気電流比 γ_{MC} を大きくとることが可能で、室温で 350% にも及ぶ γ_{MC} が観測されている。

SVTではバイポーラトランジスタと同様に電流駆動能力を評価するために電流伝送率 α がよく用いられる。 α はエミッタ電流 I_E とコレクタ電流 I_C を用いて I_C/I_E で与えられ、エミッタからベースに注入した電子のコレクタへたどりつく割合を表す。 I_E がベース電流 I_B と I_C に振り分けられていると考えれば、SVTに電流增幅能力 ($\beta = I_C/I_B > 1$) を持たせるためには、少なくとも $\alpha > 0.5$ の電流伝送率を実現することが必要となる。このためにはベース幅を平均自由行程より十分に小さくしなければならない。非磁性金属及び強磁性金属中におけるホットエレクトロンの平均自由行程は一般に数 nm 程度と非常に短いため、ベース層をこれより十分に薄くすることは SVT の構造上難しい。したがって、SVT の α は平行磁化の場合でも非常に小さく 10^{-4} 程度である。このため、SVT の出力電流は極めて小さく、電流增幅の機能を持たないため応用上の問題になる。

図 3 (b) はトンネル注入型 HET のエミッタ・ベース接合に強磁性トンネル接合を用いたマグネティックトンネルトランジスタ (MTT) である^{(35), (36)}。MTTではエミッタの強磁性金属からスピノル偏極したキャリヤを強磁性金属からなるベース層へトンネル注入する。エミッタとベースが平行磁化であれば、注入されたホットエレクトロンの多数スピノルはベース層の多数スピノルと平行であるが、反平行磁化であれば、ホットエレクトロンの多数スピノルはベース層の多数スピノルと反平行となる。したがって、スピン依存散乱によってホットエレクトロンの平均自由行程はエミッタとベース層の磁化状態に依存し、エミッタとベースが平行磁化であれば α は大きく、反平行磁化であれば α は小さくなる。これまでに室温で 90%

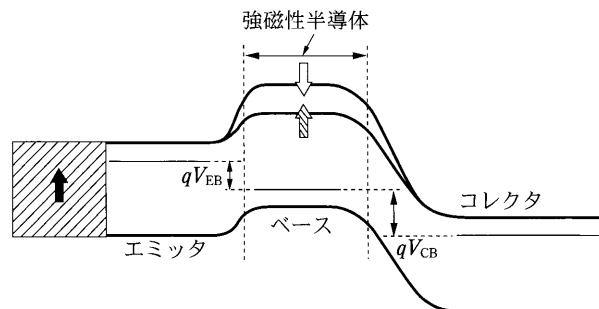


図 4 マグネティックバイポーラトランジスタ(MBT)のバンド図
ベース層が強磁性半導体で構成されたバイポーラトランジスタである。ベース層の強磁性半導体によってスピンの向きに依存した拡散電位が形成される（簡単のため価電子帯のスピン分裂は図示していない）。エミッタにスピン注入源を設けることによって大きな磁気電流比を実現できる。

程度の γ_{MC} が得られている。MTTではベース層を一種類の強磁性金属のみで構成できるためベース幅を SVT よりは短くすることができるが、強磁性金属の平均自由行程以下にすることは難しい。エミッタ・ベース間のバイアスによってホットエレクトロンのエネルギーをコレクタ障壁より大きくすることができるため、 α は SVT より改善されるがそれでも 10^{-3} 程度と小さい。また、エミッタに非磁性金属、ベースにスピノルバルブを用いた MTT も提案されている⁽³⁵⁾。この場合では上述の MTT に比べて γ_{MC} は大きく増加できるが α は減少する⁽³⁷⁾。

SVT や MTT の基本構造となる HET ではスピントランジスタでなくとも電流增幅を実現することは容易ではない。特にベース層を金属で構成する場合には難しい^{(38)~(41)}。pn 接合のドーピング濃度の制御などで十分大きな α (したがって β) を容易に達成できるバイポーラトランジスタに対して、このような HET 型トランジスタの集積デバイスとしての優位性はいまだ実証されていない。

3.2 バイポーラ型スピントランジスタ

$Ga_{1-x}Mn_xAs$ のような p 形の強磁性半導体では伝導帶においても価電子帯と同様に d 軌道との混成によるバンドのスピン分裂が生じる（図 2 (b)）。このバンドのスpin分裂によって熱平衡状態における少数キャリヤはスピン偏極して、多数スピノルと少数スピノルを生じる。n 形半導体と p 形強磁性半導体で構成される pn 接合ではキャリヤの熱平衡分布を実現するために pn 接合界面に拡散電位を生じるが、p 形強磁性半導体の少数キャリヤがスピン偏極していることに対応して多数スピノルと少数スピノルでは異なる拡散電位が形成される。すなわち、少数キャリヤの多数スピノルに対する拡散電位は低く、少数スピノルに対しては大きくなる。このような強磁性半導体を用いた pn 接合の特徴を利用したスピントランジスタが提案されている^{(42)~(44)}。図 4 は p 形の強磁性半導体

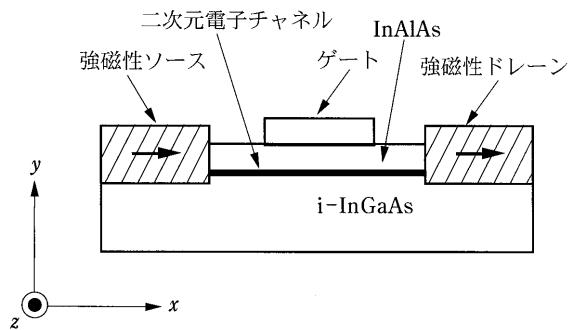


図5 スピンFETのデバイス構造 ゲートバイアスによって誘起されるラシュバ効果によって強磁性ソースから注入された電子は x 方向に進みながら、その спинの向きが回転する。チャネルを伝導してきたキャリヤのスピニの向きが強磁性ドレーンの多数スピニの向きと平行となる場合に大きな電流を生じるが、反平行となる場合には電流が小さくなる。

をベース層に用いたマグネティックバイポーラトランジスタ(MBT)のバンド図である。エミッタ・ベース接合及びベース・コレクタ接合が強磁性半導体と半導体のpn接合になっている。ショックレイによって与えられたバイポーラトランジスタ(BJT)の解析⁽⁴⁵⁾に二流体モデルを用いることでMBTの出力特性を得ることができる。MBTではBJTと同様にエミッタからベースへの過剰な少数キャリヤの注入が 出力特性(コレクタ電流)を決定する。エミッタから見たベースの拡散電位はスピニによって異なるため、低い拡散電位を感じるスピニがより多くベース層に注入される。MBTのエミッタに強磁性金属のトンネルコンタクトなどのスピニ注入源を設けることで、SVTやMTTのように平行磁化/反平行磁化といった磁化状態に依存する出力特性が得られる。エミッタとベースが平行磁化を持つとき、エミッタに注入される多数スピニに対するベースの拡散電位は低く大きなコレクタ電流を生じるが、反平行磁化の場合ではベースに注入される多数スピニに対する拡散電位は高くコレクタ電流は小さい。したがって、 γ_{MC} はエミッタに注入されたキャリヤのスピニ偏極率とベースにおける伝導帶のスピニ分裂幅に依存する。また、ベースに用いる強磁性半導体のキャリヤ密度が高い場合には、高い α を実現するためヘテロ接合バイポーラトランジスタ(HBT)⁽⁴⁶⁾の構造を採用する必要がある。

MBTはBJTをその基本構造に持つため g_m が大きく高速の集積回路に適していると考えられるが、その反面では消費電力が大きくモバイル機器の応用には適しているとはいえない。MBTの機能を有効に使うためにはリコンフィギュラブルコンピューティングのような新しい応用分野を開拓する必要がある。

3.3 ラシュバ効果を用いたスピントランジスタ

図5はDattaとDasによって提案された変調ドープトランジスタ(MODFET)^{(47),(48)}を基本構造とするスピ

トランジスタである^{(49),(50)}。通常の MODEFT と同様に、InAlAs/InGaAs ヘテロ接合などからなる変調ドープ構造の界面に誘起される二次元電子ガスをチャネルに用いるが、ソースとドレーンには強磁性体を用いる。このスピントランジスタはスピニエクトロニクスの研究が盛んになるとともにスピニ FET と呼ばれるようになった。以下、簡単のためソースとドレーンはハーフメタル強磁性体(図2(c))で構成されているとする。ソースの金属的スピニバンドから一方のスピニを有するキャリヤを MODFET の二次元チャネルに注入する。図の x 方向に進むスピニ偏極キャリヤは、二次元チャネルの閉込めボテンシャルによる y 方向の内部電界に誘起されるスピニ軌道相互作用によって z 方向に有効磁界を感じる(ラシュバ効果)。この磁界によってスピニは歳差運動する。すなわちキャリヤのスピニの向きはチャネルを移動するに従って z 軸を中心に回転していく。ドレーンに達したキャリヤのスピニの向きがドレーンの金属的スピニバンドの向きと一致する場合、キャリヤはこのスピニバンドを伝導できる。一方、ドレーン端に達したキャリヤのスピニの向きが絶縁体のスピニバンドと一致する場合は、ほとんどドレーンを伝導できない(キャリヤが散乱によってスピニフリップすれば電流を生じる)。したがって、スピニ FET ではチャネルのドレーン端におけるキャリヤのスピニの向き(回転角)によって出力電流(ドレーン電流)が変化する。スピニの回転角はラシュバ効果の強さに依存するため、 y 方向に発生する内部電界の大きさをゲートバイアスによって制御することでスピニの回転角を制御することができる。ドレーン端におけるキャリヤのスピニの回転角はゲートバイアスとともに増加するため、ゲートバイアスによってドレーン電流の大きな状態と流れない状態を実現できる。スピニ分極率が100%にはならない通常の強磁性体をソースとドレーンに用いた場合でも同様の特性が得られると考えられている。ドレーン端におけるキャリヤの多数スピニがドレーンの多数スピニと平行な場合と反平行の場合で γ_{MC} を定義すれば、この γ_{MC} はスピニ分極率が大きいほど大きくなる。

スピニ FET では有効にラシュバ効果を働かせるためにスピニ軌道相互作用の大きな InAs や InGaAsなどをチャネル領域に用いる必要がある。これは InAlAs/InGaAs 変調ドープ構造を用いた高性能 MODFET⁽⁴⁸⁾と基本的には同じ構造を採用できる。しかし、ラシュバ効果によってトランジスタのオン/オフ動作を行うと MODFET 本来の性能を引き出すことができず、 g_m 、消費電力、高周波特性はすべて劣化すると予想されている⁽⁵¹⁾。

また、スピニ FET ではスイッチングに必要なチャネル長は少なくとも $1\mu\text{m}$ 以上と見積もられ、デバイスサイズのスケーリングは難しい。スピニ FET の高性能化には効率良くスピニを回転させるために大きなラシュバ効

果が必要となる。以上の議論は電子をキャリヤとした場合であるが、スピン軌道相互作用が強く大きなラシュバ効果の期待できる正孔をキャリヤに用いれば（スピン緩和時間が短くなるが）、スピンFETの性能は劇的に改善されるといった提案もなされている⁽⁵²⁾。

スピンFETはソースとドレーンの相対的な磁化の向きを平行または反平行に変えることによって情報を記憶することができるため、不揮発性メモリに応用することができる⁽⁵⁰⁾。キャリヤスピンの回転角を π または 2π になるようにゲートバイアスを設定すれば、平行磁化と反平行磁化の場合でスピンFETの出力電流が異なるため、磁化の情報を読み出すことができる。スピンFETではゲートバイアスによってスピンを回転させ g_m を変調できることが最大の特徴であるが、この特徴を積極的に生かした論理回路などは提案されていない。

スピンFETの基本構造であるMODFETは近年の先端MOSデバイスに比べて入力容量が制限されており、大きな電流駆動能力を実現するのに必ずしも適した構造であるとはいえない。また、ショットキーゲート構造や変調ドープ層中のパラレル伝導の存在によって十分なオーバードライブをかけることが難しい。スピンFETはその基本構造からも負荷容量の充放電が動作速度を決める大規模な集積回路への応用には疑問が残る。

3.4 MOSFET型スピントランジスタ

図6は大規模集積回路における中心的な能動集積デバイスである金属一酸化物一半導体電界効果トランジスタ(MOSFET)を基本構造を持つスピントランジスタである^{(14), (53)~(55)}。このスピントランジスタはスピンMOSFETと呼ばれ、ソースとドレーンまたはチャネル領域を強磁性体で置き換えることで構成される。スピンMOSFETのソースとドレーンの構造はスピン偏極電流を制御するためだけではなく、チャネルに対するコンタクトとオフ電流を阻止するためのブロッキングコンタクトの機能を同時に満足する必要がある。すなわち、ソースとドレーンはゲートバイアスの印加によって大きなスピン偏極電流を流すことが可能であるが、ゲートバイアスを加えない場合にはほとんど電流を生じないコンタクトでなければならない。そこで、図6(a)に示す強磁性半導体を用いたpn接合や、図6(b)に示す強磁性金属を用いたショットキー接合をスピンMOSFETのソースとドレーンとして導入する。また、図6(c)のようにハーフメタル強磁性体を用いてその金属的スピンバンドとチャネル領域の半導体とのショットキー接合を用いることもできる。図6(d)のスピントランジスタではチャネル領域を強磁性半導体として、これに強磁性金属（またはハーフメタル強磁性体）をショットキー接合してソースとドレーンを形成する。

動作原理は通常のMOSFET⁽⁴⁵⁾やショットキーバリヤ

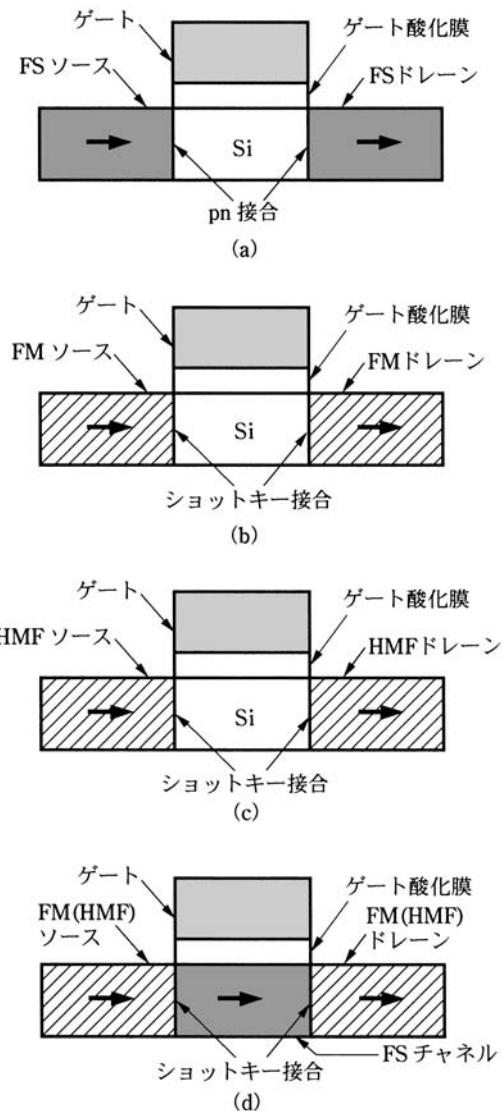


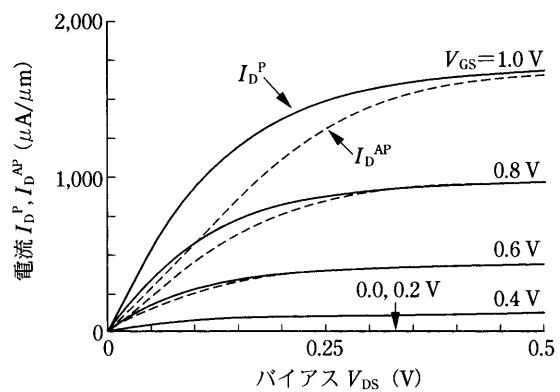
図6 スピントランジスタの構造 ソースとドレーンはチャネル領域の半導体（シリコン）と、(a) 強磁性半導体(FS)とのpn接合、(b) 強磁性金属(FM)とのショットキー接合、(c) ハーフメタル強磁性体(HMF)とのショットキー接合によって構成される。また、(d) ではFSをチャネル領域に用いてFM(またはHMF)とのショットキー接合によってソースとドレーンを形成する。

MOSFET^{(56)~(58)}と基本的には同じであるが、ソースとドレーンの磁化状態に応じて出力特性が変化する。ゲートバイアスを印加しない状態では、ソースのpn接合またはショットキー接合によってソースからキャリヤは注入されない。ゲートバイアスを印加するとソースのpn接合の拡散電位またはショットキー障壁幅が減少するなどして、ソースからスピン偏極したキャリヤがチャネル領域に注入される。このときチャネル長がキャリヤのスピン緩和長より十分短く設計してあれば、ソースとドレーンの磁化状態によって磁気抵抗効果を生じる。平行磁化では出力電流（ドレーン電流）が大きく、反平行磁化では出力電流は小さくなる。ただし、 γ_{MC} の現れ方はス

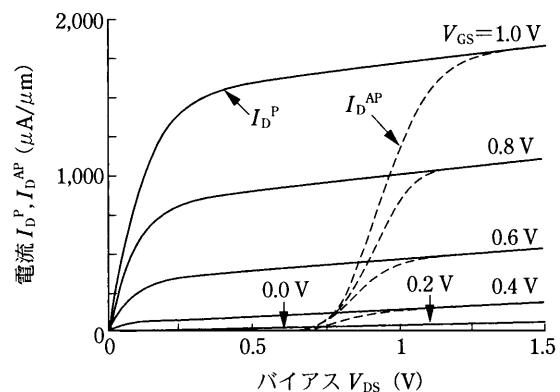
ピン MOSFET の構造に強く依存する。

図 7 に二流体モデルを用いて解析したスピニ MOSFET の静特性を示す。ソースとドレーンは図 6 (b) ~ (d) に示したショットキー接合である。ここではキャリヤのパリスティック伝導を仮定し、チャネル長はスピニ緩和距離よりも十分に短いとした。ソースとドレーンに強磁性金属のショットキー接合を用いた場合では(図 7 (a)), γ_{MC} はドレーンバイアス V_{DS} の増加とともに減少するが、ゲートバイアスを増加するに従って増大する⁽¹⁴⁾。 γ_{MC} を大きくするためには強磁性金属のスピニ分極率を大きくすることや、ショットキー障壁高さを低くすることなどが重要になる。図 7 (b) はハーフメタル強磁性体によるショットキー接合をソースとドレーンに用いた場合の出力特性である。ソースとドレーンのハーフメタル強磁性体は金属的スピニバンドと平行となるスピニを有するキャリヤのみを伝導させるスピニフィルタとして働く。したがって、ソースとドレーンが平行磁化の場合には金属的スピニバンドと平行なスピニのキャリヤによって大きなドレーン電流を得ることができる。一方、反平行磁化の場合にはソースとドレーンの金属的スピニバンドはお互いに反平行となりほとんど電流を生じない。したがって、極めて大きな γ_{MC} を実現できる。キャリヤがチャネルをパリスティックに伝導する場合では、このような大きな γ_{MC} を実現できるドレーンバイアスの領域は絶縁体的スピニバンドのバンドギャップの大きさで決まる⁽⁵³⁾。図 7 (c) は強磁性半導体をチャネル領域に用いて、強磁性金属によるショットキー接合をソースとドレーンに用いたスピニ MOSFET の出力特性である。この場合の出力特性は強磁性半導体と強磁性金属によるショットキー障壁の構造に強く依存するが、ドレーンバイアスに依存しない γ_{MC} を実現できる可能性がある⁽⁵⁴⁾。また、スピニ MOSFET は構造によらず高い g_m や良好なサブスレッショルド特性を示すことから、2. で述べたスピントランジスタの満たすべき要請をすべて満足できる。

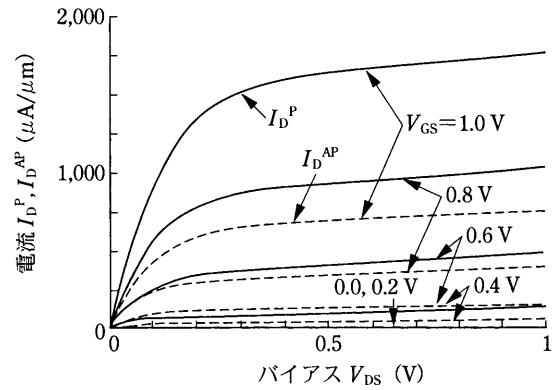
スピニ MOSFET は強磁性体の磁化状態によって 2 値の情報を記憶し、ドレーン電流の大きさから磁化状態を検出する不揮発性メモリに応用することができる^{(14), (55)}。メモリセルを一つのスピニ MOSFET のみで構成できるため高密度集積化に適している。また、スピニ MOSFET の高い g_m や大きな γ_{MC} から、高い精度で高速にデータを読み出すことが可能となる。情報の書き換えはソースかドレーン(またはチャネル)の磁化を反転させることで行う。スピニ MOSFET 上に配置された信号線を流れる電流に誘起される磁界によって磁化情報を書き換えることができるが、この方法ではデバイスサイズのスケーリングに伴い信号線磁界や強磁性体の反磁界の影響によって、誤書き込みや消費電力の増大などの問題を生じてしまう。このような問題に対して、最近注目を集



(a) 強磁性金属をソースとドレーンに有するスピニ MOSFET の出力特性



(b) ハーフメタル強磁性体をソースとドレーンに有するスピニ MOSFET の出力特性



(c) 強磁性金属をソースとドレーンに有し、チャネル領域が強磁性半導体で構成されるスピニ MOSFET の出力特性

図 7 スピニ MOSFET の出力特性 (a), (b), (c) はそれぞれ強磁性金属をソース・ドレーンに有するスピニ MOSFET, ハーフメタル強磁性体をソース・ドレーンに有するスピニ MOSFET, 強磁性金属をソース・ドレーンに有し、チャネル領域を強磁性半導体で構成したスピニ MOSFET についての計算結果である。チャネル長とゲート酸化膜厚はそれぞれ 10nm と 1nm である。 I_D^P と I_D^AP はそれぞれ平行磁化と反平行磁化のどちらの場合でもゲートバイアスは 0 から 1V まで 0.2V ステップで印加してある。スピニ MOSFET のスピニ依存伝達特性の現れ方は構造によって異なるが、大きな磁気電流比を実現できる。また、高い伝達コンダクタンスなど集積回路に必要な性能を有する。

めているスピン注入磁化反転や、強磁性半導体における電界効果磁性制御はスピン MOSFET においても有効な磁化反転の方法であると考えられる。スピン注入磁化反転では、一方の強磁性体からもう一方の強磁性体へスピン偏極したキャリヤを注入することで磁化反転を行う^{(59)~(63)}。強磁性金属をソースとドレーンに用いた場合ではスピン注入磁化反転に必要な電流密度は必ずしも小さくはないが、スピン MOSFET の持つ高い電流駆動能力によって実現できる可能性がある。特に強磁性半導体をソースとドレーンに用いた場合では、強磁性半導体の飽和磁化が小さいことから、低電流によるスピン注入磁化反転が期待される^{(55), (63)}。

また、キャリヤ誘起強磁性を示す強磁性半導体をチャネル領域に用いたスピン MOSFET では、電界効果磁性制御^{(24), (25)}によってチャネル領域を強磁性から常磁性の状態に変化させてから磁化反転を行うことができる。この場合では熱の代りに電界効果を用いて光磁気ディスクに類似の磁気記録アーキテクチャを半導体集積回路上で実現できるため、極めて小さな電流で磁化情報の書換えが可能となる⁽⁵⁴⁾。

電流駆動能力を可変できるトランジスタを組み合わせればハードウェア的に論理機能を再構成できる論理回路（リコンフィギュラブル論理回路）を実現できる^{(12), (13)}。スピン MOSFET は磁化状態によって g_m の異なる 2 種の MOSFET として機能することから、スピン MOSFET を用いればリコンフィギュラブル論理回路を構成できる^{(55), (64)}。この論理回路では磁化状態を変えることによって論理機能を切り換えることができるが、更にこの論理機能を不揮発に保持できるといった特徴も有する。

スピン MOSFET を実現するためには、その基本構成要素となる強磁性金属やハーフメタル強磁性体とシリコンとのショットキー接合や、シリコンをホスト材料にした強磁性半導体とこのような強磁性半導体を用いた pn 接合、ショットキー接合、MOS 構造などの実現が重要な課題となる。また近年、ひずみ Si や SiGe 混晶（合金）、更には Ge をチャネル領域に用いた MOSFET が次世代高性能 MOSFET として盛んに研究されている^{(65)~(67)}。このような先端 MOS デバイスを基本構造とするスピン MOSFET についても検討する必要がある。

4. 今後の展望

本稿ではスピンエレクトロニクスの分野で注目を集めているスピントランジスタについて概説した。スピンエレクトロニクスに現在のエレクトロニクスと同等もしくはそれ以上の発展を期待するのであれば、半導体テクノロジーを基盤において集積エレクトロニクスを無視するわけにはいかない。むしろ、既存の半導体テクノロジーに融合する形でスピンエレクトロニクスを具現化すること

が重要であると考えられる。この意味でスピントランジスタは極めて魅力的なデバイスである。これまで提案されているスピントランジスタの基本構造のほとんどは BJT, MODFET, MOSFET のように現在用いられているトランジスタや、HET などのようにその実現を試みられてきたトランジスタである。しかし、スピン自由度をこれらのデバイスで制御できるようにしただけでオールマイティな機能デバイスができるわけではない。スピントランジスタは単なる三端子の磁気抵抗素子などではなく、能動集積デバイスとしての性能も有するトランジスタでなければならない。これはトランジスタ単体の動作原理が変わったとしてもトランジスタ間を配線で接続し電気信号を用いて情報の伝達をする限り、能動集積デバイスとしてトランジスタに課せられる要請は変わらないからである^{(68), (69)}。したがって、スピントランジスタにおいても従来の集積回路と同様に用途に適したデバイス構造を選択する必要性も生じると考えられる。集積回路に適合したスピントランジスタを実現することによって、スピンといった自由度による新概念のアーキテクチャに基づく高性能・多機能集積回路を創出することができる。特に不揮発性メモリやリコンフィギュラブル論理回路はスピントランジスタに適した集積回路であると考えられる。最後に、従来の半導体集積エレクトロニクスにはスピンエレクトロニクスを具現化するポテンシャルが既に内在していることを指摘したい。

謝辞 日頃より御討論・御支援頂きます東京大学・田中雅明教授及び高木信一教授、独立行政法人大学評価学位授与機構・神谷武志教授（科学技術振興機構・研究総括）及び科学技術振興機構・赤坂秀機技術参事に深く感謝致します。本稿の内容の一部は科学技術振興機構戦略的創造研究「ナノと物性」領域の支援を受けて実施された研究の成果に基づく。

文 献

- (1) S.A. Wolf, D.D. Awschalom, R.A. Buhrman, J.M. Daughton, S. von V. Molnar, M.L. Roukes, A.Y. Chtchelkanova, and D.M. Treger, "Spintronics: A spin-based electronics vision for the future," *Science*, vol.294, pp.1488-1495, 2001.
- (2) 大野英男, 松倉文礼, 大野裕三, “半導体スピンエレクトロニクス,” *応用物理*, vol.70, pp.265-274, 2001.
- (3) I. Žutić, J. Fabian, and S.D. Sarma, "Spintronics: Fundamentals and applications," *Rev. Mod. Phys.*, vol.76 pp.323-410, 2004.
- (4) 田中雅明, “半導体スピンエレクトロニクス—現状と展望—,” *応用物理*, vol.73, pp.508-517, 2004.
- (5) B. Dieny, "Giant magnetoresistance in spin-valve multilayers," *J. Magn. Magn. Mater.*, vol.136, pp.335-359, 1994.
- (6) 猪俣浩一郎, “金属磁性人工格子の巨大磁気抵抗効果のメカニズム,” *応用物理*, vol.63, pp.1198-1209, 1994.
- (7) J. Bass and W.P. Pratt Jr, "Current-perpendicular (CPP) magnetoresistance in magnetic metallic multilayers," *J. Magn. Magn. Mater.*, vol.200, pp.274-289, 1999.
- (8) 前川禎通, “強磁性トンネル接合,” *固体物理*, vol.15, pp.171-176, 1980.
- (9) 宮崎照宣, “スピントンネル磁気抵抗効果,” *日本応用磁気学会誌*,

- vol.20, pp.896-904, 1996.
- (10) J.S. Moodera and G. Mathon, "Spin polarized tunneling in ferromagnetic junctions," *J. Magn. Magn. Mater.*, vol.200, pp.248-273, 1999.
- (11) 宮崎照宣, "スピントンネル接合素子開発の現状と問題点," 日本応用磁気学会誌, vol.25, pp.471-477, 2001.
- (12) T. Shibata and T. Ohmi, "Neuron MOS binary-logic integrated circuits—part I: Design fundamentals and soft-hardware-logic circuit implementation," *IEEE Trans. Electron Devices*, vol.ED-40, pp.570-576, 1993, and "Neuron MOS binary-logic integrated circuits-part II: Simplifying techniques of circuit configuration and their practical applications," vol.ED-40, pp.974-979, 1993.
- (13) T. Ohmi and T. Shibata, "The concept of four-terminal devices and its significance in the implementation of intelligent integrated circuits," *IEICE Trans. Electron.*, vol.E77-C, no.7, pp.1032-1041, 1994.
- (14) S. Sugahara, "Spin metal-oxide-semiconductor field-effect transistors (spin MOSFETs) for integrated spin-electronics," to be published in *IEE Proc. Circuits, Devices & Systems*.
- (15) H. Munekata, H. Ohno, S. von Molnar, A. Segmuller, L.L. Chang, and L. Esaki, "Diluted magnetic III-V semiconductors," *Phys. Rev. Lett.*, vol.63, pp.1849-1852, 1989.
- (16) H. Ohno, A. Shen, F. Matsukura, A. Oiwa, A. Endo, S. Katsumoto, and Y. Iye, "(Ga,Mn)As: A new diluted magnetic semiconductor based on GaAs," *Appl. Phys. Lett.*, vol.69, pp.363-365, 1996.
- (17) K. Ando, T. Hayashi, M. Tanaka, and A. Twardowski, "Magneto-optic effect of the ferromagnetic diluted magnetic semiconductor $\text{Ga}_{1-x}\text{Mn}_x\text{As}$," *J. Appl. Phys.*, vol.83, pp.6548-6550, 1998.
- (18) H. Ohno, "Properties of ferromagnetic III-V semiconductors," *J. Magn. Magn. Mater.*, vol.200, pp.110-129, 1999.
- (19) T. Dietl and H. Ohno, "Ferromagnetic III-V and II-VI semiconductors," *MRS Bull.*, vol.28, pp.714-719, 2003.
- (20) Y.D. Park, A.T. Hanbicki, S.C. Erwin, C.S. Hellberg, J.M. Sullivan, J.E. Mattson, T.F. Ambrose, A. Wilson, G. Spanos, and B.T. Jonker, "A group-IV ferromagnetic semiconductor: $\text{Mn}_x\text{Ge}_{1-x}$," *Science*, vol.295, pp.651-654, 2002.
- (21) H. Saito, W. Zaets, S. Yamagata, and K. Ando, "Room-temperature ferromagnetism in a II-VI diluted magnetic semiconductor $\text{Zn}_{1-x}\text{Cr}_x\text{Te}$," *Phys. Rev. Lett.*, vol.90, pp.207202-1-207202-4, 2003.
- (22) M. Tanaka and Y. Higo, "Large tunneling magnetoresistance in $\text{GaMnAs}/\text{AlAs}/\text{GaMnAs}$ ferromagnetic semiconductor tunnel junctions," *Phys. Rev. Lett.*, vol.87, pp.026602-1-026602-4, 2001.
- (23) H. Ohno, "Ferromagnetic semiconductor heterostructures," *J. Magn. Magn. Mater.*, vol.272-276, pp.1-6, 2004.
- (24) H. Ohno, D. Chiba, F. Matsukura, T. Omiya, E. Abe, T. Dietl, Y. Ohno, and K. Ohtani, "Electric-field control of ferromagnetism," *Nature*, vol.408, pp.944-946, 2000.
- (25) D. Chiba, M. Yamanouchi, F. Matsukura, and H. Ohno, "Electrical manipulation of magnetization reversal in a ferromagnetic semiconductor," *Science*, vol.301, pp.943-945, 2003.
- (26) J.M.D. Coey and C.L. Chien, "Half-metallic ferromagnetic oxides," *MRS Bull.*, vol.28, pp.720-724, 2003.
- (27) C. Palmström, "Epitaxial heusler alloys: New materials for semiconductor spintronics," *MRS Bull.*, vol.28, pp.725-728, 2003.
- (28) K. Sato and H. Katayama-Yoshida, "First principles materials design for semiconductor spintronics," *Semicond. Sci. Technol.*, vol.17, pp.367-376, 2002.
- (29) M. Shirai, "Electronic and magnetic properties of 3d transition-metal-doped GaAs," *Physica E*, vol.10, pp.143-147, 2001, and "Possible half-metallic ferromagnetism in zinc blende CrSb and CrAs," *J. Appl. Phys.*, vol.93, pp.6844-6846, 2003.
- (30) M.B. Stearns, "Simple explanation of tunneling spin-polarization of Fe, Co, Ni and its alloys," *J. Magn. Magn. Mater.*, vol.5, pp.167-171, 1977.
- (31) A.H. Davis and J.M. MacLaren, "Spin dependent tunneling at finite bias," *J. Appl. Phys.*, vol.87, pp.5224-5226, 2000.
- (32) M. Heiblum, "Tunneling hot electron transfer amplifiers (THE-TA): amplifiers operating up to the infrared," *Solid-State Electron.*, vol.24, pp.343-366, 1981.
- (33) D.J. Monsma, J.C. Lodder, Th.J.A. Popma, and B. Dieny, "Perpendicular hot electron spin-valve effect in a new magnetic field sensor: the spin-valve transistor," *Phys. Rev. Lett.*, vol.74, pp.5260-5263, 1995.
- (34) R. Jansen, "The spin-valve transistor: a review and outlook," *J. Phys. D, Appl. Phys.*, vol.36, pp.R289-R308, 2003.
- (35) K. Mizushima, T. Kino, T. Yamaguchi, and K. Tanaka, "Energy-dependent hot electron transport across a spin-valve," *IEEE Trans. Magn.*, vol.33, pp.3500-3504, 1997.
- (36) S.V. Dijken, X. Jiang, and S.S.P. Parkin, "Room temperature operation of a high output current magnetic tunnel transistor," *Appl. Phys. Lett.*, vol.80, pp.3364-3366, 2002.
- (37) S.V. Dijken, X. Jiang, and S.S.P. Parkin, "Giant magnetocurrent exceeding 3400% in magnetic tunnel transistors with spin-valve base layers," *Appl. Phys. Lett.*, vol.83, pp.951-952, 2003.
- (38) J.C. Hensel, A.F.J. Levi, R.T. Tung, and J.M. Gibson, "Transistor action in Si/CoSi/Si heterostructures," *Appl. Phys. Lett.*, vol.47, pp.151-153, 1985.
- (39) R.T. Tung, A.F.J. Levi, and J.M. Gibson, "Control of a natural permeable CoSi_b base transistor," *Appl. Phys. Lett.*, vol.48, pp.635-637, 1986.
- (40) A.F.J. Levi and T.H. Chiu, "Room-temperature operation of hot-electron transistors," *Appl. Phys. Lett.*, vol.51, pp.984-986, 1987.
- (41) K. Seo, M. Heiblum, C.M. Knoedler, J.E. OH, J. Pamulapati and P. Bhattacharya, "High-gain pseudomorphic InGaAs base ballistic hot-electron device," *IEEE Electron Device Lett.*, vol.10, pp.73-75, 1989.
- (42) J. Fabian, I. Žutić, and S.D. Sama, "Magnetic bipolar transistor," *Appl. Phys. Lett.*, vol.84, pp.85-87, 2004.
- (43) J. Fabian and I. Žutić, "Spin-polarized current amplification and spin injection in magnetic bipolar transistors," *Phys. Rev., Condens. Matter.*, vol.B69, pp.115314-1-115314-13, 2004.
- (44) M.E. Flatte, Z.G. Yu, E.J. Halperin, and D.D. Awschalom, "Theory of semiconductor magnetic bipolar transistors," *Appl. Phys. Lett.*, vol.82, pp.4740-4742, 2003.
- (45) S.M. Sze, "Physics of semiconductor devices," Wiley-Interscience, New York, 1981.
- (46) H. Kroemer, "Theory of a wide-gap emitter for transistors," *Proc. IRE*, vol.45, pp.1535-1537, 1957, and "Heterostructure bipolar transistors and integrated circuits," *Proc. IEEE*, vol.70, pp.13-25, 1982.
- (47) T.J. Drummond, W.T. Masselink, and H. Morkoç, "Modulation doped GaAs(Al,Ga)As heterojunction field effect transistors: MODFETs," *Proc. IEEE*, vol.74, pp.773-822, 1986.
- (48) L.D. Nguyen, L.E. Larson, and U.K. Mishra, "Ultra-high-speed modulation-doped field effect transistors: A tutorial review," *Proc. IEEE*, vol.80, pp.494-518, 1992.
- (49) S. Datta and B. Das, "Electronic analog of the electro-optic modulator," *Appl. Phys. Lett.*, vol.56, pp.665-667, 1990.
- (50) 新田淳作, "電界効果スピントランジスタへ向けてのアプローチ," 応用物理, vol.70, pp.296-299, 2001.
- (51) S. Bandyopadhyay and M. Cahay, "Reexamination of some spintronic field-effect device concepts," *Appl. Phys. Lett.*, vol.85, pp.1433-1435, 2004.
- (52) L. Thylen, D. Gvozdic, and U. Ekenberg, "Comparision of performance of n- and p-type spin transistors with conventional transistors," The 3rd Intl. Conf. on Physics and Applications of Spin-Related Phenomena in Semiconductors, no.129, Santa Barbara, 2004.
- (53) S. Sugahara and M. Tanaka, "A spin metal-oxide-semiconductor field-effect transistor using half-metallic-ferromagnet contacts for the source and drain," *Appl. Phys. Lett.*, vol.84,

- (54) S. Sugahara and M. Tanaka, "A spin metal-oxide-semiconductor field-effect transistor (spin MOSFET) with a ferromagnetic semiconductor for the channel," *J. Appl. Phys.*, vol.97, pp.10D503-1-10D503-3, 2005.
- (55) S. Sugahara and M. Tanaka, "Spin MOSFETs as a basis for spintronics," to be published in *ACM Trans. Storage*.
- (56) T. Lepsetler and S.M. Sze, "SB-IGFET: An insulated-gate field-effect transistor using Schottky barrier contacts for source and drain," *Proc. IEEE*, vol.56, pp.1400-1402, 1968.
- (57) R. Hattori, A. Nakane, and J. Shirafuji, "A new type of tunnel-effect transistor employing internal field emission of Schottky barrier junction," *Jpn. J. Appl. Phys.*, vol.31, pp.L1467-L1469, 1992.
- (58) R. Hattori and J. Shirafuji, "Numerical simulation of tunnel effect transistors employing internal field emission of Schottky barrier junction," *Jpn. J. Appl. Phys.*, vol.33, pp.612-618, 1994.
- (59) J.C. Slonczewski, "Current-driven excitation of magnetic multilayers," *J. Magn. Magn. Mater.*, vol.159, pp.L1-L7, 1996.
- (60) F.J. Albert, J.A. Katine, R.A. Buhrman, and D.C. Ralph, "Spin-polarized current switching of a Co thin film nanomagnet," *Appl. Phys. Lett.*, vol.77, pp.3809-3811, 2000.
- (61) Y. Jiang, T. Nozaki, S. Abe, T. Ochiai, A. Hirohata, N. Tezuka, and K. Inomata, "Substantial reduction of critical current for magnetization switching in an exchangebiased spin valve," *Nature Mater.*, vol.3, pp.361-364, 2004.
- (62) R. Moriya, K. Hamaya, A. Oiwa, and H. Munekata, "Current-induced magnetization reversal in a (Ga,Mn)As-based magnetic tunnel junction," *Jpn. Appl. Phys.*, vol.43, pp.L825-827, 2004.
- (63) D. Chiba, Y. Sato, T. Kita, F. Matsukura, and H. Ohno, "Current-driven magnetization reversal in a ferromagnetic semi-conductor (Ga,Mn)As/ GaAs/(Ga,Mn)As tunnel junction," *Phys. Rev. Lett.*, vol.93, pp.216602-1-216602-4, 2004.
- (64) T. Matsuno, S. Sugahara, and M. Tanaka, "Novel reconfigurable logic gates using spin metal-oxide-semiconductor field-effect transistors," *Jpn. J. Appl. Phys.*, vol.43, pp.6032-6037, 2004.
- (65) S. Takagi, "Subband structure engineering for realizing scaled CMOS with high performance and low power consumption," *IEICE Trans. Electron.*, vol.E85-C, pp.1064-1072, 2002.
- (66) 高木信一, "Si MOSFET の微細化限界," *信学誌*, vol.85, no.11, pp.788-793, 2002.
- (67) 高木信一, "Si/SiGe ヘテロ構造を用いた MOS デバイス技術," *応用物理*, vol.72, pp.284-290, 2003.
- (68) P.M. Solomon, "A comparison of semiconductor devices for high speed logic," *Proc. IEEE*, vol.70, pp.489-509, 1982.
- (69) R. Landauer, "Can we switch by control of quantum-mechanical transmission," *Phys. Today*, vol.42, pp.119-121, 1989.



菅原 聰

平8 東工大大学院理工学研究科電子物理工学専攻博士課程了。平8 東工大・工・電気電子・助手。平12 東北大電気通信研究所リサーチ・アソシエイト。平13 科学技術振興事業団さきがけ研究「ナノと物性」領域研究者。平14 東工大大学院工学系研究科電子工学専攻助手。平17 東京大学大学院新領域創成科学研究科基盤情報学専攻。現在の専門は半導体スピニエレクトロニクス。得意分野は結晶成長と新型トランジスタ。